



INSTITUTO POLITÉCNICO NACIONAL

ESCUELA SUPERIOR DE INGENIERÍA MECÁNICA Y ELÉCTRICA

**SECCIÓN DE ESTUDIOS DE POSGRADO E INVESTIGACIÓN
DEPARTAMENTO DE INGENIERÍA ELÉCTRICA**

**DISEÑO E IMPLEMENTACIÓN DE UN SISTEMA DE
ADQUISICIÓN DE DATOS Y MONITOREO DE LOS
GENERADORES DE UN SIMULADOR
EXPERIMENTAL DE LABORATORIO**

TESIS

**QUE PARA OBTENER EL GRADO DE:
MAESTRO EN CIENCIAS
EN INGENIERÍA ELÉCTRICA**

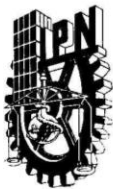
PRESENTA:

ALEJANDRO VILLEGAS ORTEGA



MÉXICO, D. F.

2015



INSTITUTO POLITÉCNICO NACIONAL
SECRETARÍA DE INVESTIGACIÓN Y POSGRADO
ACTA DE REVISIÓN DE TESIS

En la Ciudad de México, D. F. siendo las 13:00 horas del día 15 del mes de Junio del 2015 se reunieron los miembros de la Comisión Revisora de la Tesis, designada por el Colegio de Profesores de Estudios de Posgrado e Investigación de E.S.I.M.E.-ZAC. para examinar la tesis titulada:

DISEÑO E IMPLEMENTACIÓN DE UN SISTEMA DE ADQUISICIÓN DE DATOS Y MONITOREO

DE LOS GENERADORES DE UN SIMULADOR EXPERIMENTAL DE LABORATORIO

Presentada por el alumno:

VILLEGAS

Apellido paterno

ORTEGA

Apellido materno

ALEJANDRO

Nombre(s)

Con registro:

A	1	3	0	5	3	8
---	---	---	---	---	---	---

aspirante de:

MAESTRO EN CIENCIAS EN INGENIERÍA ELÉCTRICA

Después de intercambiar opiniones los miembros de la Comisión manifestaron **APROBAR LA TESIS**, en virtud de que satisface los requisitos señalados por las disposiciones reglamentarias vigentes.

LA COMISIÓN REVISORA

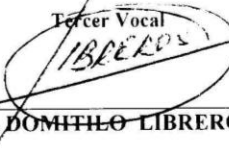
Directores de tesis


M. en C. TOMÁS IGNACIO ASIAÍN OLIVARES

Presidente


DR. DANIEL OLGUÍN SALINAS

Tercer Vocal


DR. DOMITILO LIBREROS


DR. DANIEL RUIZ VEGA

Segundo Vocal


DR. DANIEL RUIZ VEGA

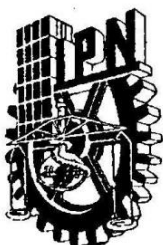
Secretario


DR. GERARDO ROSAS ORTIZ

PRESIDENTE DEL COLEGIO DE PROFESORES


DR. MAURO ALBERTO ENCISO AGUILAR


SECCIÓN DE ESTUDIOS DE
POSGRADO E INVESTIGACIÓN



INSTITUTO POLITÉCNICO NACIONAL
SECRETARÍA DE INVESTIGACIÓN Y POSGRADO

CARTA CESIÓN DE DERECHOS

En la Ciudad de México, D.F. el día 11 del mes de Junio del año 2015, el que suscribe Alejandro Villegas Ortega, alumno del Programa de Maestría en Ciencias en Ingeniería Eléctrica, con número de registro A130538, adscrito a la Sección de Estudios de Posgrado e Investigación de la ESIME-Zacatenco del IPN, manifiesta que es el autor intelectual del presente trabajo de Tesis bajo la dirección del Doctor Daniel Ruiz Vega y el Maestro en Ciencias Tomás Ignacio Asiaín Olivares y cede los derechos del trabajo titulado Diseño e Implementación de un Sistema de Adquisición de Datos y Monitoreo de los Generadores de un Simulador Experimental de Laboratorio, al Instituto Politécnico Nacional para su difusión, con fines académicos y de investigación.

Los usuarios de la información no deben reproducir el contenido textual, gráficas o datos del trabajo sin el permiso expreso del autor y/o directores del trabajo. Este puede ser obtenido escribiendo a las siguientes direcciones **avillegasortega@esimez.mx**, **drv_liege@yahoo.com** y **tasiain@ipm.com.mx**. Si el permiso se otorga, el usuario deberá dar el agradecimiento correspondiente y citar la fuente del mismo.

Alejandro Villegas Ortega

RESUMEN

EN la actualidad se han propuesto conceptos novedosos en los que la aplicación de sistemas de adquisición de datos es muy importante. Por ejemplo, al nivel de la red de transmisión, se han desarrollado sistemas de mediciones fasoriales sincronizadas que permiten obtener mediciones casi instantáneas de variables de interés de los nodos más importantes de la red.

De igual manera, a nivel del sistema de distribución y aún en los centros de consumo, se han propuesto otros conceptos novedosos como son el desarrollo de micro redes y la instalación de unidades de generación convencionales y a partir de energías renovables cerca de los usuarios. En estos casos un área de investigación importante es el desarrollo de sistemas de adquisición de datos y monitoreo que sirvan como base para la implementación de sistemas de control y gestión eficiente de la energía para estos nuevos sistemas eléctricos.

Siendo un área de gran interés actual, en el presente trabajo se implementa un sistema de adquisición de datos y monitoreo especialmente diseñado para los generadores síncronos del Simulador Experimental de Sistemas Eléctricos de Potencia del grupo de Investigación de Fenómenos Dinámicos en redes interconectadas y Máquinas Eléctricas de la SEPI-ESIME-Zacatenco.

Este sistema de adquisición de datos y monitoreo considera funciones de operación específicas para realizar diferentes tareas que son necesarias en la utilización del simulador experimental en la docencia y la investigación de los sistemas eléctricos de potencia en estado estacionario y dinámico. Cuenta con una función de adquisición de datos en tiempo real de las variables principales eléctricas y mecánicas de interés del generador síncrono y puede realizar en este contexto el análisis de componentes armónicas de las variables y ubicar el punto de operación del generador dentro de su carta de operación.

Cuando ocurre un disturbio, el sistema de monitoreo registra y sincroniza todas las variables de los generadores para permitir realizar un análisis post-mortem del período transitorio, utilizando diferentes aplicaciones de análisis de señales las cuales pueden ser desarrolladas en lenguaje LabVIEW® ó MATLAB®.

Además, como se muestra en los resultados del presente trabajo, el sistema de monitoreo puede ser empleado en la realización de diferentes pruebas de determinación de parámetros o de monitoreo de la condición de máquinas eléctricas. De esta manera, el sistema de adquisición de datos y monitoreo desarrollado en el presente trabajo es una base sólida que permitirá el desarrollo de futuras aplicaciones de monitoreo y permitirá la comparación directa de resultados de programas de computadora con los obtenidos en pruebas experimentales.

ABSTRACT

NOWADAYS, new concepts have been proposed, in which the application of data acquisition systems is very important. As an example, at the transmission network level, synchronized phasor measurement systems have been developed, allowing us obtaining almost instantaneous measurements of the variables of interest of the most important network nodes.

In the same way, at the distribution system level, and even in the load centers, other new concepts have been proposed like the development of microgrids, and the installation of conventional and renewable power plants near the electricity users. In these cases, one very important area of research is the development of monitoring and data acquisition systems that could be used as a foundation to implement control and energy management systems of these new electric systems.

Being a research area of current interest, in the present work a monitoring and data acquisition system is specially designed, and implemented for the synchronous generators of the Electric Power Systems Experimental Simulator, at the Graduate Programs in Electrical Engineering of SEPI-ESIME-Zacatenco.

This monitoring and acquisition data system, includes specific operating functions to perform the different tasks, needed in the use of the Experimental Simulator in the teaching and research of electric power system concepts in steady and dynamic states. It also has a real-time data acquisition function of the main electrical and mechanical variables of interest of the synchronous generator, and can perform in this context, the harmonic analysis of the variables, and locate the generator operating point inside its capability curve.

When a disturbance occurs, the monitoring system registers all the generator variables, and synchronizes them, allowing performing a post-mortem analysis of the transient period, by the use of different signal analysis applications that can be developed in either programming language: LabVIEW® or MATLAB®.

Besides, as it is shown in the present work results, the monitoring system can be used for applying different electric machines tests for parameter determination or condition monitoring. In this way, the monitoring and data acquisition system developed in the present work represents a solid foundation that will allow the development of future monitoring applications that could allow performing the direct comparison of the computer program results, with the ones obtained in experimental simulations.

DEDICATORIA

Agradezco a mis padres que me han otorgado la oportunidad de alcanzar mis metas mediante sus enseñanzas y valores que me han formado a través de los años. Agradezco su apoyo y confianza absolutos durante mi desarrollo personal.

*A mi madre **Isabel Ortega Zepeda***

Quien es un ejemplo de perseverancia y éxito para formar una gran familia. Sus enseñanzas y consejos para seguir el mejor camino.

*A mi padre **Alejandro Villegas Muñoz***

Quien ha sido mi motivación y ejemplo para alcanzar mis metas. Por enseñarme los principios necesarios para ser mejor cada día.

*A mi hermano **Jorge Villegas Ortega***

Quien siempre creyó en mí y me brindó su apoyo total.

AGRADECIMIENTOS

Al Dr. Daniel Ruiz Vega por el apoyo y la motivación otorgado para la realización de esta tesis, por las enseñanzas académicas que fueron fundamentales para la culminación de este trabajo.

Al M. en C. Tomás Ignacio Asiaín Olivares por la atención incondicional brindada además de sus consejos y observaciones precisas que fueron necesarios para el desarrollo adecuado del presente trabajo.

Al Consejo Nacional de Ciencia y Tecnología (CONACyT) por la beca de estudios de maestría otorgada durante dos años, y por los recursos de proyecto de investigación 83701 que hicieron posible la adquisición de los equipos para desarrollar el sistema de adquisición de datos y monitoreo que fueron empleados para la implementación en laboratorio.

Al M. en C. Hugo Cesar Barrera Naranjo por contribuir con el programa Cartas, elaborado en su trabajo de tesis y por su apoyo para acoplarlo con el sistema de medición. También se agradece su ayuda en la realización de las pruebas de laboratorio.

Al Ing. Pedro Valentín De Mata Castrejón por proponer la aplicación del sistema de adquisición de datos para la realización de las pruebas de monitoreo de la condición de máquinas rotatorias, empleando la técnica de las bandas laterales.

Al IPN por la Beca de Estímulo Institucional de Formación de Investigadores (BEIFI) en los proyectos SIP 20131027, SIP 20140534, SIP 20150013 y el apoyo otorgado mediante la beca institucional de tesis el último semestre.

A la fundación TELMEX por el apoyo otorgado por medio de la Beca de Estudios en el período agosto 2013- julio 2015.

CONTENIDO

Página

RESUMEN	VII
ABSTRACT	IX
DEDICATORIA	XI
AGRADECIMIENTOS	XIII
CONTENIDO	XV
LISTA DE FIGURAS	XVII
LISTA DE TABLAS	XXIII
CAPÍTULO 1: INTRODUCCIÓN.....	1
1.1 PLANTEAMIENTO DEL PROBLEMA.....	1
1.2 ANTECEDENTES	1
1.3 OBJETIVO.....	3
1.4 JUSTIFICACIÓN.....	3
1.5 LIMITACIONES Y ALCANCES.....	6
1.6 APORTACIONES.....	7
1.7 ESTRUCTURA DE LA TESIS.....	8
CAPÍTULO 2: SISTEMAS DE ADQUISICIÓN DE DATOS Y CONTROL SUPERVISORIO	9
2.1 INTRODUCCIÓN	9
2.2 DESARROLLO HISTÓRICO DE LOS SISTEMAS SCADA.....	9
2.2.1 <i>Desarrollo de los sistemas SCADA a nivel mundial</i>	9
2.2.2 <i>Desarrollo de sistemas SCADA en la red eléctrica nacional</i>	14
2.2.3 <i>Las redes inteligentes</i>	16
2.3 DEFINICIÓN DEL SISTEMA SCADA	23
2.3.1 <i>Normas para los sistemas SCADA</i>	26
2.4 ESTRUCTURA DE UN SISTEMA SCADA	27
2.4.1 <i>Introducción</i>	27
2.4.2 <i>Sistema de adquisición de datos y monitoreo de los generadores síncronos del simulador experimental de sistemas eléctricos de potencia</i>	29
CAPÍTULO 3: DISEÑO E IMPLEMENTACIÓN DEL SISTEMA DE ADQUISICIÓN DE DATOS Y MONITOREO LOCAL Y GLOBAL	37
3.1 INTRODUCCIÓN	37
3.2 DESCRIPCIÓN GENERAL DEL SISTEMA DE ADQUISICIÓN DE DATOS Y MONITOREO LOCAL.....	38
3.3 EQUIPO UTILIZADO	39
3.4 DISEÑO DE LA APLICACIÓN	43
3.4.1 <i>Adquisición y procesamiento de datos</i>	45
3.4.2 <i>Aplicaciones en modo fuera de línea</i>	81
3.5 DISEÑO E IMPLEMENTACIÓN DEL SISTEMA DE ADQUISICIÓN DE DATOS Y MONITOREO GLOBAL	89
3.5.1 <i>Introducción</i>	89
3.5.2 <i>Consideraciones para el programa de adquisición para el sistema global</i>	89
3.5.3 <i>Implementación del sistema global</i>	93

CAPÍTULO 4: PRUEBAS A LOS SISTEMAS DE ADQUISICIÓN DE DATOS Y MONITOREO LOCAL Y GLOBAL	97
4.1 INTRODUCCIÓN	97
4.2 PRUEBAS AL SISTEMA DE ADQUISICIÓN DE DATOS Y MONITOREO LOCAL CON LA MÁQUINA EDUCACIONAL DE 5 kVA	97
4.2.1 Pruebas realizadas	97
4.2.2 Prueba 1	101
4.2.3 Prueba 2	103
4.2.4 Prueba 3	105
4.2.5 Prueba 4 y 5.....	107
4.2.6 Prueba 6	111
4.2.7 Prueba 7	113
4.2.8 Funciones de cálculo adicionales.....	115
4.3 PRUEBAS AL SISTEMA DE ADQUISICIÓN DE DATOS Y MONITOREO LOCAL CON LA MICROMÁQUINA DE POLOS SALIENTES	119
4.3.1 Micromáquinas Síncronas de laboratorio	119
4.3.2 Resultados experimentales.....	121
CAPÍTULO 5: CONCLUSIONES	133
5.1 CONCLUSIONES	133
5.2 APORTACIONES	135
5.3 RECOMENDACIONES PARA TRABAJOS FUTUROS	136
REFERENCIAS.....	139
APÉNDICE A ENTORNO DE PROGRAMACIÓN DE LABVIEW®	147
A.1 INTRODUCCIÓN.....	147
A.2 CONCEPTOS DE PROGRAMACIÓN EN EL LENGUAJE GRÁFICO	148
A.3 CÓDIGO EXTENDIDO DEL PROGRAMA DESARROLLADO	152
A.4 CARACTERÍSTICAS DE LA TARJETA DE ADQUISICIÓN DE DATOS NI 9205	155
APÉNDICE B MÓDULO DE DETECCIÓN DE BANDAS LATERALES PARA EL DIAGNÓSTICO DE FALLAS EN ROTORES TIPO JAULA DE ARDILLA.....	157
B.1 INTRODUCCIÓN.....	157
B.2 BANDAS LATERALES.....	157
B.2.1 Origen y evolución de las rupturas	158
B.2.2 Frecuencias de las bandas laterales	159
B.3 DESCRIPCIÓN DEL MÓDULO DESARROLLADO.....	160
B.3.1 Procesamiento de datos	160
B.3.2 Diseño del módulo de evaluación de bandas laterales	161
B.4 PRUEBAS Y RESULTADOS	165
B.4.1 Mediciones adicionales.....	174

LISTA DE FIGURAS

Página

FIG. 1.1: LOCALIZACIÓN FÍSICA DE LAS DIFERENTES ÁREAS DEL SIMULADOR EXPERIMENTAL EN LOS LABORATORIOS PESADOS II DE ESIME-ZACATENCO [ADAPTADO DE RUIZ ET AL., 2007]. SE RESALTAN EN NEGRITAS LOS NOMBRES DE LAS ÁREAS EN LAS QUE LOS GENERADORES CUENTAN CON CONTROLES DE EXCITACIÓN Y FRECUENCIA	3
FIG. 1.2: GENERADORES DEL SIMULADOR EXPERIMENTAL CON CONTROLES DE EXCITACIÓN Y FRECUENCIA.	4
FIG. 2.1 DIAGRAMA DE UN SISTEMA SCADA RECIBIENDO DATOS DESDE IED'S.....	11
FIG. 2.2 MAPA ELECTRÓNICO EN UN CENTRO DE CONTROL [OBTENIDO DE MONITOR MAPBOARD SYSTEMS (HTTP://WWW.MAPBOARD.COM/SCADABOARD.ASPX)].....	20
FIG. 2.3 DIAGRAMA DE BLOQUES DEL RESULTADO DE LA MIGRACIÓN HACIA LA RED INTELIGENTE DEL CENACE (TOMADO DE [ROMERO, 2013]).....	21
FIG. 2.4. DIAGRAMA FUNCIONAL DE BLOQUES DE UNA UNIDAD TERMINAL REMOTA (RTU) (MODIFICADO DE[SMITH Y BLOCK, 1993]).....	25
FIG. 2.5 SISTEMA SCADA TRADICIONAL [MODIFICADO DE [ACKERMAN Y BLOCK, 1992]].....	28
FIG. 2.6 INTERVALOS DE TIEMPO TÍPICOS DE FUNCIONES DE PROTECCIÓN Y CONTROL [MODIFICADA DE [DEMETER Y FARIED, 2012]].....	29
FIG. 2.7: CLASIFICACIÓN DE LOS SIMULADORES DE SISTEMAS DE POTENCIA UTILIZADOS EN EL ANÁLISIS DE PROBLEMAS DE ESTABILIDAD (ADAPTADA DE [RUIZ ET AL., 2007]).....	31
FIG. 2.8 CORRIENTES DE CORTOCIRCUITO MÁXIMAS DE LAS MÁQUINAS DE POLOS SALIENTES EN VACÍO.....	33
FIG. 2.9 UBICACIÓN DE LOS PROBLEMAS DE ESTABILIDAD EN LAS BANDAS DE FRECUENCIA DE LOS DIFERENTES FENÓMENOS DINÁMICOS DE LOS SISTEMAS ELÉCTRICOS DE POTENCIA (ADAPTADO DE [ANDERSON ET AL., 1990]).....	34
FIG. 3.1 DIAGRAMA DE BLOQUES DE LAS FUNCIONES DEL PROGRAMA PRINCIPAL.....	38
FIG. 3.2 COMPONENTES DEL SISTEMA DE ADQUISICIÓN DE DATOS; A. CHASIS CRIO; B. TABLILLA DE CONEXIONES; C. MÓDULOS DE ADQUISICIÓN DE DATOS.	40
FIG. 3.3 TRANSFORMADORES DE CORRIENTE Y POTENCIAL PARA EL SISTEMA DE MEDICIÓN. TRANSFORMADORES DE POTENCIAL (A), TRANSFORMADORES DE CORRIENTE (B).	41
FIG. 3.4 ACONDICIONAMIENTO DE LAS SEÑALES HACIA LA TARJETA DE ADQUISICIÓN.....	42
FIG. 3.5 DIAGRAMA DE BLOQUES DE LA APLICACIÓN.	44
FIG. 3.6 DIAGRAMA DE CONEXIÓN FÍSICA DE LOS TRANSDUCTORES (MODIFICADO DE [SÁNCHEZ, 2011]).....	44
FIG. 3.7 VENTANA PRINCIPAL DEL PROYECTO EN LABVIEW.	46
FIG. 3.8 DIAGRAMA DE FLUJO DEL PROGRAMA PRINCIPAL EN EL FPGA.....	48
FIG. 3.9 DIAGRAMA DE BLOQUES DEL PROGRAMA EN EL FPGA.....	49
FIG. 3.10 DIAGRAMA DE LA ARQUITECTURA PRODUCTOR-CONSUMIDOR.	52
FIG. 3.11 DIAGRAMA DE FLUJO DE LA APLICACIÓN EN TIEMPO REAL.	53
FIG. 3.12 DIAGRAMA DE BLOQUES DE LA INICIALIZACIÓN DEL PROGRAMA EN RT.....	54
FIG. 3.13 DIAGRAMA DE BLOQUES DEL CICLO PRODUCTOR EN EL CONTROLADOR EN TIEMPO REAL.....	56
FIG. 3.14 INICIALIZACIÓN DE FUNCIONES Y VARIABLES PARA CICLO CONSUMIDOR.	57

FIG. 3.15 DIAGRAMA DE BLOQUES DEL CICLO CONSUMIDOR EN EL CONTROLADOR EN TIEMPO REAL.	58
FIG. 3.16 DIAGRAMA DE BLOQUES DE LA FUNCIÓN DE AJUSTE A SEIS POLOS.	60
FIG. 3.17 DIAGRAMA DE BLOQUES DE LA FUNCIÓN <i>FREQ_INTERPOLATION</i>	61
FIG. 3.18 FUNCIÓN DE MEDICIÓN DEL TIEMPO TRANSCURRIDO DEL REGISTRO DE DATOS.	62
FIG. 3.19 A) DIAGRAMA DE BLOQUES DE LA PESTAÑA DE CÁLCULO DE RMS, B) FUNCIÓN RMS.	64
FIG. 3.20 DIAGRAMA DE BLOQUES DE LA FUNCIÓN DE CÁLCULO DE POTENCIA.....	65
FIG. 3.21 PROCESO DE MEDICIÓN DEL ÁNGULO DE CARGA (ADAPTADO DE [IEEE, 2011]).....	69
FIG. 3.22 DIAGRAMA FASORIAL DE UNA MÁQUINA SÍNCRONA DE POLOS SALIENTES. (ADAPTADO DE [RUIZ Y OLGUÍN, 1995]).....	70
FIG. 3.23 SEÑALES ADQUIRIDAS PARA OBTENER EL ÁNGULO DE CARGA EN LA MÁQUINA SÍNCRONA (CASO SIN CARGA).	71
FIG. 3.24 SEÑALES ADQUIRIDAS PARA OBTENER EL ÁNGULO DE CARGA EN LA MÁQUINA SÍNCRONA (CASO CON CARGA).	72
FIG. 3.25 DIAGRAMA DE BLOQUES DE LA OPCIÓN DE CÁLCULO DE ÁNGULO DE CARGA.	73
FIG. 3.26 DIAGRAMA DE BLOQUES LA FUNCIÓN PARA CALCULAR EL ÁNGULO DE CARGA.	74
FIG. 3.27 DIAGRAMA DE BLOQUES OPCIÓN PARÁMETROS DE LA SEÑAL DEL ROTOR Y SEÑALES SIN PROCESAR.	75
FIG. 3.28 DIAGRAMA DE BLOQUES OPCIÓN <i>HARMONIC DISTORTION</i>	76
FIG. 3.29 PANEL FRONTAL DEL PROGRAMA EN EL CONTROLADOR EN TIEMPO REAL.	77
FIG. 3.30 DIAGRAMA DE BLOQUES DEL PROGRAMA DE COMUNICACIÓN TCP/IP.	79
FIG. 3.31 PANEL FRONTAL DEL PROGRAMA DE COMUNICACIÓN TCP/IP.....	81
FIG. 3.32 DIAGRAMA DE BLOQUES DEL PROGRAMA PARA CREACIÓN DE ARCHIVO DE DATOS.	82
FIG. 3.33 PANEL FRONTAL DEL PROGRAMA DE CREACIÓN DE ARCHIVO PARA ANÁLISIS FUERA DE LÍNEA DURANTE LAS PRUEBAS CON UNA FUENTE TRIFÁSICA DE PRUEBA.	83
FIG. 3.34 ARCHIVO CREADO POR EL PROGRAMA DE ANÁLISIS FUERA DE LÍNEA.	85
FIG. 3.35 PANEL FRONTAL DE LOS FASORES DE CORRIENTE Y TENSIÓN DEL PROGRAMA EN MODO FUERA DE LÍNEA.	86
FIG. 3.36 DIAGRAMA DE BLOQUES DEL CICLO PRINCIPAL DEL PROGRAMA EN MODO FUERA DE LÍNEA.....	86
FIG. 3.37 PANEL FRONTAL DEL PROGRAMA PRINCIPAL FUERA DE LÍNEA. A. CUADRO DE TEXTO PARA LECTURA DE ARCHIVO DE DATOS; B. INDICADORES GRÁFICOS DE DESFASE Y SEÑALES; C. SECCIÓN DE CONFIGURACIÓN E INDICADORES.....	87
FIG. 3.38 CICLO DE ADQUISICIÓN DE DATOS DEL PROGRAMA PRINCIPAL DEL FPGA PARA EL SISTEMA GLOBAL.	90
FIG. 3.39 ETAPA DE SINCRONIZACIÓN EN EL PROGRAMA PRINCIPAL DEL FPGA SERVIDOR.....	91
FIG. 3.40 ETAPA DE SINCRONIZACIÓN EN EL PROGRAMA PRINCIPAL DEL FPGA CLIENTE.	92
FIG. 3.41 DIAGRAMA FUNCIONAL DE LA COMUNICACIÓN IMPLEMENTADA ENTRE DISPOSITIVOS DE ADQUISICIÓN Y MONITOREO DE DATOS.....	93
FIG. 3.42 DIAGRAMA FÍSICO DE LA SINCRONIZACIÓN ENTRE SISTEMAS LOCALES DE MEDICIÓN.....	94
FIG. 3.43 FUENTE UTILIZADA PARA REALIZAR LAS PRUEBAS PRELIMINARES AL SISTEMA GLOBAL.	95

FIG. 3.44 TENSIONES MEDIDAS POR LOS SISTEMAS LOCALES, SINCRONIZADOS DURANTE LA PRUEBA PRELIMINAR.	95
FIG. 4.1 PERFIL DE VOLTAJE RMS DE LA FASE A DURANTE LA PRUEBA REALIZADA.	98
FIG. 4.2 ÁREA DE LA MÁQUINA EDUCACIONAL DE 5 kVA. A. PRIMOMOTOR DE CD; B. MÁQUINA EDUCACIONAL DE 5kVA; C. COMPUTADORA PERSONAL PARA LA VISUALIZACIÓN DEL PROGRAMA DE ADQUISICIÓN DE DATOS.	99
FIG. 4.3 DIAGRAMA DE CONEXIÓN PARA LAS PRUEBAS CON LA MÁQUINA EDUCACIONAL DE 5 kVA.	100
FIG. 4.4 CORRIENTES EN EL GENERADOR DURANTE EL ARRANQUE DEL MOTOR DE LA PRUEBA 1.	101
FIG. 4.5 TENDENCIA RMS Y FORMA DE ONDA DEL VOLTAJE EN LA FASE A DURANTE LA PRUEBA 1.....	102
FIG. 4.6 TENDENCIA RMS Y FORMA DE ONDA DE LA CORRIENTE EN LA FASE A DURANTE LA PRUEBA 1.....	102
FIG. 4.7 FORMAS DE ONDA DE VOLTAJE Y CORRIENTE DURANTE LA PRUEBA 2.....	103
FIG. 4.8 TENDENCIA RMS DEL VOLTAJE Y CORRIENTE PARA LA PRUEBA 2.	104
FIG. 4.9 POTENCIA REAL Y ÁNGULO DE CARGA PARA LA PRUEBA 2.	104
FIG. 4.10 FORMAS DE ONDA DE VOLTAJE Y CORRIENTE DURANTE LA PRUEBA 3.....	105
FIG. 4.11 TENDENCIA RMS DEL VOLTAJE Y CORRIENTE PARA LA PRUEBA 3.	106
FIG. 4.12 POTENCIA REAL Y ÁNGULO DE CARGA PARA LA PRUEBA 3.....	106
FIG. 4.13 FORMAS DE ONDA DE VOLTAJE Y CORRIENTE DURANTE LA PRUEBA 4.....	107
FIG. 4.14 TENDENCIA RMS DEL VOLTAJE Y CORRIENTE DURANTE LA PRUEBA 4.	108
FIG. 4.15 FORMAS DE ONDA DE VOLTAJE Y CORRIENTE DURANTE LA PRUEBA 5.....	108
FIG. 4.16 TENDENCIA RMS DEL VOLTAJE Y CORRIENTE DURANTE LA PRUEBA 5.	109
FIG. 4.17 POTENCIA ACTIVA EN TERMINALES DEL GENERADOR DURANTE LAS PRUEBAS 4 Y 5.	109
FIG. 4.18 ÁNGULO DE CARGA DE LA MÁQUINA SÍNCRONA DURANTE LAS PRUEBAS 4 Y 5.	110
FIG. 4.19 FORMAS DE ONDA DE VOLTAJE Y CORRIENTE DURANTE LA PRUEBA 6.....	111
FIG. 4.20 TENDENCIA RMS DEL VOLTAJE Y CORRIENTE PARA LA PRUEBA 6.	112
FIG. 4.21 POTENCIA REAL Y ÁNGULO DE CARGA PARA DURANTE LA PRUEBA 6.	112
FIG. 4.22 FORMAS DE ONDA DE VOLTAJE Y CORRIENTE DURANTE LA PRUEBA 7.....	113
FIG. 4.23 TENDENCIA RMS DEL VOLTAJE Y CORRIENTE PARA LA PRUEBA 7.	114
FIG. 4.24 POTENCIA REAL Y ÁNGULO DE CARGA PARA DURANTE LA PRUEBA 7.....	114
FIG. 4.25 POTENCIA ACTIVA EN EL GENERADOR Y MONITOREO DE ENERGÍA.	115
FIG. 4.26 SEÑALES DE VOLTAJE, CORRIENTE Y POSICIÓN DEL ROTOR RECORTADAS A UN CICLO.	116
FIG. 4.27 ESPECTRO DEL VOLTAJE EN LA FASE A.	117
FIG. 4.28 ESPECTRO DE LA CORRIENTE EN LA FASE A.	117
FIG. 4.29 COMPARACIÓN ENTRE LAS FORMAS DE ONDA ADQUIRIDAS DEL SISTEMA DE ADQUISICIÓN Y EL OSCILOSCOPIO TDS2000C DE TEKTRONIX.	118
FIG. 4.30 UBICACIÓN FÍSICA DEL ÁREA DE LA MICRORED DENTRO DEL SIMULADOR EXPERIMENTAL DE SISTEMAS DE POTENCIA.	119

FIG. 4.31 ÁREA DE LA MICRO RED DEL SIMULADOR EXPERIMENTAL DE SISTEMAS ELÉCTRICOS DE POTENCIA. A: MICROMÁQUINA SÍNCRONA DE POLOS SALIENTES. B: TABLERO DE CARGAS, CONEXIONES Y ELEMENTOS DE TRANSMISIÓN. C: MICROMÁQUINA SÍNCRONA DE POLOS LISOS (ADAPTADO DE [JUÁREZ ET AL., 2009]).	120
FIG. 4.32 PROGRAMA PARA TRAZAR LA CARTA DE OPERACIÓN EN TIEMPO REAL CON 125.73 W.	121
FIG. 4.33 PROGRAMA PARA TRAZAR LA CARTA DE OPERACIÓN EN TIEMPO REAL CON 2147.53 W.	122
FIG. 4.34 PROCESO GENERAL DE OPERACIÓN DEL PROGRAMA.	123
FIG. 4.35 CIRCUITO DE PRUEBA PARA LA PRUEBA CON CARGA RESISTIVA PARA LA MICROMÁQUINA DE POLOS SALIENTES.	124
FIG. 4.36 SISTEMA DE PRUEBA (VISTA GENERAL) PARA LA IMPLEMENTACIÓN DEL SISTEMA DE ADQUISICIÓN DE DATOS Y MONITOREO. A) MICROMÁQUINA SÍNCRONA DE POLOS SALIENTES. B) CONTROL DE EXCITACIÓN. C) CONTROL DE VELOCIDAD. D) COMPUTADORA PERSONAL.	125
FIG. 4.37 SISTEMA DE PRUEBA (ACERCAMIENTO) PARA LA IMPLEMENTACIÓN DEL SISTEMA DE ADQUISICIÓN DE DATOS Y MONITOREO. A) BANCO DE CARGA RESISTIVA. B) SISTEMA DE ADQUISICIÓN DE DATOS Y MONITOREO. C) PRIMOMOTOR DE CD. D) MICROMÁQUINA SÍNCRONA DE POLOS SALIENTES.	125
FIG. 4.38 ÁNGULO DE CARGA REGISTRADO DURANTE LA CONEXIÓN DEL PASO DE CARGA RESISTIVA CORRESPONDIENTE A 2 A.	126
FIG. 4.39 ÁNGULO DE CARGA DURANTE LA DESCONEXIÓN DE CARGA RESISTIVA CORRESPONDIENTE AL PASO DE 4 A.	127
FIG. 4.40 ÁNGULO DE CARGA DURANTE LA CONEXIÓN Y DESCONEXIÓN DE CARGA RESISTIVA CORRESPONDIENTE AL PASO DE 6 A.	127
FIG. 4.41 ÁNGULO DE CARGA REGISTRADO DURANTE LA CONEXIÓN DEL PASO DE CARGA RESISTIVA CORRESPONDIENTE A 8 A.	128
FIG. 4.42 FORMAS DE ONDA DE VOLTAJE (A) Y CORRIENTE (B) DURANTE LA OPERACIÓN CON 8 A DE CARGA.	129
FIG. 4.43 ESPECTRO DEL VOLTAJE DE LA FASE A (A) Y CORRIENTE DE LA FASE B (B) DURANTE LA OPERACIÓN CON 8 A DE CARGA.	130
FIG. 4.44 VENTANA DE DESPLIEGUE DE FORMAS DE ONDA Y FASORES DE LAS SEÑALES DE ENTRADA DURANTE LA CONDICIÓN DE 8 A DEL BANCO DE CARGA RESISTIVA EN EL PROGRAMA FUERA DE LÍNEA.	131
FIG. A.1 DIAGRAMA DE BLOQUES PARA EL CÁLCULO DE VALORES RMS.	149
FIG. A.2 PANEL FRONTAL DEL CÓDIGO CORRESPONDIENTE AL CÁLCULO DE VALORES RMS DURANTE LAS PRUEBAS CON LA MÁQUINA EDUCACIONAL DE 5 KVA.	150
FIG. A.3 DIAGRAMA DE BLOQUES DE LA FUNCIÓN RMS.	151
FIG. A.4 DIAGRAMA DE BLOQUES DEL PROGRAMA PRINCIPAL DEL CONTROLADOR EN TIEMPO REAL.	153
FIG. A.5 ASIGNACIÓN DE TERMINALES DEL MÓDULO NI 9205.	156
FIG. A.6 CONEXIÓN DE SEÑALES EXTERNAS MEDIANTE CONEXIÓN DIFERENCIAL.	156
FIG. B.1 DIAGRAMA DE BLOQUES DEL MÓDULO DE EVALUACIÓN DE BANDAS LATERALES.	163
FIG. B.2 DIAGRAMA DE BLOQUES DE LA FUNCIÓN PARA LA EVALUACIÓN DE BANDAS LATERALES.	164
FIG. B.3 ROTORES DE MOTORES PROBADOS.	165

FIG. B.4 DIAGRAMA DE LA CONEXIÓN REALIZADA PARA LAS PRUEBAS.	166
FIG. B.5 INTERFAZ DEL PROGRAMA PARA LA PRUEBA DEL MOTOR FALLADO AL 100% DE CARGA NOMINAL.	167
FIG. B.6 ESPECTRO DE LA CORRIENTE PARA EL MOTOR SANO AL VACÍO.....	169
FIG. B.7 ESPECTRO DE LA CORRIENTE PARA EL MOTOR SANO AL 100% DE CARGA.	169
FIG. B.8 ESPECTRO DE LA CORRIENTE PARA EL MOTOR FALLADO AL 100% DE CARGA.	170
FIG. B.9 ESPECTRO DE LA CORRIENTE PARA EL MOTOR FALLADO AL VACÍO.	170
FIG. B.10 A) PROCEDIMIENTO PARA REALIZAR LAS PERFORACIONES AL ROTOR SANO, B) ROTOR DESPUÉS DE DOS PERFORACIONES, C) ROTOR DESPUÉS DE TRES PERFORACIONES.	171
FIG. B.11 ESPECTRO DE LA CORRIENTE PARA EL MOTOR CON DOS BARRAS ROTAS AL 100% DE CARGA.	172
FIG. B.12 ESPECTRO DE LA CORRIENTE PARA EL MOTOR CON TRES BARRAS ROTAS AL 100% DE CARGA.	172

LISTA DE TABLAS

Página

TABLA 2.1 LISTA DE FABRICANTES DE SISTEMAS SCADA Y SU SISTEMA SCADA ACTUAL [BARNES ET AL., 2004].....	22
TABLA 2.2 NORMAS PARA SISTEMAS SCADA ANSI/IEEE.....	26
TABLA 2.3 INTERVALOS DE TIEMPO DEL PROCESO PARA EVENTOS EN EL SISTEMA DE POTENCIA [DEMETER Y FARIED, 2012].....	29
TABLA 2.4 ESPECIFICACIONES DEL SISTEMA DE ADQUISICIÓN DE DATOS Y MONITOREO DE LOS GENERADORES DEL SIMULADOR EXPERIMENTAL DE SISTEMAS DE POTENCIA.	35
TABLA 4.1: DATOS DE PLACA DE LAS MICROMÁQUINAS SÍNCRONAS (ADAPTADA DE [SÁNCHEZ, 2010]).....	120
TABLA A.1 PARES DIFERENCIALES DE LA TARJETA DE ADQUISICIÓN DEL MÓDULO NI 9205.....	155
TABLA A.2 ESPECIFICACIONES DE LA TARJETA DE ADQUISICIÓN DE DATOS NI 9205.	156
TABLA B.1 DIFERENCIA DE AMPLITUDES ENTRE EL ARMÓNICO LATERAL INFERIOR Y EL FUNDAMENTAL	160
TABLA B.2 DATOS OBTENIDOS CON EL MÓDULO DE EVALUACIÓN DE BANDAS LATERALES PARA LAS PRUEBAS REALIZADAS.	168
TABLA B.3 DATOS OBTENIDOS CON EL MÓDULO DE EVALUACIÓN DE BANDAS LATERALES PARA LAS PRUEBAS REALZADAS CON EL MOTOR CON DOS Y TRES BARRAS ROTAS.....	173

CAPÍTULO 1:

INTRODUCCIÓN

1.1 PLANTEAMIENTO DEL PROBLEMA

Los sistemas de control supervisorio y adquisición de datos (SCADA en inglés por “*Supervisory Control And Data Acquisition*”) son herramientas muy importantes que permiten realizar el monitoreo y control de diferentes sistemas industriales. Estos sistemas son empleados en plantas generadoras e industriales y en grandes redes eléctricas para obtener datos acerca de la operación de estos sistemas, con el objeto de monitorear su operación, realizar diferentes acciones de control y gestionar de manera eficiente el uso de la energía.

Los sistemas de adquisición de datos tienen una estructura general bien definida en muchos artículos de investigación y libros publicados en este tema. En este trabajo en particular, se está interesado en definir la estructura específica y funciones principales que debe tener un sistema SCADA para realizar de manera adecuada sus funciones para monitorear la operación de los generadores de un sistema de potencia de laboratorio, el cual está siendo desarrollado por el grupo de investigación de fenómenos dinámicos en redes interconectadas y máquinas eléctricas, en los laboratorios pesados II de ESIME-Zacatenco desde 1985.

1.2 ANTECEDENTES

Se han realizado trabajos relacionados con sistemas de adquisición de datos y control Supervisorio en el grupo de investigación y la Coordinación de Programas de Posgrado en Ingeniería Eléctrica. Por ejemplo, se implementó en [Salinas, 1998] la puesta en servicio de un sistema de adquisición de datos y control supervisorio en el área de la máquina educacional de 5 kVA. En este trabajo se reporta el funcionamiento, funciones y características con las que cuenta el equipo 3720 ACM fabricado por la compañía “*Power Measurement*”. Algunas de las características más importantes que puede realizar el sistema SCADA que fueron mostradas en ese trabajo, y que se han implementado en el trabajo actual, son: el cálculo de voltajes rms, corrientes rms, frecuencia, potencia activa, potencia reactiva, potencia aparente. Además, el sistema desarrollado en el presente trabajo monitorea otras variables eléctricas y mecánicas del generador síncrono.

En el área de adquisición de datos y monitoreo, se desarrolló en [Uribe, 2003] la instrumentación virtual mediante LabVIEW® de un generador síncrono, conectado a la red, con cargas resistivas e inductivas. El generador empleado está localizado en el laboratorio de sistemas digitales en el edificio Z-4 primer piso. En ese trabajo se incorpora el uso del lenguaje LabVIEW® para monitoreo y cálculo de parámetros eléctricos y mecánicos de un generador síncrono. En [Villavicencio, 2008], se presenta el diseño e implementación de un sincronoscopio para máquinas síncronas mediante la medición de los niveles de voltaje de dos sistemas aislados con un Microcontrolador; el objetivo de este trabajo fue el de sincronizar un sistema motor-generador con la compañía suministradora para, posteriormente, suministrar potencia hacia la misma.

Por otra parte, es necesario comparar los resultados de programas de simulación con las mediciones realizadas con el sistema desarrollado en el presente trabajo. Entre los trabajos realizados en esta área se encuentra [Juárez, 2008], en donde se determinaron los parámetros dinámicos de máquinas síncronas por medio de un programa de computadora digital. También, en cuanto a programas de simulación, en [Barrera, 2012] se desarrolló un programa para determinar de manera teórica y experimental la carta de operación de generadores síncronos. Es importante mencionar que una de las funciones del sistema de adquisición de datos y monitoreo de este trabajo, consiste en enlazar el programa de cartas de operación realizado en dicho trabajo, con el programa diseñado e implementado en el presente trabajo.

En [Ramos, 2010] se presenta la sintonización del controlador de velocidad DCS 400 fabricado por ABB. En este trabajo se describen las pruebas, modelado y sintonización del controlador para el primomotor acoplado a las micromáquinas del área de la micro red del simulador experimental. Respecto al control de potencia reactiva, en [Sánchez, 2011] se estudiaron principalmente los problemas de coordinación en la potencia reactiva cuando se conectan generadores síncronos en paralelo; además, se presentan y proponen los modelos adecuados para analizar y resolver condiciones de operación con aportaciones diferentes, o corrientes circulantes entre generadores conectados en paralelo. En ese trabajo también se presentó el ajuste del regulador automático de voltaje (RAV) DECS-125-15 de la máquina educacional de 5 kVA, y también del RAV Basler DECS 200 utilizado para regular el campo de las micromáquinas síncronas.

En cuanto a la medición del ángulo de carga, en [Suppén y Hernández, 2011] se explica la metodología y se desarrolló un medidor para dicho fin. Se probó el equipo desarrollado en las micromáquinas del área de micro red del Simulador Experimental de Sistemas de Potencia. Los resultados medidos fueron comprobados al compararlos con los valores calculados mediante las expresiones del diagrama vectorial de la máquina síncrona. El procedimiento para el cálculo del ángulo de carga se lleva a cabo mediante la medición del tiempo entre las señales de voltaje y de posición de rotor con un microcontrolador dedicado a dicho propósito. Por otra parte en [Uribe, 2003] el cálculo del ángulo de carga se realizó mediante el análisis de espectro de

correlación cruzada entre las señales de voltaje y posición del rotor. En este trabajo se utilizó el enfoque de medición de tiempo entre filos de subida de las señales de voltaje y posición para el cálculo de ángulo de carga, mientras que para la determinación del ángulo de fase de tensión y corriente se utilizó el espectro de correlación cruzada con la transformada discreta de Fourier.

1.3 OBJETIVO

Desarrollar un sistema de adquisición de datos y monitoreo adecuado a las necesidades específicas de los generadores síncronos del simulador experimental de laboratorio de SEPI-ESIME-Zacatenco.

1.4 JUSTIFICACIÓN

El grupo de Investigación de Fenómenos Dinámicos en Redes Interconectadas y Máquinas Eléctricas de la SEPI-ESIME, conformado desde mediados de la década de 1980, está desarrollando un Simulador Experimental de Sistemas Eléctricos de Potencia Multimáquinas con 4 áreas de control. La Fig. 1.1 muestra la localización física del simulador que se está construyendo desde 1985 en los Laboratorios Pesados II de ESIME-Zacatenco [Ruiz et al., 2007].

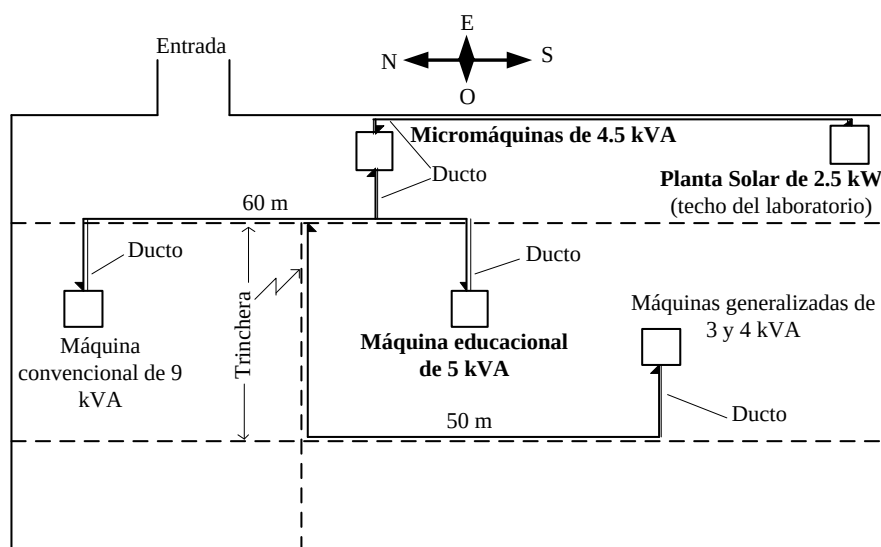


Fig. 1.1: Localización física de las diferentes áreas del Simulador Experimental en los Laboratorios Pesados II de ESIME-Zacatenco [Adaptado de Ruiz et al., 2007]. Se resaltan en negritas los nombres de las áreas en las que los generadores cuentan con controles de excitación y frecuencia

Las áreas de control que componen el simulador experimental de sistemas de potencia se encuentran desplazadas geográficamente dentro del área de la nave del edificio de Laboratorios Pesados II de la Escuela Superior de Ingeniería Mecánica y Eléctrica Unidad Zacatenco, como se muestra en la figura 1.1, para mejorar la representación de un sistema interconectado.

Este simulador experimental de un SEP cuenta con todos los tipos de simuladores físicos de máquinas eléctricas: máquinas generalizadas (máquinas especiales), micro máquinas (máquinas diseñadas especialmente para tener parámetros dinámicos similares a los de grandes unidades de generación) y simuladores no escalados (máquinas convencionales de pequeña capacidad). Esto aumenta aún más las ventajas del simulador, ya que permite explotar adecuadamente las ventajas de cada uno de estos simuladores, tanto en la investigación como en la docencia. Aunque se podría pensar que la construcción de este simulador es muy costosa, debido a los equipos especiales con los que cuenta, el costo de desarrollar este simulador es mucho menor que el esperado, ya que utiliza máquinas que ya se encontraban en el laboratorio de ingeniería eléctrica de la ESIME [Ruiz et al., 2007].

Actualmente se tienen ya dos áreas del simulador en las que se han implementado los controles de tensión y de frecuencia y que pueden ser interconectadas para formar un sistema multimáquinas: el área de las micromáquinas y el área de la máquina educativa de 5kVA, las cuales se muestran en la Fig. 1.2.



a) Micro red con máquinas síncronas de polos lisos y salientes de 4.5 kVA.



b) Tablero de control en construcción



c) Máquina educativa de 5 kVA

Fig. 1.2: Generadores del Simulador Experimental con controles de excitación y frecuencia.

Se ha determinado actualmente que las máquinas generalizadas deben de permanecer operando aisladas del resto del sistema por tener características muy particulares de construcción y operación, por lo que para terminar la construcción del simulador, solamente resta implementar los controles de la máquina convencional de 9 kVA.

Se puede implementar un sistema de potencia interconectado con tres generadores síncronos con controles, ya que el área de la micro red cuenta con 4 módulos de transformadores trifásicos y 33 líneas de transmisión monofásicas y 3 trifásicas, y con 23 módulos de cargas estáticas, las cuales se pueden observar en su tablero principal.

En el proyecto 83701 del CONACyT, el grupo de investigación fue apoyado por el CONACyT para que se instalaran controles a las máquinas de la micro red. Los controles de velocidad y excitación han sido adquiridos y ajustados y actualmente se está construyendo un tablero de control para que sean instalados de manera definitiva en el laboratorio.

En la parte final del proyecto CONACyT, se debía desarrollar el sistema de monitoreo de los generadores síncronos de la micro red. En lugar de comprar un sistema SCADA comercial, el director del proyecto decidió que era necesario desarrollar el sistema de monitoreo y adquisición de datos dentro del grupo de investigación debido a las siguientes razones:

- El equipo de adquisición de datos y monitoreo del Simulador Experimental requiere funciones que no son consideradas en los SCADA comerciales. Por ejemplo, al ser parte de un equipo que es empleado para la docencia, debe incluir la posibilidad de medir, además de las variables eléctricas de los generadores, las variables mecánicas principales.
- Otra característica importante para enseñar los conceptos básicos de sistemas eléctricos de potencia y máquinas eléctricas, es que debe poder emplear modelos y programas de análisis que comúnmente no están disponibles en los equipos comerciales. Por ejemplo, el sistema desarrollado en el presente trabajo, puede ejecutar un programa externo para realizar el análisis de datos de una prueba fue registrada por el equipo.
- El sistema de monitoreo del laboratorio debe ser lo suficientemente flexible como para que se pueda especificar de manera sencilla el tiempo de muestreo para medir y registrar las variables de acuerdo al fenómeno que se quiere analizar. El sistema que se desarrolló en este trabajo puede variar su tiempo de muestreo desde un mínimo de 28 μ s hasta minutos, y puede registrar, empleando el tiempo de muestreo mínimo hasta 10 minutos de señales.
- Actualmente se cuenta con sistemas de desarrollo rápido de prototipos de equipos de medición y control como LabVIEW® y MATLAB®, los cuales

permiten, además, realizar programas de aplicación para mejorar el monitoreo y análisis de las variables.

- Con los mismos recursos económicos con los que se adquiere un sistema SCADA comercial, se adquirieron componentes adecuados para desarrollar 4 sistemas equivalentes, y el programa LabVIEW®.
- En la figura 5 se puede observar que además de los generadores síncronos, en el simulador experimental de laboratorio se planea instalar una planta solar, que podrá funcionar como un generador más del sistema. Una razón importante de comenzar a desarrollar los sistemas de adquisición de datos y monitoreo es que actualmente es necesario diseñar nuevos sistemas de este tipo para fuentes de generación renovables, baterías y otros componentes que van a ser integrados al Simulador Experimental, y que van a ser empleados de manera extensa en la red eléctrica real. Actualmente, desarrollar sistemas de adquisición de datos y monitoreo es un área de gran interés.

El sistema de adquisición de datos y monitoreo de los generadores permitirá la realización de simulaciones en las que cada una de las áreas opere aislada o de manera interconectada y debe considerar diferentes modos de empleo (ejecución periódica, a la demanda, etc.) y ser diseñado para tener usuarios con diferentes privilegios de acceso a la información.

El sistema SCADA deberá ser capaz de concentrar la información del sistema experimental para que su operación pueda ser verificada empleando programas de simulación digital y además debe registrar las variables principales del sistema cuando ocurra un evento, para facilitar la comparación del comportamiento dinámico del sistema físico con los resultados de simulaciones digitales.

En un futuro se espera que el sistema de adquisición de datos desarrollado en esta tesis sea parte de un sistema que permita la implementación de un Laboratorio Basado en Internet, en el cual diferentes usuarios puedan acceder remotamente y observar el desarrollo de las pruebas experimentales y obtener los resultados.

1.5 LIMITACIONES Y ALCANCES

Los conceptos teóricos básicos de los sistemas SCADA son aplicables en general a cualquier sistema de este tipo.

El diseño particular del sistema SCADA desarrollado en este trabajo será aplicable principalmente a sistemas experimentales de laboratorio empleados en la investigación y docencia de máquinas eléctricas y sistemas eléctricos de potencia y

por lo tanto la verificación de su desempeño en las diferentes tareas que debe realizar se realizará exclusivamente en el simulador experimental de sistemas de potencia.

Este sistema podrá ser aplicable, en un futuro, a otros sistemas experimentales empleados en la docencia de máquinas eléctricas.

1.6 APORTACIONES

Se desarrolló e implementó un sistema de adquisición de datos y monitoreo que realiza funciones de medición y monitoreo en el simulador experimental de sistemas de potencia en diferentes puntos del mismo.

El sistema desarrollado es capaz de registrar de manera automática eventos que ocurren en el sistema de prueba mediante sus funciones de cálculo, mediante la creación de un archivo de datos que incluye todas las variables calculadas y adquiridas por el sistema para su posterior análisis.

La característica modular de la plataforma utilizada así como el diseño del programa y funciones, permiten añadir de manera sencilla nuevos módulos al programa principal de manera que se puedan realizar otro tipo de tareas.

El monitoreo de la variable mecánica de la posición del rotor permite al sistema, además de conocer la velocidad del rotor, calcular el ángulo de carga en tiempo real y con una resolución en el tiempo suficiente para registrar el comportamiento transitorio del mismo. Además el sistema permite añadir nuevas variables físicas en la etapa de adquisición ofreciendo flexibilidad en cuanto a su futura expansión (hardware) y adición de funciones (software).

Se implementó un método de sincronización que permite que dos o más unidades de adquisición de datos coordinen sus mediciones con respecto a una unidad maestra, permitiendo de esta forma conocer el comportamiento del sistema de potencia de prueba en diferentes puntos, en tiempo real y generar un archivo de datos a petición del usuario o disparado por un evento.

Se muestra la flexibilidad del sistema desarrollado al implementar un módulo independiente que se encarga de evaluar las bandas laterales del armónico fundamental para el diagnóstico de fallas en rotores de motores tipo jaula de ardilla.

Además de la comunicación entre sistemas locales se implementó una rutina que permite transmitir en tiempo real parámetros de interés, calculados por el sistema de adquisición de datos y monitoreo, mediante un protocolo de comunicación en red. Se muestran los resultados obtenidos con un programa desarrollado en MATLAB para calcular la carta de operación del generador síncrono de polos salientes en tiempo real.

1.7 ESTRUCTURA DE LA TESIS

La estructura del presente trabajo de tesis se describe en esta sección:

- En el Capítulo 1 se establece el planteamiento del problema, se presentan los objetivos y justificación que motivan la elaboración del presente trabajo. También se presentan los antecedentes, las limitaciones, alcances y aportaciones del trabajo desarrollado.
- En el Capítulo 2 se describe a detalle el desarrollo histórico de los sistemas de adquisición de datos y monitoreo. Se explica la evolución que han tenido estos sistemas de manera general, y de manera particular en el país, en función de las necesidades que presentan los sistemas eléctricos de potencia desde sus inicios hasta la actualidad. También se explica de manera general las partes que componen un sistema de adquisición de datos y monitoreo así como la normatividad aplicable a los mismos.
- En el Capítulo 3 se habla de los requerimientos del sistema de adquisición de datos y monitoreo tanto local como global. Se explica a detalle la estructura, funciones, flujo de datos que conforman el programa desarrollado que luego se implementa en un sistema embebido. Además se muestra el código de las funciones que componen el programa principal. Por último se explican las modificaciones y diferencias para el programa de adquisición de datos y monitoreo global con respecto al local.
- En el Capítulo 4 se reportan los resultados obtenidos durante diferentes pruebas realizadas en el Simulador Experimental de Sistemas de Potencia con el sistema de adquisición de datos y monitoreo. Se presenta la implementación durante dichas pruebas tanto para el sistema de adquisición de datos y monitoreo local y global.
- En el Capítulo 5 se presentan las conclusiones del presente trabajo de tesis así como las recomendaciones para trabajos futuros.
- En la sección de Referencias se muestran los trabajos, reportes, tesis y documentos que fueron utilizados para consulta y referencia dentro de este trabajo.
- El Apéndice A se explica de manera general la historia, conceptos básicos, flujo de datos y, ejemplos de programas básicos del entorno de desarrollo LabVIEW®.
- En el Apéndice B se presenta el desarrollo, implementación y resultados obtenidos durante pruebas experimentales para determinar las fallas de rotores en motores tipo jaula de ardilla mediante el sistema de adquisición de datos y monitoreo desarrollado en este trabajo.

CAPÍTULO 2:

SISTEMAS DE ADQUISICIÓN DE DATOS Y CONTROL SUPERVISORIO

2.1 INTRODUCCIÓN

Los sistemas de control supervisorio y adquisición de datos en términos generales son sistemas que permiten gestionar y controlar cualquier sistema local o remoto mediante una interfaz gráfica que comunica al operador o usuario con el sistema.

En este capítulo se hace un repaso general de la historia del desarrollo de los sistemas SCADA, primero de manera general, y después se hace énfasis en su implementación y evolución dentro de los sistemas eléctricos de potencia a nivel mundial y nacional.

También se presenta la constitución y funcionalidades de los sistemas SCADA así como una presentación detallada de las funciones básicas que estos deben de contener. Además se exponen ciertos protocolos de comunicación ampliamente utilizados.

A pesar de que la información en este capítulo es aplicable a cualquier sistema SCADA, y por lo tanto es general, se explican las funciones que constituyen el sistema SCADA diseñado e implementado en el presente trabajo.

2.2 DESARROLLO HISTÓRICO DE LOS SISTEMAS SCADA

2.2.1 Desarrollo de los sistemas SCADA a nivel mundial

Los sistemas SCADA en los sistemas de potencia fueron implementados debido a la necesidad operacional de los sistemas de un centro de control que sea descentralizado, integrado, flexible y abierto. Su evolución está ligada al desarrollo e implementación de nuevas tecnologías de información y comunicación. Desde el primer sistema de potencia instaurado por Thomas Edison en 1882, se necesitaron equipos para el control que aseguraran el funcionamiento correcto del sistema; en ese entonces ya se utilizaban gobernadores de velocidad. Los gobernadores carecían de una discriminación geográfica para responder a cambios de carga en un sistema interconectado. Por lo tanto, se requirieron controles de área suplementarios para que

en caso de que hubiera un cambio de carga, el aumento de potencia de generación requerido se distribuyera entre los generadores del sistema, para satisfacer las responsabilidades y objetivos individuales de las redes de sistemas de potencia en un área determinada; estos incluyen transferencias programadas de potencia a otras áreas, y la operación económica y segura dentro del área [Cohn, 1984].

Los sistemas SCADA han estado en funcionamiento desde que se implementaron los sistemas de control. Los primeros sistemas SCADA llevaban a cabo la adquisición de datos por medio de paneles de medidores, luces y trazadores de curvas. El operador manipulaba perillas y botones para llevar a cabo el control supervisorio. Este tipo de dispositivos fueron y siguen siendo utilizados para hacer el control supervisorio y la adquisición de datos en la industria y en plantas de generación de energía eléctrica.

En los primeros sistemas de adquisición de datos, se utilizaba la lógica de relés para controlar los sistemas de producción y de la planta. Con la llegada de las unidades de procesamiento central (CPU, por sus siglas en inglés "*Central Processing Unit*") y otros dispositivos electrónicos, los fabricantes incorporaron electrónica digital dentro de su equipo de relevadores [Bailey y Wright, 2003]. Los PLC (por sus siglas en inglés de "*Programmable Logic Controller*") que se originaron de la incorporación descrita anteriormente, son todavía uno de los sistemas de control más ampliamente utilizados en la industria. Como la necesidad de monitorear y controlar más equipo en la planta creció, los PLC's fueron distribuidos y los sistemas se volvieron más inteligentes y reducidos en dimensiones. Estos nuevos dispositivos fueron llamados DSC (del inglés "*Distributed Control Systems*").

Por otra parte, las patentes para el control y señalización remota fueron creadas desde los inicios de la década en 1890. Estos primeros sistemas fueron diseñados para el control o para la señalización remota pero no ambos. En 1920 y 1930 varios sistemas comerciales evolucionaron empleando conceptos de "comprobar antes de operar" y tenían la capacidad de transmitir el estado de múltiples puntos. Estos sistemas se basaban en lógica electromecánica que evolucionó rápidamente a partir de la tecnología telefónica [Gaushell y Darlington, 1987].

La llegada del microprocesador en los años sesenta presentó cambios dramáticos en el diseño y utilización de los sistemas SCADA. A finales de los años sesenta, mientras se desarrollaban las capacidades de los nuevos sistemas, las posibilidades de un gran incremento en la adquisición de datos fue evidente, y la expresión Adquisición de Datos y Control Supervisorio o SCADA se convirtió una descripción más apropiada del sistema. Se cree que la expresión SCADA evolucionó de estudios de planeación que se llevaron a cabo por y para la administración de potencia de Bonneville para preparar la construcción del centro de control de la BPA (en inglés "*Bonneville Power Administration*") en Vancouver, Washington [Gaushell y Darlington, 1987].

Normalmente, un IED puede combinar un sensor de entrada analógica, salida analógica, control PID, sistema de comunicación, y memoria para el programa, en un solo dispositivo. En el diagrama de la Fig. 2.1 se muestran varios dispositivos electrónicos inteligentes conectados mediante un sistema de comunicación hacia un servidor que recolecta los datos de medición y el procesamiento de datos realizados por las unidades remotas.

Esta configuración se heredó, como se verá más adelante, de la definición clásica de un sistema SCADA; la diferencia principal con la definición clásica es que los IED's se conocían como RTU's (*"Remote Terminal Unit"*, o unidad terminal remota) y solamente recolectaban los datos en la subestación y los transmitían a petición de la unidad maestra (antes conocida como *"Master Terminal Unit"*, o unidad terminal maestra). Esta transferencia de datos se daba con una periodicidad en el orden de segundos, en caso de que no cambiaran los valores dentro de un rango; en este caso, cada que había un cambio significativo de un parámetro se enviaban los datos de medición desde el RTU al servidor central. Es importante destacar que se utiliza una configuración similar para la implementación de los dispositivos medidores diseñados para el sistema de adquisición de datos y monitoreo que se mostrará en los siguientes capítulos [Wolf, 2004].

En los años cincuenta se utilizaban comunicaciones analógicas para recolectar los datos en tiempo real de la potencia activa en MW de las plantas de generación, y los flujos de líneas para los operadores con computadoras analógicas para realizar el control de frecuencia de línea y el despacho económico. Más tarde, en los años sesenta, las terminales remotas fueron desarrolladas para recolectar mediciones en tiempo real de voltaje, potencia activa y reactiva, y el estado de los interruptores en las subestaciones de transmisión a través de canales de transmisión dedicados, conectados a una computadora central con la capacidad para realizar los cálculos necesarios para el control de generación automática (AGC), el cual es una combinación del control de frecuencia de línea y del despacho económico. Las señales

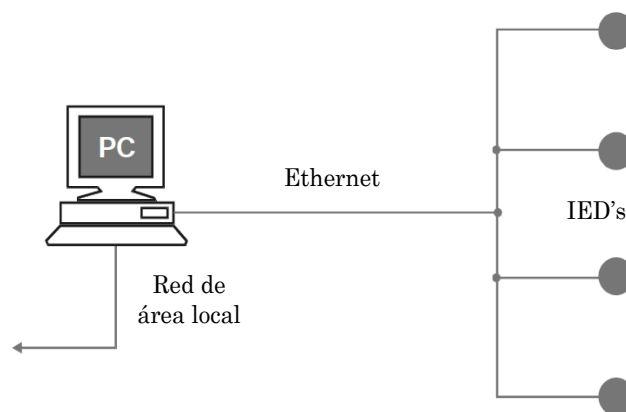


Fig. 2.1 Diagrama de un sistema SCADA recibiendo datos desde IED's.

de control para elevar o disminuir los niveles de generación podían ser manejadas desde el centro de control. Esto es llamado un sistema SCADA [Wu et al., 2005].

Después del apagón en el noreste de Estados Unidos en 1965, se realizaron recomendaciones para utilizar las computadoras digitales en mayor medida para mejorar las operaciones de los sistemas interconectados. La capacidad de los centros de control fue llevada a un nuevo nivel en 1970, con la introducción del concepto de Seguridad en Línea del Sistema Eléctrico [Wu et al., 2005].

Uno de los primeros estudios que estableció, en 1964, la necesidad de un sistema de control de operaciones en el sistema eléctrico, que pudiera no sólo realizar decisiones óptimas día a día, sino también reconocer emergencias cuando estas ocurran y proveer las acciones de control necesarias para resolver situaciones de control complejas fue denominado ARCS (por sus siglas en inglés "*Adaptive Reliability Control System*"), que significa sistema de control de confiabilidad adaptable. Dicho proyecto se derivó de una investigación que tenía como ejes principales, 1) desarrollar los conceptos y planes para la automatización efectiva de todas las subestaciones de transmisión; y 2) desarrollar un sistema de control para mejorar la confiabilidad del servicio al cliente y especialmente, minimizar los eventos más severos en la operación del sistema [Dy-Liacco, 1967].

En cuanto a los controles automáticos en las unidades de generación, en 1969 se consideró la influencia de dichos controles para minimizar las variaciones en frecuencia y voltaje, y también su aplicación para reducir los costos de operación del sistema a través de un despacho económico descentralizado y un monitoreo a través de una estación de control. Se acepta la idea de un punto de vista de todo el sistema, y se entiende que la estructura del sistema y las características generales pueden limitar los resultados que los controles pueden alcanzar. Por lo anterior, se tomó en cuenta la existencia y el desempeño de los controles automáticos en la etapa de diseño del sistema para que en consecuencia, se eliminen restricciones sin sentido o sin justificación económica [Quazza, 1970].

Es importante considerar la evolución de las comunicaciones dentro de los sistemas SCADA, debido a que es una parte fundamental en la definición de los mismos. Las comunicaciones mediante radiofrecuencia se utilizaron para comunicar las primeras unidades remotas a una ubicación central. Sin embargo esta comunicación era en un solo sentido y a petición de la unidad maestra. Por otra parte, también se desarrolló la comunicación alámbrica (telefónica) dentro de plantas en distancias cortas, a principio de los años sesenta, el monitoreo remoto y el control supervisorio era una tecnología en desarrollo impulsada por empresas del ramo petrolero, de comunicaciones, y de operación del sistema eléctrico de potencia [Boyer, 2004].

Fue a principios de la década de 1970 que el término SCADA se estableció, y el término telemetría se empezó a utilizar para describir un sistema de comunicación de dos vías. La radiocomunicación mejoró aún más durante los años setenta, cuando

empezó a reemplazar los sistemas con cables subterráneos existentes. La estabilidad de las frecuencias de control de radio también se incrementó, requiriendo menos mantenimiento [Boyer, 2004]. Con la reducción en la complejidad del equipo y el diseño industrial mejorado del equipo para utilizar radiofrecuencias en el campo hizo posible dar servicio al equipo en campo con técnicos menos calificados y equipo de servicio menos complicado.

En el aspecto general, la tecnología SCADA maduró lentamente durante los años setenta. Las mejoras en software resultaron en mejores interfases hombre-máquina (HMI en inglés de *Human-Machine Interfaces*). Se desarrollaron reportes automáticos para proveer la información cuando era requerida. Los sistemas crecieron en tamaño [Boyer, 2004]. Como fue el caso con la mayoría de las tecnologías industriales, el desarrollo de poderosas minicomputadoras tuvo un profundo impacto en el desarrollo de los sistemas SCADA. Por una parte, las instalaciones pequeñas ahora se consideraban para operación remota. Probablemente, el efecto más profundo fue la minicomputadora, que es usualmente la base para la computadora host o terminal maestra (MTU, por las siglas en inglés de *Master Terminal Unit*), se volvió tan asequible que ya no era necesario centralizar el sistema. Por supuesto que la centralización podía seguir haciéndose donde tuviera sentido operacional; pero ahora, la efectividad operacional era más determinante para establecer la ubicación de la MTU, en lugar del costo del equipo. Industrias como la eléctrica y de ductos conservaron su filosofía centralizada; mientras que las compañías petroleras y de gas se trasladaron a un modo descentralizado para poner el control de campo de regreso a especialistas de campo [Boyer, 2004].

Actualmente, los sistemas SCADA hacen uso de las nuevas tecnologías de comunicación, que principalmente ofrecen un ancho de banda superior al de sus antecesores, así como mejores velocidades de transmisión. Principalmente se utilizan redes de área locales (LAN, por sus siglas en inglés *Local Area Network*) que es un método de comunicación dedicado de alta velocidad para enlazar hardware digital [Boyer, 2004]. El medio de transmisión más eficaz actualmente es el de fibra óptica, debido a las prestaciones en cuanto al ancho de banda y velocidad que ofrece. Es importante destacar que uno de los conceptos que definía a un sistema SCADA era su baja tasa de transmisión que se llevaba a través de un par trenzado de cables y radiofrecuencia. Ahora los períodos de escaneo entre las unidades remotas y maestra están limitados por la electrónica, no por el medio de comunicación. Las tasas de transferencia son lo suficientemente altas para que los códigos de corrección de errores o las técnicas de transmitir y comparar pueden asegurar que exista un movimiento libre de la información sin errores. Las implicaciones que conciernen a seguridad dentro de la transmisión de datos y el sabotaje y espionaje industrial se ven minimizados, debido a la dificultad para acceder a los cables que contienen la fibra óptica [Boyer, 2004].

En los años ochenta la industria de los sistemas SCADA enfrentó problemas serios en cuanto a la obsolescencia. La obsolescencia en términos del sistema SCADA significa

que el sistema opera satisfactoriamente, pero ya se encuentran disponibles nuevas tecnologías. Desde que la nueva tecnología salió al mercado, probablemente dos años antes de que el sistema fuese vendido a la compañía eléctrica (para permitir el tiempo para el desarrollo del software y del sistema), y el sistema toma cuatro años para ser planeado, construido e instalado, las nuevas tecnologías tendrán un retraso de seis años cuando la operación comience.

En el año 2003 ocurrió un gran apagón en la zona noreste de Estados Unidos, lo cual atrajo la atención a lo que se ha convertido un problema potencialmente abrumador de los SCADA/EMS, ya que tenían poca o nula habilidad para suprimir el bombardeo de alarmas que pueden saturar al personal del centro de control durante un evento rápido en escalada. Por lo que se necesitan nuevas herramientas en el centro de control que deben cumplir las siguientes características [Maghsoodlou et al., 2004]:

- Monitorear proactivamente las condiciones del sistema para evitar o minimizar las interrupciones.
- Analizar, filtrar, y correlacionar alarmas para acelerar las respuestas del operador.
- Aislar rápidamente la raíz del problema para acelerar la solución.
- Guiar a los operadores a través del restablecimiento del sistema y del servicio.
- Proveer una orientación experta para que los operadores de todos los niveles puedan responder efectivamente a los problemas.

Los cambios resultantes del apagón de 2003, en las tendencias de la desregulación de la industria, han cambiado los requerimientos del centro de control, y han expuesto su debilidad. Los centros de control del pasado eran, por los estándares actuales, muy centralizados, independientes, inflexibles y cerrados [Wu et al., 2005]. Los centros de control actuales se están moviendo en esa dirección con variaciones en el éxito obtenido. Con la era del internet, la tendencia en las tecnologías de la información y comunicación se está moviendo hacia el cómputo en red y los servicios en la nube, o servicios de red [Wu et al., 2005].

2.2.2 Desarrollo de sistemas SCADA en la red eléctrica nacional

En cuanto al ámbito nacional, el desarrollo de los sistemas SCADA tiene una evolución particular debido a la centralización en las decisiones operativas llevadas a cabo por una única empresa suministradora (Comisión Federal de Electricidad, CFE). En contraste con lo visto anteriormente en la evolución en otros países, principalmente en Estados Unidos y Europa, donde la implementación y el desarrollo de los sistemas SCADA está determinado e influenciado por varias compañías que operan el sistema de potencia.

Los objetivos básicos promovidos por la empresa CFE se basan en cuatro ejes: Seguridad, Continuidad, Calidad, y Economía. En 1962 la CFE creó el órgano descentralizado que se encarga del monitoreo y control del sistema nacional conocido como Centro Nacional de Control de Energía (CENACE).

El CENACE empezó con un sistema basado en comunicaciones punto a punto telefónicas y mediante radio frecuencias, y con equipo para el monitoreo como frecuencímetros y trazadores de curvas.

Más tarde, en la década de 1970, se implementó un sistema SCADA básico, mientras que para la década de los ochentas se utilizaba el sistema SICTRE, el cual establecía una comunicación centralizada con el CENAL (Centro de Control Nacional) de parte de las ocho zonas de control (Baja California, Noroeste, Norte, Noreste, Occidental, Central, Oriental, Peninsular), por lo que se establecieron niveles operativos del CENACE como sigue: 1) Constituido por el CENAL y el CENALTE (*Centro Alternativo de Control Nacional*), 2) se compone de ocho centros de control de zona o área (CCA), los cuales están distribuidos por todo el país, 3) está compuesto por centros de control de subzona (CCS), los cuales son básicamente sistemas SCADA que trabajan en asociación con el centro de control de zona correspondiente, 4) está compuesto por sistemas locales de control de subestaciones para su automatización, Sistemas Integrados de Medida de Energía (SIME) para concentración de datos, centros de control de distribución con funciones de automatización, y unidades terminales remotas (RTU, *por sus siglas en inglés de remote terminal units*).

El SICTRE incluía las principales aplicaciones SCADA tales como: tiro y restauración de carga, enlaces de comunicaciones de datos (CDL, *Communication Data Link por sus siglas en inglés*), sistema de generación de reportes (RGS, *Report Generation System por sus siglas en inglés*), priorización de Tics a Programas (*Opchart*), disparadores de programas en la base de datos (*Triggers*), recolección y análisis de datos de disturbios (DDSA, *Disturbance Data Collection and Analysis por siglas en inglés*); mientras que las aplicaciones de potencia incluían: análisis de red fuera de línea, control de generación automático, programación de intercambios, y monitoreo de reserva. Sin embargo se tenían ciertas limitaciones en dicho sistema, entre las cuales destacan las comunicaciones deficientes, sistemas de comunicación cerrados, falta de mediciones y controles en campo, control deficiente de algunas unidades, bajas velocidades de barrido 300, 1200 y 2400 Bps, inconsistencia de información entre las áreas de control y el CENAL, y existía una diversidad de tecnologías de SCADA a nivel Subáreas [Romero, 2013].

El CENACE estableció en el año 2000, junto con la compañía *ABB Network Management*, un sistema de gestión de información y energía para controlar y administrar la red eléctrica del país [Skopp y Varadan, 2000]. A dicho proyecto compuesto por un sistema de control e información en tiempo real se le denominó SITRACEN (*Sistema de información en tiempo real para la administración y control de la energía*), está basado en el sistema de gestión de energía RANGER, de ABB. Este

sistema es uno de los principales manejados por la empresa. El sistema tiene como funciones principales disponibles en algunos de los tres niveles sistema SCADA, AGC, análisis de redes en modo de estudio y en tiempo real, aplicaciones de pre y pos reparto, sistema de información histórica ("*Historic Information System*", en inglés), sistema de ingeniería de datos, simulador de formación, subsistema de comunicaciones con otros niveles de control jerárquico, comunicación con las redes de la CFE, comunicaciones con compañías externas [Skopp y Varadan, 2000]. Dentro de las aplicaciones de potencia se tienen AGC, estimador de estado, flujos de potencia del operador, despacho económico, análisis de contingencias, flujos óptimos del operador, pronóstico de carga [Romero, 2013].

La siguiente etapa de la evolución de los sistemas operativos del CENACE está planeada para que en 2015 estén implementándose la siguiente generación de sistemas SCADA/EMS. Se establece que la nueva generación cumpla con objetivos como la confiabilidad de las comunicaciones, seguridad cibernética, establecimiento de normas y estándares, control de fuentes de generación renovables, obtención y procesamiento de grandes volúmenes de información, aplicaciones con mayor inteligencia, interoperabilidad de aplicaciones entre procesos, integración del mercado de energía [Romero, 2013]. Actualmente el CENACE se encuentra en la migración a la SG (por las siglas en inglés de *Smart Grid*) como se explicará más adelante.

2.2.3 Las redes inteligentes

2.2.3.1 Introducción

En los siguientes párrafos se expondrá acerca de la motivación para implementar las llamadas redes inteligentes, así como sus objetivos y funciones básicas, la situación actual de manera general a nivel mundial y a nivel nacional.

Los esfuerzos de modernizar la red son motivados por varios objetivos:

- El primero, es hacer que la producción y la entrega de la energía eléctrica se más efectiva en cuanto a costos.
- El segundo, es el de proveer a los consumidores con información electrónica disponible y herramientas automáticas para ayudarlos a hacer decisiones más informadas acerca de su consumo energético y controlar sus costos.
- El tercero, es el de ayudar a reducir la emisión de gases tipo invernadero en la producción de electricidad permitiendo una mayor utilización de fuentes renovables.
- El cuarto punto es el de mejorar la confiabilidad del servicio.
- El quinto es preparar a la red para soportar una cantidad cada vez mayor de vehículos eléctricos para reducir la dependencia hacia el petróleo [Arnold, 2011].

Es necesario destacar que la importancia de cada uno de estos puntos varía según las condiciones del país donde se implementen. Por ejemplo, en Japón, donde la falta de suministro a nivel distribución tiene en promedio 16 minutos por año por consumidor [Nakanishi, 2010], la mejora de la confiabilidad es mucho menos importante que en Estados Unidos donde estos cortes del suministro exceden dos horas por año por consumidor [IEEE, 2010a].

Hacer que la generación y la distribución de energía eléctrica sean más eficientes y más efectivas en cuanto a costos, es un objetivo importante debido a que se deberán hacer inversiones significativas en las décadas por venir para reemplazar instalaciones antiguas que se están acercando al final de su vida útil. Por ejemplo, en los Estados Unidos, cerca de la mitad de la electricidad es generada del carbón [U.S. Department of Energy, 2009], y más de la mitad de estas plantas generadoras tienen más de cuarenta años de antigüedad. Se estima, por el grupo Brattle, que la inversión requerida para reemplazar o adquirir nuevas instalaciones de generación es de cerca de \$560 billones de dólares para 2030 [Fox-Penner et al., 2008].

Existen numerosas formas para hacer que los sistemas de transmisión y distribución sean más eficientes. En la mayoría de los casos, para 2011, no existían sensores en las redes de distribución que comuniquen los valores actuales de voltaje entregados al cliente, así que los sistemas deben operar basados en pérdidas estimadas a través de la línea [Arnold, 2011]. La implementación de sensores y controles automatizados que permitan la optimización dinámica de los niveles de voltaje y potencia reactiva pueden permitir la reducción de los niveles de voltaje en algunos puntos porcentuales y reducir el consumo de potencia [IEEE, 2010b].

Otra fuente de ineficiencia en la red se origina de la naturaleza de demanda en picos de electricidad. La capacidad de generación y transmisión se planea para cumplir con los picos de demanda que ocurren de manera poco frecuente. Menos de la mitad de la capacidad de generación en los Estados Unidos proviene de plantas diseñadas para operar todo el tiempo para cumplir la demanda. El resto, que tienen costos de operación mayores, están en reserva para proveer electricidad durante períodos de alta demanda.

Uno de los objetivos de la red inteligente es de habilitar la comunicación entre la red, usando información dinámica de precios o control directo, para reducir el consumo durante las horas pico y mover la demanda a períodos no pico. Por otra parte, la confiabilidad de la red puede ser mejorada a través de la implementación de sensores que provean la situación del sistema en tiempo real. Los sincrofasores, permitirán detectar y responder de manera temprana las anomalías y hacer que los eventos masivos de fallas en cascada sean menos frecuentes. Los sensores en la red pueden también por ejemplo, detectar cuando un transformador se está deteriorando y reemplazarlo antes de que ocurra una falla. Estas y otras tecnologías de redes inteligentes pueden reducir significativamente la frecuencia y duración de los cortes

de suministro, que en la economía de Estados Unidos se estiman en cerca de \$80 billones de dólares anualmente [LaCommare y Eto, 2004].

El concepto esencial de la red inteligente es la integración de tecnologías avanzadas de la información, comunicaciones digitales, tecnologías de medición y control en el sistema eléctrico de potencia, para alcanzar los beneficios descritos en los últimos párrafos. La red inteligente evolucionó de la arquitectura de la red heredada que se caracterizaba como una vía de un solo sentido para proveer potencia al usuario final desde plantas de generación centralizadas, hacia un sistema más distribuido y dinámico caracterizado por un flujo de potencia e información de dos sentidos (centralizado y distribuido) [Arnold, 2011]. De manera similar y más detallada, se define una red inteligente como un sistema eléctrico que utiliza información, tecnologías de la comunicación seguras y de dos vías, e inteligencia computacional de forma integral a través de la generación, transmisión, subestaciones, distribución y consumo, con el fin de tener un sistema que sea limpio, seguro, confiable, resiliente, eficiente y sustentable [Gharavi y Ghafurian, 2011].

2.2.3.2 Herramientas necesarias para implementar la red inteligente

Una vez revisados los conceptos que impulsaron a la evolución de la red tradicional hacia una red inteligente, se enfatiza la necesidad de nuevas herramientas para afrontar los retos que propone la implementación de la red inteligente. En cuanto a mediciones y control, se están utilizando mediciones sincronizadas remotamente mediante relojes satelitales que proveen una precisión en el orden de los microsegundos. Estas mediciones han estado disponibles desde los inicios de la década de 2000 en dispositivos como relevadores y otros IED's, los cuales combinaban mediciones de alta precisión de corrientes y voltajes junto con registros de tiempo [Bakken et al., 2011].

Las mediciones sincrofasoriales, como se conoce a este tipo de medición, representan tanto la magnitud como el ángulo de la forma de onda de corriente o voltaje a un tiempo particular, sincronizado a una referencia de tiempo común, tal como un reloj GPS (del inglés de "*Global Positioning System*"). Sin embargo aplicación de los datos sincronizados va más allá de las señales de voltaje y corriente. Una medición con una estampa de tiempo precisa para cualquier sistema de medición de un sistema eléctrico de potencia, como el estatus de interruptores, potencia activa, potencia reactiva, y efectos climáticos en la generación con fuentes renovables, provee beneficios en aspectos como la confiabilidad, eficiencia, y económico [Bakken et al., 2011].

Por otra parte, en el aspecto de visualización, los sistemas SCADA/EMS han modificado sus funciones para cumplir con las demandas de la red inteligente. Entre estas modificaciones se encuentra el surgimiento del mapa digital para monitoreo en

las operaciones en el área de distribución [Clark y Boardman, 2011]. Para que este centro virtual de control haya sido posible fue necesaria la concurrencia de varias tecnologías disponibles, cada una contribuyendo a un componente clave.

La integración de estas tecnologías creó una vista operacional completa para el operador con la incorporación del sistema SCADA en distribución y los datos de gestión de fallas en el suministro en el mapa operacional electrónico. Estas tecnologías incluyen [Clark y Boardman, 2011]:

- a) Datos de sistema de información geográfica (GIS, por "*Geographic Information Systems*"), muchas compañías tienen una base de datos de evaluación. Esto usualmente se implementa en la forma de un sistema de información geográfica. El sistema registra cada componente de la red de distribución con sus coordenadas espaciales y también graba una gran cantidad de datos de atributos, incluyendo las conexiones con otros equipos. El sistema presenta esta información como mapas de la red de distribución;
- b) Estaciones de trabajo de gran capacidad y bajo costo, debido al gran tamaño de las redes de distribución y la gran cantidad de componentes con los que cuentan, el procesamiento de estos datos dentro de un esquema cercano al tiempo real se vuelve muy demandante, hasta años recientes se ha podido contar con equipo de cómputo lo suficientemente poderoso para llevar a cabo el trabajo computacional necesario para poder operar el sistema eficientemente;
- c) Sistemas de visualización electrónicos, el propósito principal de un mapa digital es el de desplegar toda la información en una sola vista. Los paneles de gran dimensión y los sistemas de proyección son ahora capaces de replicar la resolución de los mapas físicos aun cuando se visualizan en el escritorio del operador;
- d) Estándares para el intercambio de datos (información en tiempo real y de modelado de datos), este ha sido un gran factor en el desarrollo del mapa electrónico, sin estos estándares, la integración del mapa electrónico en el resto del ambiente operacional requeriría interfases de gran costo y propietarias entre el sistema de información geográfico y la fuente de los datos en tiempo real (el o los sistemas SCADA). Entre los estándares más utilizados y destacados se encuentran: El CIM (siglas en ingles de *Common Information Model*), el GID (de *Generic Interface Definition*), el ICCP (de *Inter Control Center of Communications Protocol*). La utilización de estándares como el CIM y el ICCP permite la integración de mapas electrónicos dentro de los sistemas en funcionamiento de cualquier compañía de manera que esta no tenga que reemplazar o adquirir ninguna parte al sistema. En la Fig. 2.2 se muestra un mapa electrónico



Fig. 2.2 Mapa electrónico en un centro de control [obtenido de Monitor Mapboard Systems
(<http://www.mapboard.com/scadaboard.aspx>)].

desarrollado por la empresa MONITOR™ para la compañía eléctrica XcelEnergy® en Estados Unidos.

Existen numerosos trabajos relacionados a las nuevas arquitecturas de la red inteligente. Particularmente en China se propuso a principios de la década de 2010 que la arquitectura del EMS a futuro debe ser autónoma y distribuida, interactiva y coordinada [Sun et al., 2012]. También se propone un nuevo concepto y arquitectura de un EMS a futuro para redes inteligentes, esto es, una familia de EMS.

Se presentan algunos miembros nuevos de la familia EMS, por ejemplo, el EMS de subestación, EMS de plantas eólicas y EMS de vehículos eléctricos. Se presenta la interacción entre los miembros de la familia EMS para acumular grandes cantidades de energía renovable en lo posible y mejorar la seguridad de toda la red [Sun et al., 2012].

2.2.3.3 Implementación de la red inteligente en México

Finalmente, en México, se tiene planeada una migración a la red inteligente del sistema SCADA/EMS/MMS/DTS del CENACE, la cual abarcará el período de 2015-2020 en la primera etapa, y de 2020-2025 en la segunda. En la Fig. 2.3 se muestra un

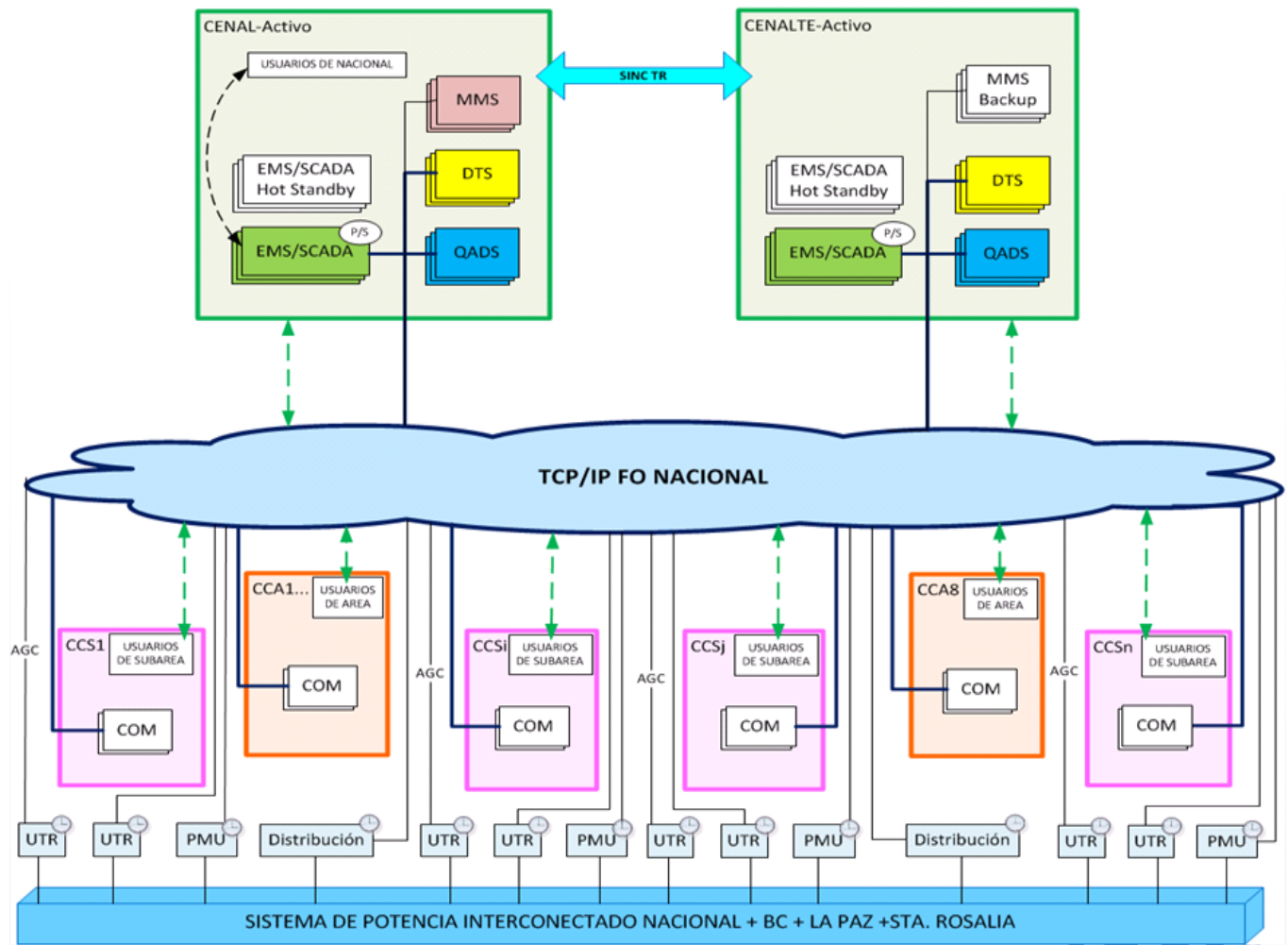


Fig. 2.3 Diagrama de bloques del resultado de la migración hacia la red inteligente del CENACE (tomado de [Romero, 2013]).

diagrama de bloques de la implementación de las mejoras planeadas en el sistema de potencia interconectado nacional.

Dentro de los beneficios esperados en la primera etapa se encuentran [Romero, 2013]:

- Reducción de 36 a 14 sistemas SCADA/EMS.
- Base de Datos Nacional Única.
 - SCADA.
 - Aplicaciones.
 - Histórico.
 - Desplegados.
- Arquitectura híbrida con nube como respaldo.
- Consistencia y oportunidad en la adquisición de información en CENAL/CENALTE.

- Reducción de tiempo de mantenimiento y actualización.
- Implementación del SAAPSE a nivel nacional.
- Establecimiento de Indicadores de Calidad de los Servicios homologados a Nivel Nacional.
- Establecimiento de estándares en el CENACE.
 - CIM.
 - DNP/IP.
 - Desplegados.
 - Métodos y Procedimientos de trabajo.
- Reforzar la red de FO operativa y de las brechas.

Para la segunda etapa se espera tener los siguientes beneficios [Romero, 2013]:

- Reducción de 14 a 2 sistemas SCADA/EMS/MMS.
- Consolidación de una arquitectura en la nube.
- Consistencia y oportunidad en la adquisición de la información.
- Reducción de tiempo de mantenimiento y actualización de los sistemas.
- Redundancia de todos los sitios.

Como se ha descrito anteriormente, los sistemas SCADA, por su implementación en diferentes sistemas existen de numerosos tipos, tamaños, y aplicaciones. Pueden monitorear solo unos pocos cientos de puntos o decenas de miles de puntos. En la Tabla 2.1 se muestran los principales fabricantes de sistemas SCADA para la industria eléctrica en transmisión, distribución y generación [Barnes et al., 2004]. Es importante mencionar que esta tabla no incluye todos los sistemas SCADA, ya que cada fabricante puede tener uno o más sistemas SCADA.

Tabla 2.1 Lista de fabricantes de sistemas SCADA y su sistema SCADA actual [Barnes et al., 2004].

Fabricante	SCADA Actual
ABB	Process Portal A/Operate IT, Ranger
Advanced Control Systems (ACS)	Prism
Alstom	ESCA
C3-Ilex	EO SCADA
Citect	CitectSCADA
Foxboro	Invensys I/A Series
GE Fanuc Automation	iFix 32
GE Network Solutions	XA21, Swift
Honeywell	Smart Distributed System
Metsoautomation (antes Neles)	MetsoDNA
Motorola	MOSCAD
Open Systems International (OSI)	Monarch
QEI, Inc	TDMS-2000
Siemens	PowerCC EC and SIMETEC PCS 7

2.3 DEFINICIÓN DEL SISTEMA SCADA

Como se define por el ANSI (por sus siglas en inglés de “*American National Standards Institute*”) un sistema supervisorio abarca “*todo el equipo de control, indicación, y de telemetría asociado en la estación maestra, y todos los dispositivos complementarios en la o las estaciones remotas.*” En [IEEE, 2007b], se define a un sistema SCADA como un sistema que opera con señales codificadas en canales de comunicación que proveen el control del equipo que compone a los RTU’s.

El sistema supervisorio puede estar combinado con un sistema de adquisición de datos, añadiendo las señales en canales de comunicación para adquirir información acerca del estado del equipo del RTU con fines de despliegue o de registro. También en [IEEE, 2007b] se define a una unidad remota, RTU, como todos los dispositivos, módulos funcionales que están eléctricamente conectados y definen las funciones supervisorias de la estación remota. El equipo incluye la interfase con el canal de comunicación pero no incluye el canal de interconexión. Durante la comunicación con la estación maestra, la RTU es el elemento subordinado dentro de la jerarquía de comunicación.

En cuanto los dispositivos electrónicos inteligentes, IED’s, [IEEE, 2007b] define que es cualquier dispositivo que incorpora uno o más procesadores con la capacidad de recibir o enviar datos desde, o hacia, una fuente externa, por ejemplo medidores electrónicos multifuncionales, relevadores digitales, controladores).

En [Clarke et al., 2004] se menciona que un sistema SCADA, de manera general, se refiere a la combinación de telemetría y adquisición de datos. Los sistemas SCADA abarcan la recolección de información vía una unidad terminal remota (RTU, por sus siglas en inglés de *Remote Terminal Unit*), llevar a cabo el análisis y control necesarios para después desplegar esta información en pantallas o monitores para el operador. Las acciones de control son entonces transmitidas de regreso al proceso.

En [Boyer, 2004] se define un sistema SCADA como aquel que permite a un operador desde una locación central hacia un proceso ampliamente distribuido, como plantas de petróleo o gas, sistemas de ductos, sistemas de irrigación o un complejo de generación hidroeléctrico, realizar cambios en los puntos de operación en controladores de procesos distantes, abrir o cerrar válvulas o interruptores, monitorear alarmas, y recolectar información de las mediciones.

De acuerdo con [Rodríguez P., 2007] se define al sistema SCADA como cualquier software que permite el acceso a datos remotos de un proceso y permita, mediante herramientas de comunicación que se ajusten a las necesidades de cada caso, el control del proceso. Se trata de una utilidad de software de monitorización o supervisión, que realiza la tarea de interfase entre los niveles de control y de gestión. El propósito de un sistema supervisorio es el de proveer al usuario la capacidad de ejercer control sobre un dispositivo determinado y tener confirmación de su

desempeño de acuerdo con la selección seleccionada [Ackerman y Block, 1992]. El nombre comúnmente utilizado es sistema de control supervisorio y adquisición de datos (SCADA).

La mayoría de los sistemas de control industriales necesitan recolectar datos en una unidad central o en sitios distribuidos, de un amplio rango de equipo y dispositivos en el campo, para luego procesarlos y tomar decisiones con respecto a cualquier acción requerida. Los sistemas de control en los sistemas eléctricos trabajan, básicamente de la misma manera, pero imponen requerimientos que son particularmente estrictos en cuanto la adquisición remota de datos y sus procesos relacionados por las siguientes razones [Virmani y Savulescu, 2009]:

- Los sistemas eléctricos de potencia pueden abarcar grandes áreas geográficas, así como la mayoría de las compañías eléctricas tienen interconexiones con sistemas contiguos, los cuales son generalmente, poseídos y operados por diferentes entidades.
- Por lo tanto, los sistemas eléctricos de potencia interconectados de gran tamaño, cuentan con decenas de miles de nodos y ramas, y miles de unidades de generación.
- Generalmente, los sistemas de potencia deben operar de manera síncrona y esto requiere que todos los sistemas interconectados deben operar conjuntamente para mantener la confiabilidad de todo el sistema.
- Cualquier disturbio en una parte del sistema de la red de gran tamaño puede afectar el resto del sistema, lo anterior debido a las interconexiones que existen entre ellos.
- Los disturbios del sistema de potencia pueden propagarse muy rápidamente, en un rango de milisegundos a segundos, esto requiere de sistemas de control de alto desempeño, algunos de los cuales son locales, por ejemplo los relés de protección que operan en milisegundos, y algunos sistemas de control en sitios centralizados como son los sistemas SCADA/EMS, los cuales operan en un marco de tiempo que va de los segundos (monitoreo y control) a varios días (planificación).
- Las operaciones del sistema de potencia generalmente implican requerimientos de control que pueden ser alcanzados solamente mediante la implementación de jerarquías complejas de sistemas de control regionales y centrales/nacionales.
- Las operaciones del sistema de potencia en el contexto de grandes mercados eléctricos regionales o subcontinentales normalmente requieren el intercambio de información y la coordinación de acciones de control entre varias entidades (compañías eléctricas), tales como operadores independientes, coordinadores de

seguridad, y operadores del sistema de transmisión, llevando así, a un alto grado de coordinación y sistemas de control.

Los sistemas de adquisición de datos que son implementados en la industria eléctrica deben, por lo tanto, ser capaces de soportar estas necesidades. Además, para asegurar que las acciones de control que se toman sean correctas y seguras, ciertas acciones de control llevadas a cabo de manera centralizada requieren una confirmación positiva, esto es, deben ser supervisadas [Virmani y Savulescu, 2009]. A esta función se le llama control supervisorio y, por lo tanto, a todo el sistema se le llama control supervisorio y adquisición de datos o SCADA (*Supervisory Control and Data Acquisition*).

En [IEEE, 2007b] se define a la unidad terminal remota (RTU) como el equipo de la estación remota de un sistema supervisorio. A pesar de que el RTU es el esclavo de la estación maestra, en la actualidad están equipados con capacidades internas de cómputo y/o de optimización. En la Fig. 2.4 se muestra un diagrama funcional de los RTU o IED. En la actualidad no existe diferencia entre un RTU y un IED en el campo debido a que los sistemas digitales han permitido la implementación de lógica dentro de estos dispositivos, desde aplicaciones de monitoreo y control hasta capacidades de comunicación.

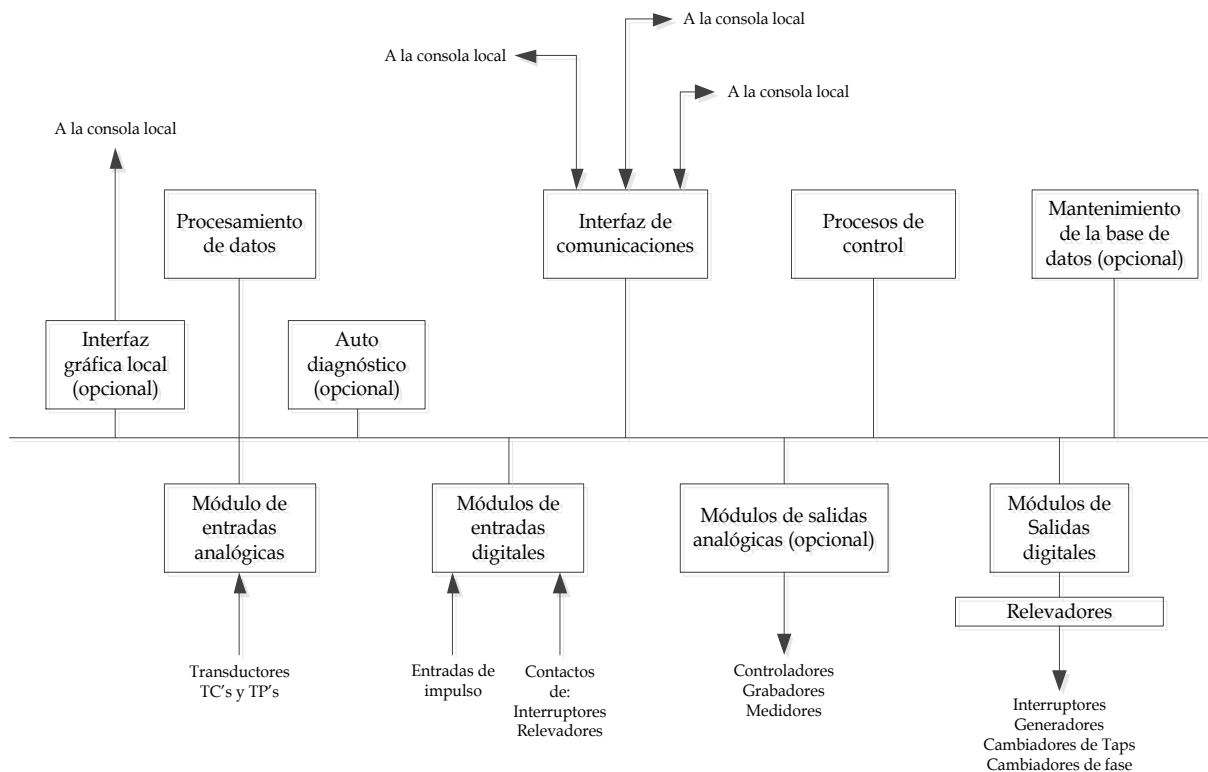


Fig. 2.4. Diagrama funcional de bloques de una unidad terminal remota (RTU) (modificado de[Smith y Block, 1993]).

Como se mencionó en el desarrollo histórico de los sistemas SCADA, es importante diseñar e implementar un sistema que sea capaz de integrar gradualmente nuevas funciones, las cuales surgen de la necesidad de modernizar y economizar la operación del sistema de potencia junto con el nacimiento, desarrollo e implementación de nuevas tecnologías de la información. Sin embargo, existen muchos sistemas SCADA que se han heredado de pasadas generaciones en cuanto a sus funciones y equipo empleado como se menciona en [Ackerman et al., 2003].

Los sistemas SCADA se pueden ver desde el punto de vista de las funciones claves específicas que proveen, como las siguientes [IEEE, 2007b]:

- a) Mediciones.
- b) Monitoreo de estado.
- c) Control.
- d) Servicios secundarios.
- e) Sincronización de tiempo.
- f) Funciones lógicas programadas.

El diseño del sistema necesitar incluir una definición de las funciones requeridas. Una vez que las funciones son establecidas, se debe de realizar una evaluación para definir el desempeño requerido.

2.3.1 Normas para los sistemas SCADA

No existe una norma en particular que cubra todas las aplicaciones de los sistemas SCADA. Existen muchas normas adicionales que discuten en específico componentes de hardware o software, como son hardware de comunicación, protocolos, especificaciones de bases de datos, e interfaces de usuario. En la Tabla 2.2 se muestra un resumen de algunos estándares para sistemas SCADA [Barnes et al., 2004].

Tabla 2.2 Normas para sistemas SCADA ANSI/IEEE

Norma	Título	Descripción
ANSI C37.1	Definición estándar, especificación, y análisis de sistemas utilizados para el control supervisorio, adquisición de datos, y control automático del IEEE	Contiene definiciones y características útiles de los sistemas SCADA
IEEE 802.3	Estándar para las tecnologías de comunicación e información, y el intercambio de información entre redes de sistemas locales y metropolitanos	Requerimientos estándares para Ethernet par trenzado (10Base-T)
IEEE 999	Práctica recomendada para sistemas de control supervisorio y adquisición de datos (SCADA)	Prácticas recomendadas de protocolos de comunicación de las estaciones remotas hacia el equipo remoto
IEEE 1379	Prácticas recomendadas para comunicaciones de datos entre unidades terminal remota y dispositivos inteligentes en una subestación	Provee recomendaciones de implementación para los protocolos de subestaciones DNP 3.0 y IEC 60870-5-101
IEEE 1402	Guía para la seguridad física y electrónica en subestaciones de potencia	Provee recomendaciones y datos estadísticos para la seguridad física y electrónica en subestaciones

2.4 ESTRUCTURA DE UN SISTEMA SCADA

2.4.1 Introducción

El sistema SCADA más sencillo en términos de las estaciones maestras y remotas, es un sistema de un solo maestro y una sola estación remota, usualmente conocido como sistema uno a uno [Ackerman y Block, 1992]. A este tipo de sistema uno a uno se le considera como un caso especial de un sistema SCADA pequeño.

Subiendo en cuanto a tamaño, existe el sistema de un solo maestro y múltiples estaciones remotas. En muchas aplicaciones, esta configuración se considera como un sistema pequeño en el cual un número limitado de unidades terminal remota (RTU) pueden ser controladas. Además, las funciones que pueden realizar son un poco limitadas [Ackerman y Block, 1992].

Mientras el tamaño del sistema va creciendo, el cambio mayor se encuentra usualmente en el número de RTU's, el número de programas o funciones especiales del sistema, y la sofisticación y personalización de la interfaz entre el usuario y el sistema. Esta interfaz fue llamada en principio interfaz hombre-máquina (en inglés *Man-Machine Interface, MMI*), ahora es llamada interfaz de usuario (en inglés *User Interface, UI*).

En un punto determinado, el sistema se vuelve un sistema de grandes dimensiones. Estos sistemas pueden incluir múltiples estaciones maestras o submaestras, y los RTU pueden llegar a cientos. Estos sistemas involucran un amplio trabajo de ingeniería y de personalización. Pueden incluir software de gran tamaño y de propósito especial implicando grandes costos, y el tiempo desde que se acuerda la construcción hasta la operación en línea del sistema puede tardar tres años o más [Ackerman y Block, 1992].

En los sistemas eléctricos de potencia el objetivo principal de los sistemas SCADA es proveer al operador del sistema con suficiente información y capacidades de control para operar el sistema de potencia de forma segura, confiable y económica. Ocasionalmente puede haber otras razones para instalar un sistema SCADA. En la Fig. 2.5 se muestra un esquema de un sistema SCADA tradicional.

La arquitectura de los grandes sistemas SCADA está migrando hacia el procesamiento distribuido. Los sistemas de gestión de energía, EMS (por las siglas en inglés de *Energy Management Systems*) tienden a abarcar grandes áreas geográficas por lo que requieren muchas interfases de red. Las aplicaciones típicas de un EMS incluyen el control de generación automática, pronóstico de carga, facturación de energía, manejo de fallas, secuencia de eventos, entre otras [Barnes et al., 2004].

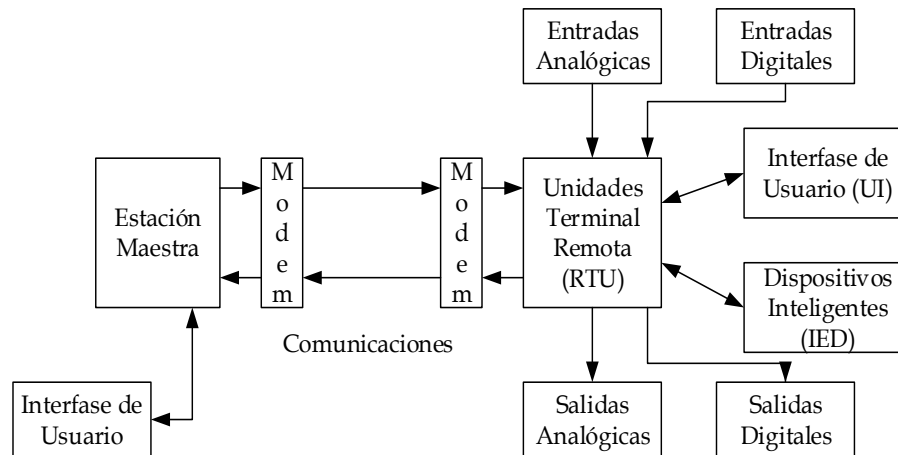


Fig. 2.5 Sistema SCADA tradicional [modificado de [Ackerman y Block, 1992]].

En general los EMS incorporan todas las características de los sistemas SCADA en términos de recolectar datos y llevar a cabo acciones de control. Típicamente incluyen una cantidad considerable de cómputo y probablemente una gran cantidad de almacenamiento de datos en línea. La interfaz de usuario puede ser muy compleja, incluyendo el uso de gráficas a color, mapas electrónicos dinámicos, y muchas gráficas de tendencia. Ya que se considera al EMS como el elemento principal para el centro de control de la compañía eléctrica, este incluye grandes capacidad de almacenamiento de registros grabados e intercambio de datos [Ackerman y Block, 1992].

La arquitectura de redes eléctricas más pequeñas tiende a ser más simplificada y contiene menos terminales de conexiones de red, tales como servidores, interfases de operadores, RTU's, y IED's. La red SCADA se forma cuando los clientes, servidores y RTU's se comunican utilizando algún tipo de protocolo y conexión de red.

En cuanto a los intervalos de tiempo en la operación y control del sistema de potencia es importante notar que, independientemente de la aplicación, el tiempo disponible para reaccionar ante una anomalía está delimitado por las características del fenómeno monitoreado [Demeter y Faried, 2012].

El tiempo total para adquirir la información, determinar el estado del sistema y ejecutar acciones de control correctivas y/o funciones de protección puede caer en intervalos de tiempo muy amplios [Amin, 2000]. Mientras que las funciones de protección enfocadas a eventos de falla aislados requieren que se aisle e interrumpa completamente la corriente de falla en intervalos de tiempo medidos en ciclos de la componente fundamental de los valores eléctricos medidos, otras funciones como la optimización del perfil de voltaje o el despacho de generación óptimo pueden tomar minutos o más. Los valores de tiempo típicos que limitan los diferentes eventos en los sistemas eléctricos de potencia se señalan en la Tabla 2.3, mientras que los tiempos típicos de las funciones de control y protección se presentan en la Fig. 2.6.

Tabla 2.3 Intervalos de tiempo del proceso para eventos en el sistema de potencia [Demeter y Faried, 2012].

Evento/Acción	Intervalo de tiempo
Sobrevoltaje por maniobra de interruptores	Milisegundos
Protección contra fallas	100 Milisegundos
Mejora de estabilidad	Segundos
Despacho económico de carga	10 segundos a horas
Coordinación de mantenimiento	Meses

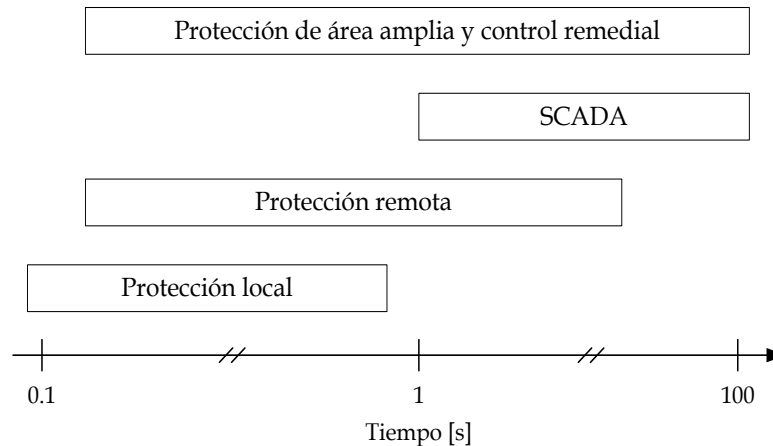


Fig. 2.6 Intervalos de tiempo típicos de funciones de protección y control [modificada de [Demeter y Faried, 2012]].

2.4.2 Sistema de adquisición de datos y monitoreo de los generadores síncronos del simulador experimental de sistemas eléctricos de potencia

2.4.2.1 Introducción: simuladores de sistemas de potencia para la docencia y la investigación¹

El estudio del comportamiento dinámico de los sistemas eléctricos de potencia y sus diferentes componentes se ha realizado tradicionalmente utilizando simuladores, ya que otros métodos más directos de estudio, como realizar pruebas en el sistema real (lo que implica aplicar intencionalmente un disturbio en el sistema), tienen siempre el riesgo de ocasionar problemas de interrupción del servicio eléctrico (apagones) con sus respectivas consecuencias técnicas, económicas y sociales.

Al permitir conocer el comportamiento del sistema eléctrico de potencia ante diferentes disturbios de forma segura, los simuladores han sido la herramienta principal de los ingenieros en la toma de decisiones en los diferentes contextos de la

¹ Esta sección fue adaptada, con permiso, de [Ruiz et al., 2007] Los simuladores experimentales en el estudio de la operación de los sistemas de potencia en estado estacionario y dinámico: Desarrollo, estado actual y plan de trabajo a futuro del grupo de investigación de fenómenos dinámicos. 2007.

planeación y operación de los sistemas de potencia casi desde su origen. El desarrollo de los simuladores ha evolucionado en forma paralela a las necesidades impuestas por la complejidad creciente de los sistemas de potencia y a los logros obtenidos en otros campos de la ciencia y la tecnología como las matemáticas, los sistemas digitales y la instrumentación.

En los inicios de los sistemas de potencia, el problema dinámico principal era mantener la estabilidad transitoria. La mayoría de los sistemas podían ser descritos de manera adecuada por un sistema equivalente tipo máquina-bus infinito o un sistema de dos máquinas. En ese tiempo se aplicaban métodos gráficos como el criterio de áreas iguales o se integraban manualmente las ecuaciones de oscilación. En la década de 1930 los sistemas de potencia crecieron, y aunque la integración de las ecuaciones de oscilación se realizaba todavía manualmente, se inventaron simuladores analógicos de corriente alterna conocidos como “analizadores de red”, capaces de determinar el comportamiento en estado estacionario de sistemas de potencia de hasta 42 máquinas síncronas [Kimbark, 1970], [ABB, 2003]. Los analizadores de red eran básicamente modelos de los sistemas de potencia en los que se obtenían las potencias de generación de las máquinas síncronas, cuando se ajustaban manualmente los voltajes de nodo.

A finales de la década de 1930 se comenzaron a desarrollar, en la Unión de Repúblicas Socialistas Soviéticas, simuladores físicos a escala de los sistemas eléctricos de potencia basados en la teoría de la similaridad (una red de 45 máquinas síncronas) [Vénikov, 1969]. El diseño y construcción de los simuladores y las micromáquinas continuó en otros países como Francia en 1950 (una red de 12 máquinas síncronas en *Electricité de France*), el reino Unido en 1970 (en el *Imperial College* de Inglaterra y la Universidad de Glasgow) y Canadá en 1976 (*University of British Columbia*) [EdF, 1960], [Adkins y Widger, 1971b], [Adkins y Widger, 1971a], [Hammons y Parsons, 1971], [Hammons y Parsons, 1974], [Yu et al., 1976]. Estos simuladores se utilizaron en la industria para desarrollar sistemas de control y para analizar el comportamiento dinámico de sistemas multimáquinas. En las universidades se utilizaron como apoyo para el desarrollo de proyectos de investigación y docencia relacionados principalmente con el estudio de fenómenos transitorios electromecánicos.

En el inicio de la década de 1950 se crearon computadoras analógicas de estado sólido que eran utilizadas para analizar problemas especiales de las máquinas síncronas que requerían el modelado detallado de los sistemas de control de excitación y del gobernador de velocidad. Esas simulaciones eran adecuadas para estudiar el comportamiento dinámico de las máquinas eléctricas y sus controles en sistemas tipo máquina bus infinito o sistemas pequeños con un número reducido de máquinas [Kundur, 1994].

En esa década también se desarrollaron las computadoras digitales, y el primer programa de estabilidad de sistemas de potencia fue creado alrededor de 1957 [Kimbark, 1970]. Los modelos utilizados en esos programas iniciales eran muy simplificados, similares a los empleados en los analizadores de red. Sin embargo, la habilidad de los programas de computadora digital para mejorar la representación de los elementos de la red de transmisión y los componentes dinámicos de los sistemas de potencia, y su capacidad para simular grandes sistemas de potencia fueron reconocidos casi de inmediato. Estos simuladores de computadora digital solucionarían finalmente el problema de analizar los problemas de estabilidad de los grandes sistemas resultantes de la interconexión de las compañías eléctricas que comenzó en la década de 1960 [Concordia, 1985].

A mediados de la década de 1960 se diseñaron máquinas especiales que eran utilizadas en las universidades para enseñar los principios fundamentales de conversión de la energía. Estas máquinas tenían una construcción especial basada en la teoría generalizada de máquinas, por lo que eran conocidas como máquinas generalizadas [Ellison, 1964], [Ellison, 1967]. La Fig. 2.7 muestra una clasificación de los simuladores utilizados en el análisis de problemas de estabilidad, que da un mejor panorama general.

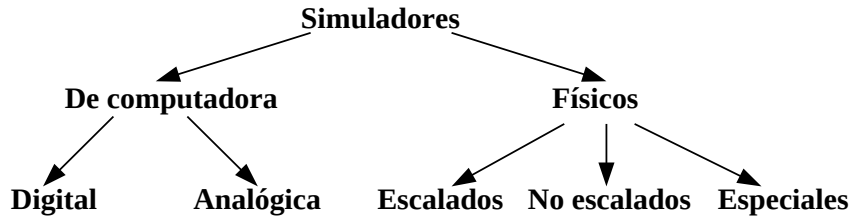


Fig. 2.7: Clasificación de los simuladores de sistemas de potencia utilizados en el análisis de problemas de estabilidad (Adaptada de [Ruiz et al., 2007]).

Es importante notar que aunque la mayor parte de los simuladores utilizados actualmente son de computadora digital, y muchos de los laboratorios con simuladores físicos de sistemas de potencia mencionados anteriormente, como el del Imperial College, la micro red de EDF y otros, fueron desmantelados en la década del año 1990, debido a su alto costo de mantenimiento.

Aunque los simuladores de computadora digital son esenciales para el análisis del comportamiento dinámico, siguen siendo solamente una simulación del elemento físico real. En la docencia, los simuladores de computadora no proveen la experiencia visual, auditiva y táctil que tiene un modelo físico [Swift, 1993], mientras que en la investigación, el modelo físico a menudo exhibe comportamientos inesperados (pero reales) que un modelo de computadora no puede presentar debido a las simplificaciones en el modelado necesarias para que las simulaciones de computadora sean prácticas.

Los simuladores físicos son complementarios a los digitales, y representan una gran herramienta tanto en la docencia como en la investigación de los fenómenos dinámicos de sistemas de potencia interconectados, máquinas eléctricas y sus controles.

Con el surgimiento de conceptos novedosos como el de las redes inteligentes y las micro redes, se comprobó la gran utilidad de los simuladores experimentales para probar nuevos conceptos de monitoreo y control, y se desarrollaron numerosos laboratorios experimentales, e inclusive programas piloto en los que las redes de distribución reales de zonas con diferentes tipos de carga (residencial, comercial, industrial) se emplean como laboratorios para probar conceptos nuevos como el de medidores con capacidades adicionales de comunicación bidireccional [Hatziaargyriou et al., 2007].

De esta manera, actualmente el desarrollo y utilización de simuladores experimentales de laboratorio ha encontrado un nuevo auge, y se justifica plenamente el desarrollo del Simulador Experimental de Sistemas de Potencia de SEPI-ESIME-Zacatenco. En este trabajo se desarrollará el sistema de adquisición de datos y monitoreo de los generadores síncronos del simulador. Las características principales requeridas por el sistema de monitoreo se describen a continuación.

2.4.2.2 Requisitos de desempeño que debe cumplir el sistema de adquisición de datos y monitoreo de los generadores

El simulador experimental de sistemas eléctricos de potencia se emplea principalmente en estudios de estado estacionario y de estabilidad de sistemas eléctricos de potencia. Algunas de las aplicaciones para las que se ha utilizado son [Ruiz et al., 2011]:

- Determinación de parámetros dinámicos y en estado estacionario de máquinas eléctricas.
- Enseñanza práctica de la teoría generalizada de las máquinas eléctricas.
- Diseño de pruebas para la determinación de parámetros de cargas eléctricas a partir de mediciones.
- Sintonización, instalación y pruebas del control de excitación de los generadores síncronos.
- Sintonización, instalación y pruebas del control de frecuencia de los generadores síncronos.
- Puesta en marcha de un sistema de control supervisorio y adquisición de datos comercial (SCADA).

- Implementación de las protecciones de un generador síncrono de laboratorio.
- Técnicas para el monitoreo de la condición de máquinas eléctricas y transformadores.
- Validación de simuladores digitales de sistemas eléctricos interconectados y máquinas eléctricas para estudios de estabilidad.

A partir de los temas anteriores, se puede establecer que el sistema de adquisición de datos, para los estudios de estabilidad, pruebas de determinación de parámetros y pruebas de monitoreo de la condición de máquinas eléctricas, debe ser capaz de:

- Medir en tiempo real todas las variables de interés y soportar las magnitudes extremas que presenten las variables en las simulaciones experimentales.
- Tener una tasa de muestreo adecuada para capturar el fenómeno dinámico de interés.
- Registrar, para la tasa de muestreo adecuada al caso específico, todas las señales por un periodo de tiempo que permita observar de manera adecuada el fenómeno dinámico o prueba de interés.

Las magnitudes extremas de las variables normalmente se encuentran en las simulaciones de sistemas de potencia en las que se aplica un cortocircuito al sistema. A partir de trabajos de tesis anteriores y reportes, en los que se realizaron las pruebas de determinación de parámetros de las máquinas síncronas por medio de la prueba de cortocircuito en vacío, se puede tener una idea de las magnitudes máximas de corriente que pueden producir los generadores. Las pruebas realizadas a la micromáquina síncrona de polos salientes del área de la micro red y a la máquina educacional de 5 kVA se presentan en la Fig. 2.8.

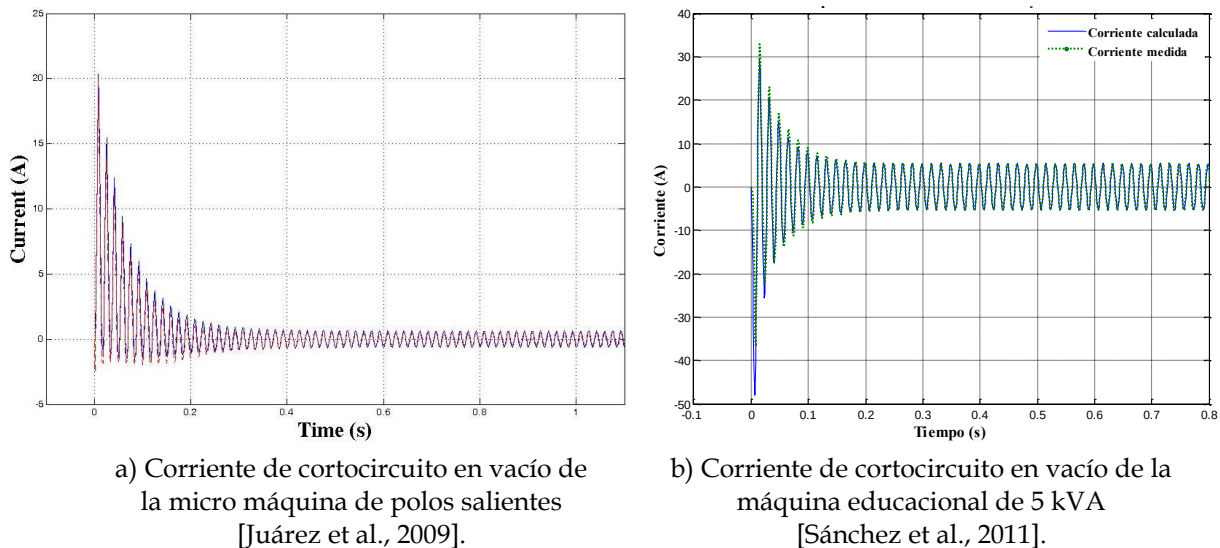


Fig. 2.8 Corrientes de cortocircuito máximas de las máquinas de polos salientes en vacío.

Como se puede apreciar en Fig. 2.8 b), la corriente máxima de cortocircuito de la máquina educacional de polos salientes es aproximadamente de 80 A pico a pico. Las corrientes de cortocircuito de las micro máquinas fueron menores, de 50 A, aproximadamente. De esta manera, se puede establecer que un valor apropiado de corriente máxima que debe ser capaz de medir el sistema de adquisición de datos es **100 A**.

Los fenómenos de estabilidad en general tienen intervalos de frecuencia desde 1 Hz (para oscilaciones de frecuencia inter-área o como la frecuencia de las corrientes inducidas en los rotores de jaula de ardilla de los motores de inducción) hasta alrededor de 60 Hz. Los valores extremos de frecuencias en general se presentan en pruebas de determinación de parámetros de las máquinas por respuesta a la frecuencia con el rotor en reposo (desde 1 mHz hasta 1 kHz), en los requisitos de análisis del contenido armónico de las señales del sistema (por norma [IEC, 2009], el sistema debe ser capaz de observar hasta la 51 armónica, lo que implica que debe tener un muestreo adecuado para detectar una señal de $51 \times 60 \text{ Hz} = 3.06 \text{ kHz}$).

De esta manera, el intervalo de frecuencias que el sistema de adquisición de datos y monitoreo debe ser capaz de medir es de **1 mHz a 3.06 kHz**.

El período de tiempo de interés en el que se desarrollan los problemas de inestabilidad se muestra en la Fig. 2.9, con respecto a las bandas de frecuencia de los diferentes fenómenos dinámicos presentes en los SEP's.

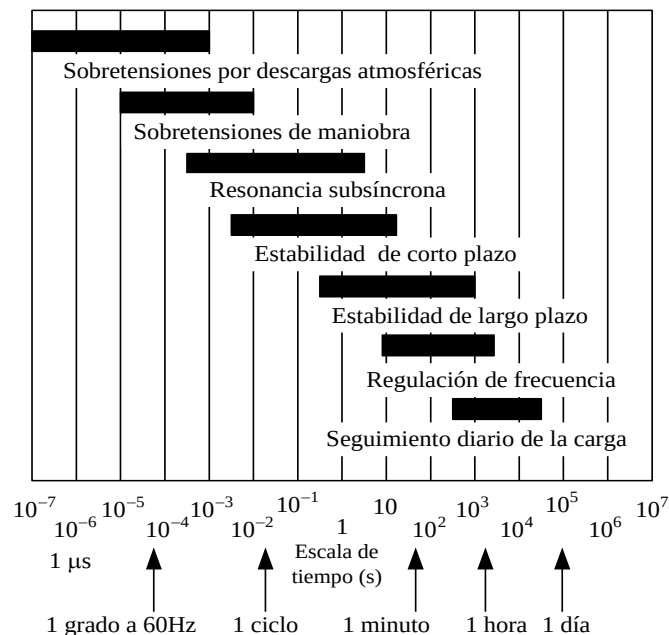


Fig. 2.9 Ubicación de los problemas de estabilidad en las bandas de frecuencia de los diferentes fenómenos dinámicos de los sistemas eléctricos de potencia (Adaptado de [Anderson et al., 1990]).

Los fenómenos rápidos (*estabilidad de corto plazo*) requieren analizar períodos de tiempo desde algunos milisegundos hasta 15 ó 20 segundos, mientras que los fenómenos más lentos (*estabilidad de largo plazo*) pueden requerir que el período de análisis se amplíe hasta 15 minutos o más.

Es importante observar que los diferentes tipos de inestabilidades se desarrollan en períodos de tiempo específico. Por ejemplo, en la Fig. 2.9 se muestra que las inestabilidades angulares se desarrollan siempre en el corto plazo (en períodos de tiempo de hasta 20 segundos), mientras que los problemas de estabilidad de frecuencia y de voltaje pueden desarrollarse tanto en el corto como en el largo plazo, independientemente del tamaño del disturbio.

Para ser capaz de capturar un fenómeno de estabilidad en el largo plazo, el sistema de adquisición de datos y monitoreo debe poder registrar en memoria todas las variables para un período de 15 minutos.

Finalmente, en la Tabla 2.4, se presentan los valores extremos de las variables que el sistema de adquisición de datos y monitoreo de los generadores síncronos del simulador experimental de sistemas eléctricos de potencia debe cumplir.

Es necesario que este sistema de monitoreo capture todas las variables dinámicas de interés (eléctricas y mecánicas) de los generadores, requeridas en la realización de simulaciones de casos de estabilidad y para las diferentes pruebas mencionadas anteriormente.

Tabla 2.4 Especificaciones del sistema de adquisición de datos y monitoreo de los generadores del simulador experimental de sistemas de potencia.

Magnitud de corriente máxima	Frecuencia mínima	Frecuencia máxima	Tiempo de registro
100 A	1 mHz	3.06 kHz	15 minutos

CAPÍTULO 3:

DISEÑO E IMPLEMENTACIÓN DEL SISTEMA DE ADQUISICIÓN DE DATOS Y MONITOREO LOCAL Y GLOBAL

3.1 INTRODUCCIÓN

Los generadores síncronos son una parte fundamental del sistema eléctrico de potencia ya que proveen potencia activa y reactiva y mantienen el sincronismo en el sistema. Por lo tanto requieren de atención en cuanto a su funcionamiento dentro de sus límites de operación. Es necesario contar con un sistema que monitoree su funcionamiento y proteja al mismo. La protección como se define en [IEEE, 2014], es el proceso de observar un sistema y tomar acciones automáticamente para disminuir los efectos de una condición de operación que se ha desviado de los criterios de operación previamente establecidos, por ejemplo alarmas o disparos de interruptores. El monitoreo en línea se define en [IEEE, 2014] como la aplicación de instrumentos permanentemente instalados o portables conectados a sensores permanentemente instalados mientras el generador esté en operación.

El monitoreo de maquinaria eléctrica en general, ha incrementado su importancia ya que más procesos se han automatizado y la necesidad de la intervención de personal para supervisar su operación ha disminuido. Debido a la importancia de los generadores, y a la reducción de sus márgenes de operación, hay una necesidad creciente de monitorear su comportamiento y desempeño en línea [Vrazic et al., 2012].

Por otra parte, el aspecto económico de la industria, resultado de la privatización y desregulación del mercado en muchos países, ha tenido como consecuencia que se ponga gran atención en la operación confiable de los generadores y plantas a través de todo su ciclo de vida, independientemente del costo inicial [Peter et al., 2008]. Asimismo, la disponibilidad de software y electrónica avanzada en instrumentos ha simplificado y ampliado el desarrollo para instrumentar y analizar maquinaria. Como consecuencia, las interfases se han mejorado para mostrar una gran cantidad de datos de forma simple y funcional para el usuario u operador final [Kezunovic et al., 1996].

3.2 DESCRIPCIÓN GENERAL DEL SISTEMA DE ADQUISICIÓN DE DATOS Y MONITOREO LOCAL

El objetivo principal del sistema que se diseñó para adquisición de datos y monitoreo remoto, es el de medir las variables eléctricas y mecánicas de interés en una máquina síncrona de laboratorio de manera continua, y en tiempo real, para realizar un análisis que describa de manera detallada su comportamiento.

Como objetivo secundario, se diseña un sistema de medición que puede ser fácilmente expandible para medir otras variables, así como para ampliar, modificar o crear nuevas funciones propias de un sistema de adquisición de datos y control supervisorio (SCADA, por sus siglas en inglés). Otro objetivo secundario es el de habilitar este sistema para funcionar en un ambiente distribuido y conectado a una red, local o a Internet, según sea la necesidad. De esta manera se implementan las bases para un sistema más complejo basado en Internet, con los beneficios que conlleva tener un laboratorio basado en web [Ko et al., 2004].

A grandes rasgos el sistema de medición a nivel de hardware consta de transductores propios para la medición de variables eléctricas y mecánicas; dentro de éstos se encuentran transformadores de potencial y transformadores de corriente en el caso de variables eléctricas, y un sensor de proximidad para velocidad del rotor, en el caso de las mecánicas. Por otra parte se cuenta con un FPGA (arreglo de compuertas programables, del inglés *"Field Programmable Gate Array"*) para la adquisición de señales desde los convertidores analógicos-digitales, y un sistema de procesamiento en tiempo real que se encarga de realizar cálculos con las variables adquiridas.

En la Fig. 3.1 se puede observar el diagrama de bloques de las funciones de cálculo y visualización que se definen como funciones primarias, así como las funciones secundarias que pueden ser utilizadas en conjunto con cualquiera de las funciones primarias.

Debido a la construcción modular del programa es posible añadir funciones

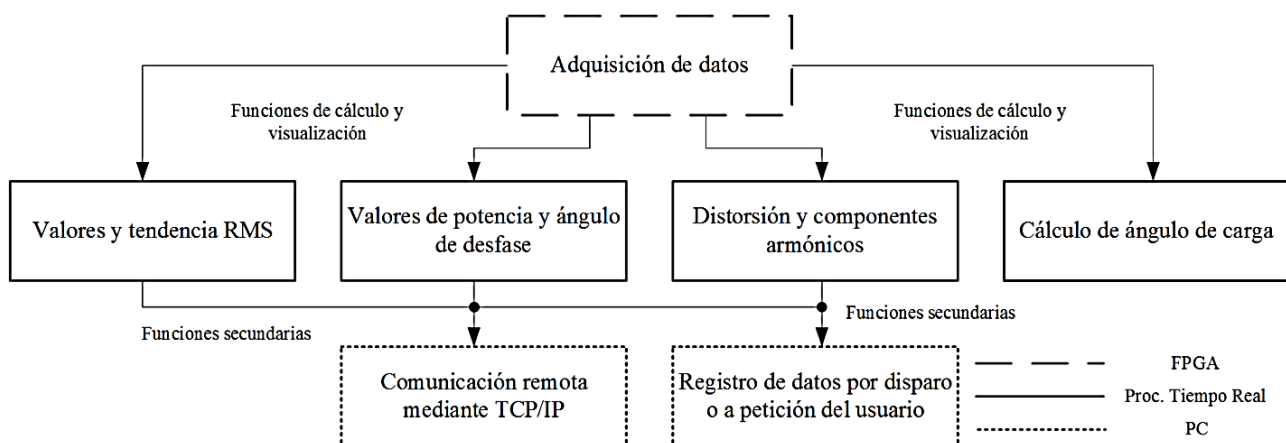


Fig. 3.1 Diagrama de bloques de las funciones del programa principal.

adicionales para otras tareas, como por ejemplo el desarrollo de una subrutina que compare los fasores de voltaje en dos sistemas para sincronizarlos.

A nivel de software, el sistema se encarga de adquirir un arreglo de dimensión n donde se concatenan las variables físicas medidas. El período de muestreo, así como la dimensión del arreglo, son ajustables. Una vez adquiridas las muestras, se implementan algoritmos para analizar el comportamiento del sistema de manera detallada. En esta instancia se muestran estos resultados mediante una interfaz de usuario en una computadora personal; sin embargo es importante mencionar que el sistema puede operar sin la necesidad de una computadora personal, es decir, de manera independiente.

El sistema puede ser monitoreado desde una ubicación remota, sin necesidad de contar con una licencia del entorno de desarrollo LabVIEW®, mediante un servicio web. El dispositivo funciona como un servidor web, el cual se encarga de publicar las variables calculadas o adquiridas dependiendo de la necesidad del usuario final. Por otra parte, se cuenta con funcionalidad de comunicación, aparte de la mencionada, mediante el protocolo TCP/IP para poder comunicarse con otros programas o sistemas de análisis de datos dedicados, como se mostrará más adelante. Finalmente, si se da el caso donde no exista una red disponible, o no se desee publicar los datos en Internet, el sistema cuenta con memoria no volátil de 256 Mb [NI, 2014e], por lo que se implementó una función que se encarga de registrar las variables medidas. Posteriormente, se puede acceder a estos archivos para despliegue y/o análisis fuera de línea; esta función se explica en la § 3.4.2.1 Creación de archivo para el análisis fuera de línea.

3.3 EQUIPO UTILIZADO

El sistema de adquisición de datos y monitoreo se diseñó especialmente para las máquinas síncronas del Simulador Experimental de Sistemas de Potencia, que está siendo construido por el Grupo de Investigación de Fenómenos Dinámicos en Redes Interconectadas y Máquinas Eléctricas de SEPI-ESIME-Zacatenco del IPN [Ruiz et al., 2007]. En especial se diseñaron los sistemas de adquisición de datos para dos micromáquinas (de polos salientes y de polos lisos) del área de la micro red, y una máquina educacional de 5 kVA

La micro red es un simulador comercial que se diseñó por el grupo ALSHTOM de París, Francia, especialmente para reproducir a escala el comportamiento dinámico de sistemas de potencia reales. Fue adquirida por la ESIME en 1971, mediante un convenio con la UNESCO [Sánchez, 2011]. El área de las micromáquinas fue asignada al Grupo de Fenómenos Dinámicos de la SEPI-ESIME en 2003 [Ruiz et al., 2007]. El área de la máquina educacional de 5 kVA fue desarrollada a partir de una máquina donada al grupo de investigación. Todas las máquinas antes mencionadas cuentan con controles de excitación y velocidad.

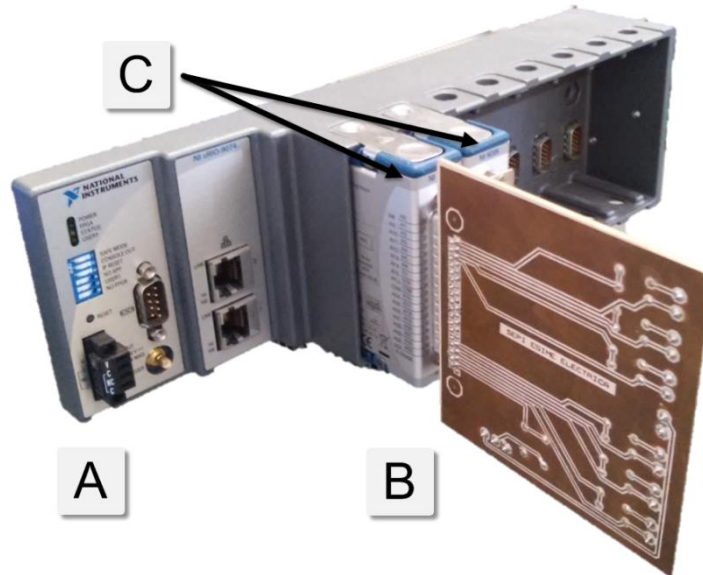


Fig. 3.2 Componentes del sistema de adquisición de datos;
A. Chasis cRIO; B. Tablilla de conexiones; C. Módulos de
adquisición de datos.

Para diseñar e implementar el sistema de adquisición de datos y monitoreo remoto se utilizó un chasis CompactRIO 9074 de National Instruments, mostrado en la Fig. 3.2-A. Este sistema contiene un controlador en tiempo real de 40 MHz, así como un FPGA de 2 millones de compuertas [NI, 2014a].

El sistema cRIO-9074 tiene 8 ranuras para módulos de la serie C de National Instruments; en este trabajo se utilizaron dos módulos NI 9205 de la serie C, como se muestra en la Fig. 3.2-C. El dispositivo NI 9205 es un módulo de entrada analógica de 32 canales en modo de una sola terminal, ó 16 canales en modo diferencial. Los rangos de entrada para el módulo son de ± 200 mV, ± 1 V, ± 5 V y ± 10 V. La resolución de convertidor analógico-digital es de 16 bits, y su rango de muestreo acumulado es de 250 mil muestras por segundo (250 kS/s) [NI, 2008]. El sistema implementado es de uso industrial, debido a la construcción robusta del chasis, y permite desarrollar aplicaciones con alto rendimiento, control de tiempo y uso de recursos del FPGA [NI, 2014a].

Por otra parte, la programación en todos los niveles del sistema se realiza mediante el lenguaje LabVIEW® lo que permite un rápido desarrollo de código, y programación modular para mejoras en las funciones, así como nuevas aplicaciones orientadas al monitoreo y control en tiempo real.

Para la adquisición de las señales de corriente, voltaje y posición del rotor, se utilizaron transformadores de corriente, transformadores de potencial y un sensor de

proximidad inductivo respectivamente. Los transformadores de potencial tienen una relación de transformación de 127/12 V (Fig. 3.3-A) y los transformadores de corriente (modelo TC-50 A de Amecon) tienen capacidad de hasta 50 A y proporción de volt por ampere de 0.100 V/A (Fig. 3.3-B). Es necesaria una etapa de acoplamiento de las señales obtenidas, por lo que se diseñó una tablilla de conexiones para atenuar la magnitud de las señales físicas de los transductores. En esta tablilla (Fig. 3.2-B) se incluyen las terminales necesarias para la conexión de los transductores; la tablilla se encuentra conectada directamente al chasis del sistema embebido (Fig. 3.2-A).

Es necesario acoplar las señales del generador para ajustar la magnitud a un nivel aceptable para las tarjetas de adquisición. Las tarjetas de adquisición tienen como límite máximo ± 10 V en sus canales de entrada analógica. Se medirán los voltajes de fase del generador que son de aproximadamente 127 V_{RMS}; en cuanto a las corrientes, se medirán por fase hasta 18 A, y en el caso del sensor de proximidad inductivo se proporcionan 24 V_{DC} para que al momento de accionar el interruptor por proximidad (es decir, que el rotor ha completado un giro) se produzca un pulso de voltaje.

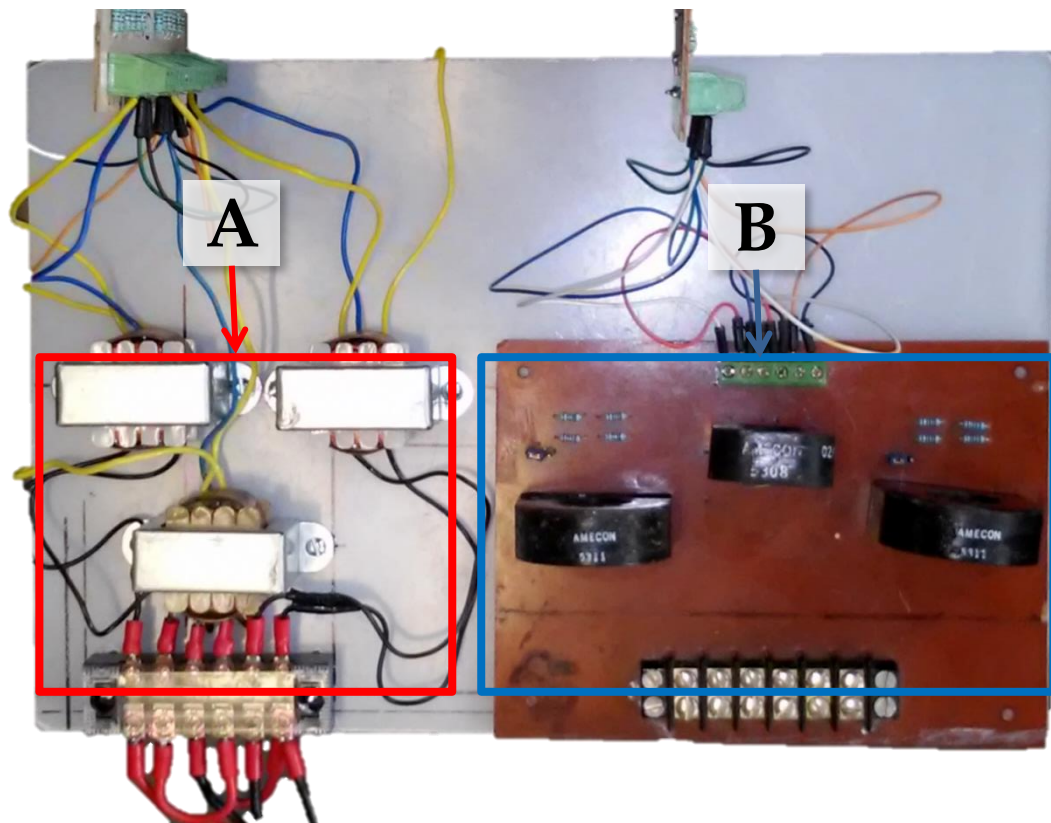


Fig. 3.3 Transformadores de corriente y potencial para el sistema de medición.
Transformadores de potencial (A), transformadores de corriente (B).

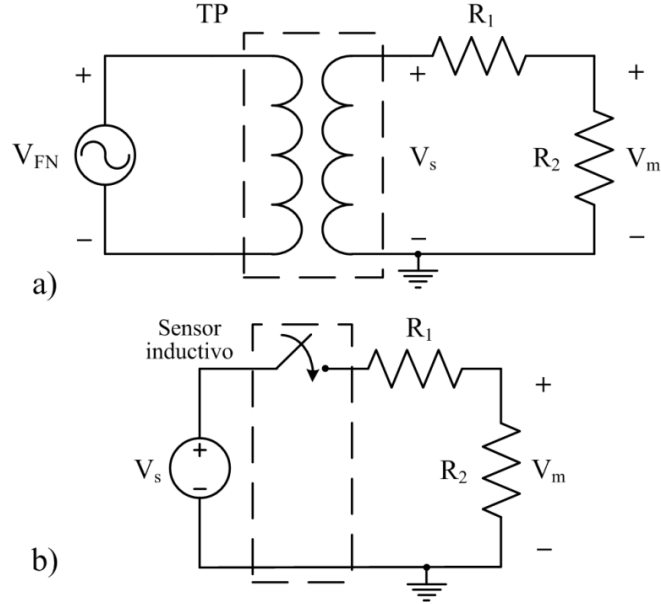


Fig. 3.4 Acondicionamiento de las señales hacia la tarjeta de adquisición.

El diagrama de la Fig. 3.4-a) muestra el circuito eléctrico con un transformador de potencial utilizado, junto con el divisor de voltaje necesario para obtener en la salida un voltaje aceptable para las tarjetas de adquisición. De la Fig. 3.4-a) se obtienen las siguientes expresiones para el cálculo de los valores reales medidos del sistema.

$$V_m = V_s \frac{R_2}{R_1 + R_2} \rightarrow V_s = V_m \frac{R_1 + R_2}{R_2} \quad (3.1)$$

$$\frac{V_p}{V_s} = a \rightarrow V_p = aV_s \quad (3.2)$$

donde:

R_1 y R_2 son los valores de la resistencia del divisor de tensión [Ω].

V_s es la tensión pico en el secundario del transformador [V].

V_m es el valor medido por el sistema de adquisición [V].

V_p es el valor real de la tensión en terminales del generador [V].

a es la relación de transformación [V/A].

Por lo que, sustituyendo (3.1) en (3.2) se obtiene la ecuación (3.3) que sirve para calcular el valor real de la señal medida en términos del valor medido por el sistema de adquisición de datos.

$$V_p = aV_m \frac{R_1 + R_2}{R_2} \quad (3.3)$$

Para el acoplamiento de las señales de corriente se mide directamente el voltaje en las terminales del transformador de corriente y se utiliza la relación (3.4).

$$I_p = \frac{V_m}{r_t} \quad (3.4)$$

donde:

I_p es la corriente pico medida por el primario [A].

V_m es la tensión pico en el secundario del TC [V].

r_t es la relación de transformación [V/A].

En el programa del controlador en tiempo real se implementó una función que obtiene los factores de escalamiento para las señales de entrada utilizando la ecuación (3.3). Se introducen por el usuario los valores de resistencias y la relación de transformación. El programa permite establecer el valor de las relaciones de transformación así como de los valores de los resistores R_1 y R_2 de manera que sea posible utilizar transformadores con diferente relación de transformación, así como diferentes valores de resistencias en el divisor de tensión; sin embargo es importante no rebasar los niveles de tensión preestablecidos por la tarjeta de adquisición. Esta característica añade funcionalidad y flexibilidad al sistema para que pueda ser utilizado en diferentes sistemas con diferentes transductores.

Por último, para acondicionar el sensor de proximidad inductivo utilizado, se empleó el diagrama mostrado en la Fig. 3.4-b), donde se tiene un arreglo parecido al de la Fig. 3.4-a) en cuanto al divisor de tensión utilizado. De igual manera se aplican las ecuaciones (1) y (2) para escalar la señal medida a su valor original.

En la Fig. 3.6 se muestra la conexión física de los transductores descritos en uno de los sistemas de prueba, que consiste en una micromáquina acoplada a un primo motor de CD conectada al sistema eléctrico de potencia.

3.4 DISEÑO DE LA APLICACIÓN

Para el diseño del sistema de adquisición de datos y monitoreo se utilizó el sistema embebido CompactRIO (cRIO) el cual tiene tres componentes principales: un procesador ejecutando un sistema operativo en tiempo real (RTOS por sus siglas en inglés), un arreglo de compuertas programables (FPGA), y módulos intercambiables industriales de entrada/salida. La arquitectura utilizada para este trabajo se muestra en el diagrama de la Fig. 3.5.

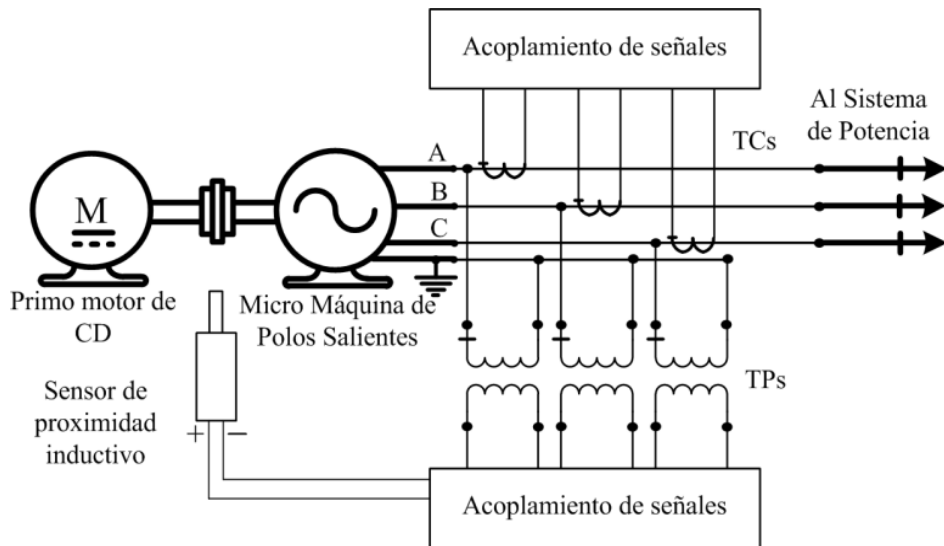


Fig. 3.6 Diagrama de conexión física de los transductores (modificado de [Sánchez, 2011]).

Como se puede observar en la Fig. 3.5, se utilizan diferentes etapas para desarrollar el objetivo principal. Todas las instancias mostradas en la Fig. 3.5 fueron desarrolladas en el entorno de programación de LabVIEW® (en el apéndice LabVIEW® se detallan los principios de este entorno de desarrollo). Dentro del lenguaje de programación LabVIEW®, cada rectángulo amarillo representa un lazo o loop infinito, el cual se encarga de realizar la tarea descrita; las flechas en el diagrama indican transferencia de datos, la flecha negra se refiere a la comunicación entre procesos del mismo programa en una misma instancia, la flecha roja indica el intercambio de datos por el bus PCI entre el controlador en tiempo real y el FPGA, mientras que la flecha azul muestra la comunicación entre el sistema y un cliente remoto. De esta manera, se aprovecha la capacidad de procesamiento del FPGA para adquirir las señales, y sincronizar su ejecución con la aplicación en tiempo real mediante interrupciones como se verá en § 3.4.1.2 Programa principal del FPGA”.

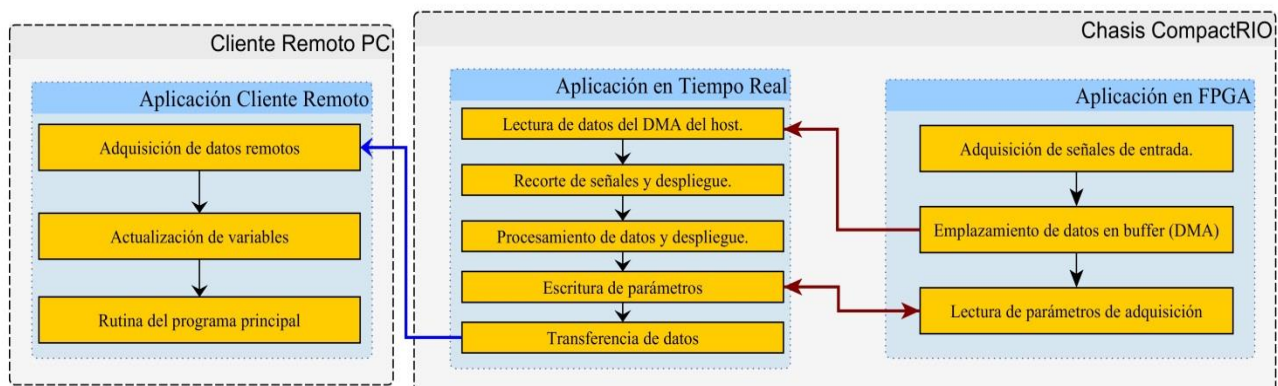


Fig. 3.5 Diagrama de bloques de la aplicación.

Finalmente, la interfaz de usuario que está soportada por la aplicación en tiempo real, despliega y actualiza los datos relevantes para que sean de fácil apreciación al usuario, como se explica en § 3.4.1.3 Programa principal del controlador en tiempo real”.

3.4.1 Adquisición y procesamiento de datos

El primer bloque mostrado en la Fig. 3.5, que consiste en el chasis cRIO (por sus siglas en inglés “*CompactRIO*”), tiene como objetivo adquirir las señales de voltaje, corriente, y posición del rotor. Esto se logra mediante el acoplamiento de las señales, que después son convertidas a valores digitales con las tarjetas de adquisición de datos NI 9205, en las cuales se realiza la conversión analógica-digital. En el Apéndice A, se muestran las especificaciones de las tarjetas de adquisición utilizadas y el código completo del programa implementado en el controlador en tiempo real.

El programa del FPGA utiliza el bus PCI que existe entre el FPGA y el procesador en tiempo real, para transmitir los datos adquiridos a alta velocidad. La comunicación de datos del chasis con la PC para visualización de las variables, se establece mediante una red de área local conectada por Ethernet.

De manera particular, el FPGA se encarga de adquirir las muestras digitales producidas por el convertidor analógico-digital; al llevarse a cabo la adquisición las muestras se concatenan en un arreglo con un tipo de dato de precisión sencilla, para su posterior emplazamiento en un buffer de acceso directo a memoria (DMA, por sus siglas en inglés “*Direct Memory Access*”). El DMA permite un rápido acceso y transferencia a los registros donde se guardan los datos adquiridos, permitiendo así un alto desempeño en cuanto a velocidades de transferencia hacia el programa en el procesador en tiempo real. Una vez que el buffer tiene el número de muestras predeterminadas a una tasa de muestreo también predeterminada, el programa en el FPGA procede a mandar una señal de interrupción para que el programa en tiempo real lea y elimine los datos del buffer, para después realizar las funciones que se describen a continuación.

Adicionalmente, el FPGA puede realizar operaciones en paralelo; una de estas operaciones es el encendido y apagado de un led que señala la correcta operación del FPGA. Esta función se programa en un lazo infinito, aparte del lazo de adquisición y emplazamiento de datos del convertidor A/D, la arquitectura del FPGA asegura que ambos lazos del programa se ejecutan de manera paralela sin necesidad de código extra.

El entorno de desarrollo de LabVIEW® permite desde un mismo proyecto administrar tanto el controlador en tiempo real como el FPGA. La ventana principal del proyecto se muestra en la Fig. 3.7, en donde se puede apreciar el orden jerárquico de los componentes del sistema.

En la parte superior denotada con el número 1 en color amarillo, se colocan los VIs (por sus siglas en inglés de *Virtual Instruments*) que se almacenan y ejecutan desde la computadora cliente. Algunos de estos programas o VI se utilizan para comunicarse con el sistema en tiempo real y obtener variables calculadas para objetivos particulares. Por ejemplo, el VI Simple TCP -Server_1.vi sirve para comunicarse con un programa que ejecuta el cálculo en tiempo real de la carta de operación de un generador síncrono, como se expone en [Villegas et al., 2014]; ésta y otras aplicaciones se describen en § 3.4.2 Aplicaciones en modo fuera de línea”. En el recuadro azul con la etiqueta número 2, se muestran los componentes y VIs que forman parte de todo el chasis CompactRIO. Particularmente, en el rectángulo rojo con el número tres, se pueden observar los componentes que forman parte del FPGA; éstos son: el buffer que utiliza el DMA para la transferencia de datos con el nombre FIFO, el VI principal llamado Main FPGA.vi y, finalmente el módulo de adquisición de datos A/D conectado al FPGA. Por último, en la etiqueta número 4 se muestran los componentes del procesador en tiempo real, principalmente consta del VI principal llamado RT Main.vi.

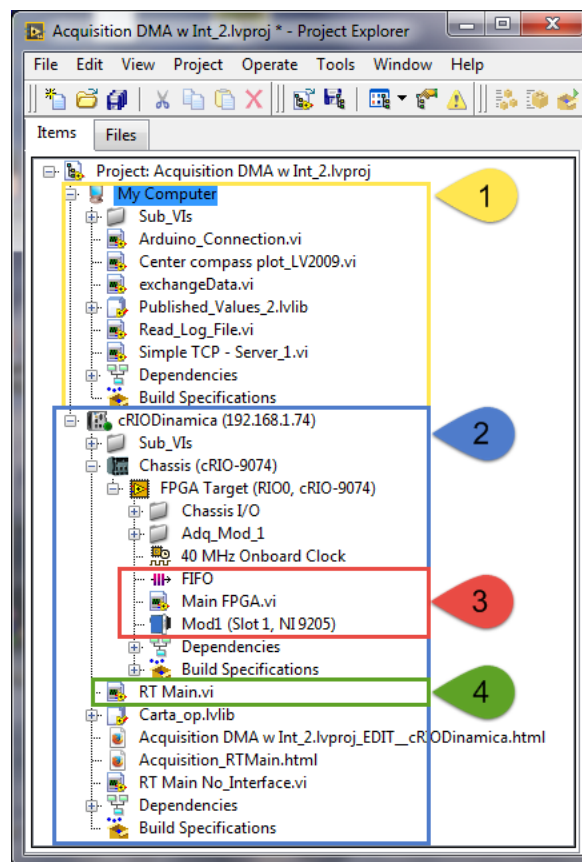


Fig. 3.7 Ventana principal del proyecto en LabVIEW.

Como se describió en el párrafo anterior, la sección del proyecto que contiene al FPGA (denotada en la Fig. 3.7 como *FPGA Target*) consta de varios componentes. A continuación se explica a detalle cada uno de ellos.

3.4.1.1 Buffer de memoria

El buffer de memoria FIFO (por su acrónimo en inglés “*First In, First Out*”) toma su nombre debido a su forma de operación, la cual establece que el primer elemento en entrar es el primero en ser procesado. Funciona con un tamaño predeterminado de elementos y se tiene que ajustar su tamaño y velocidad de lectura en el lado de procesamiento, es decir, el procesador en tiempo real, para que el buffer no tarde mucho en ser llenado, o en caso contrario, que no se llene porque el proceso cliente está pidiendo los datos de manera muy rápida. El tamaño configurado para esta aplicación fue de 2047 elementos, se monitorea si el buffer se ha llenado o si no tiene elementos como una condición de error del programa.

3.4.1.2 Programa principal del FPGA

El programa principal del FPGA tiene como objetivo principal obtener los datos enviados por el convertidor analógico-digital del módulo de adquisición. Para lograr lo anterior, es necesario contar con una estructura que permita no solamente obtener los datos de las lecturas, sino tener un método para guardar en un buffer una determinada cantidad de estas lecturas, para después enviarlas al procesador en tiempo real de manera periódica.

Como se muestra en el diagrama de flujo de la Fig. 3.8, el programa empieza estableciendo la tasa de muestreo por canal. Este dato tiene un valor inicial preestablecido; sin embargo se puede modificar desde la aplicación en la interfaz de usuario que se ejecuta en el procesador en tiempo real, proporcionando una manera práctica para ajustar la tasa de muestreo a un valor determinado durante la ejecución del programa. Una vez establecidas las muestras por canal, se genera una interrupción en donde el programa espera, hasta que el programa cliente (en el procesador en tiempo real) haga el reconocimiento de esta interrupción. De esta manera se sincronizan ambos programas para evitar pérdida de datos o un desborde de memoria por datos acumulados en el FPGA. Una vez que se ha hecho el reconocimiento de la interrupción por parte del programa cliente, el programa principal del FPGA procede a adquirir las n muestras por canal, según el número previamente establecido; esto lo hace mediante un ciclo *for*. Dentro de este ciclo se concatenan todas las muestras de los canales del convertidor A/D en un arreglo, y esta operación permite tener todas las lecturas en un solo bloque de memoria, por lo que se facilita su procesamiento para posteriores procesos. Es importante mencionar que del lado del cliente esta operación tiene que ser invertida para tener un arreglo por señal, mediante la operación de separar arreglo incluida en las funciones para arreglos de LabVIEW®.

Una vez que se concatenan los datos, es necesario realizar una conversión de los mismos debido a que el bus de transferencia entre el FPGA y el procesador en tiempo real tiene un ancho de banda de 16 bits; se utiliza una función en LabVIEW® que convierte todo el arreglo en datos de tipo precisión sencilla. Posteriormente estos datos se emplazan en el buffer DMA llamado FIFO; este buffer guardará los datos de cada ciclo mientras la aplicación cliente va obteniendo bloques de memoria para su procesamiento. Es importante monitorear la condición de este buffer, ya que un error de escritura o de lectura ocasionará que los datos emplazados pierdan el orden en el arreglo de mediciones produciendo mediciones incorrectas, por lo que se utiliza una función que indica si el buffer esperó un cierto tiempo establecido sin recibir datos; cuando se cumple esta condición la variable de booleana llamada FIFO Full? se vuelve verdadera y el valor del periodo del led de monitoreo cambia con respecto al periodo de operación normal.

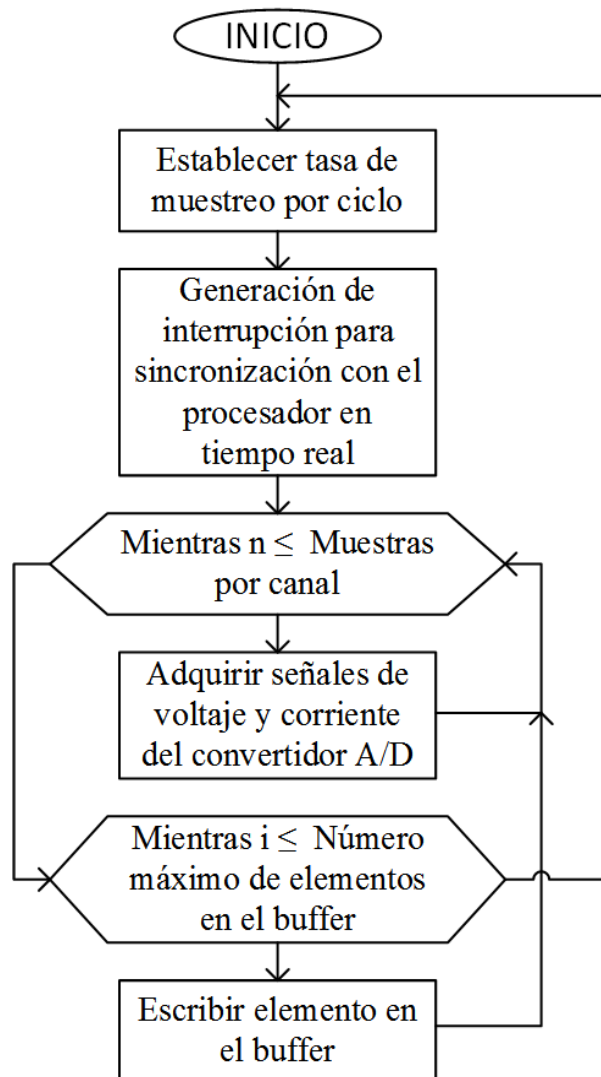


Fig. 3.8 Diagrama de flujo del programa principal en el FPGA.

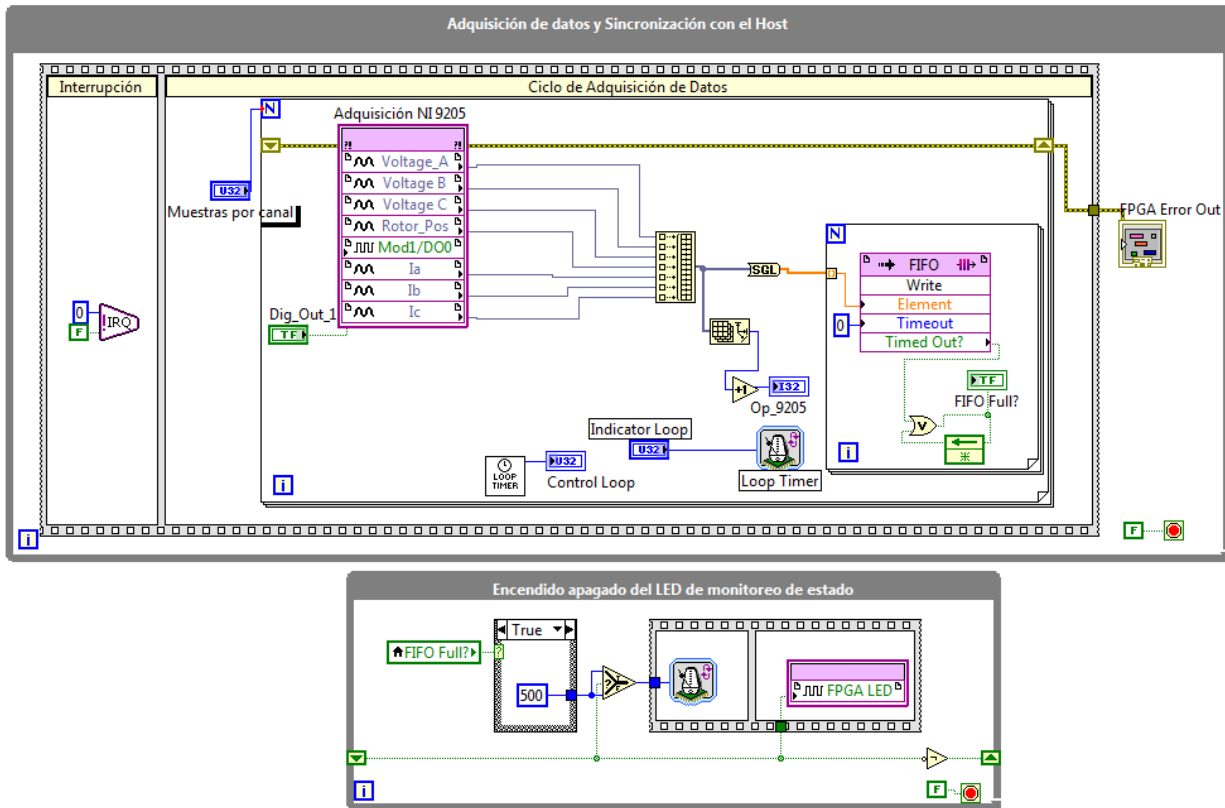


Fig. 3.9 Diagrama de bloques del programa en el FPGA.

En la Fig. 3.9 se puede observar la estructura descrita anteriormente, implementada en código de LabVIEW®. La interrupción necesita dos parámetros: uno es el número de identificación, para poder llamar a la misma interrupción en el programa cliente (número de interrupción), y el segundo es un valor booleano el cual establece si el programa se detiene hasta que se reconozca la interrupción (valor verdadero) o sigue su ejecución (valor falso).

Existen dos aspectos que se pueden observar en cuanto al código del programa: el primero son las funciones de monitoreo de rendimiento del programa principal. Estas funciones se utilizaron para medir el desempeño del programa; es importante destacar que estas funciones no afectan el tiempo de ejecución del código principal, debido a su implementación en unidades lógicas independientes del FPGA. Por ejemplo la función o sub VI llamada *Loop Timer* mide cuánto tiempo pasa entre ejecuciones del ciclo principal; esto se logra mediante la implementación de un registro que compara el número de ticks de un ciclo con el siguiente ciclo. De esta manera se obtiene la diferencia de tiempo entre dos ciclos consecutivos, y es posible evaluar el determinismo de la aplicación desarrollada. Al respecto es importante definir que los ticks se definen como las unidades de tiempo del procesador, y por lo tanto la equivalencia entre ticks y segundos se determina por la frecuencia del reloj, como se muestra en (3.5).

$$1tick = \frac{1}{f_{clk}} = \frac{1}{40MHz} = 25ns \quad (3.5)$$

donde:

f_{clk} es la frecuencia del reloj [MHz].

En este caso se tiene una resolución del reloj de 25 ns, lo que implica que al obtener las mediciones de tiempo en ticks es necesario multiplicarlas por este valor para obtener el tiempo en segundos.

Por otra parte, se implementó un registro entre iteraciones representado por la línea amarilla punteada mostrada en la Fig. 3.9; este registro se encarga de reportar cualquier error con los módulos de entradas analógicas y tiene como salida un código de error en la pantalla de interfaz de usuario. Este registro es de gran utilidad para encontrar problemas relacionados con una ejecución no planeada en las funciones o módulos de LabVIEW® [NI, 2014d]. Finalmente, se añadió una funcionalidad para una salida digital con la que cuenta el módulo de adquisición para poder, en trabajos posteriores, establecer una acción de operación de interruptor. Este accionamiento puede ser la señal a un interruptor para que opere y pueda sincronizar el generador con la red de potencia, esta funcionalidad se propone para trabajos futuros. El control de esta variable Dig_Out_1 se establece en el panel frontal como se muestra en la Fig. 3.9.

Una vez que los datos son adquiridos y concatenados en un solo arreglo, el programa en tiempo real confirma la interrupción y realiza las tareas que se exponen en la siguiente sección.

3.4.1.3 Programa principal del controlador en tiempo real

El objetivo principal de este programa es el de calcular y desplegar las variables del sistema bajo prueba. De manera particular el programa muestra y realiza escalamientos de las formas de onda adquiridas y se controla mediante una interfaz de usuario en donde el usuario u operador puede realizar las siguientes acciones:

- Ajustar configuraciones como son: frecuencia de muestreo, activar/desactivar visualización en tiempo real, escoger entre las diferentes funciones de cálculos, activar el registro de eventos, activar/desactivar una salida digital, ajustar los valores de escalamiento.
- Visualizar variables del sistema como son: formas de onda, tendencia RMS de voltaje/corriente, valores de potencia (P, Q, S) y ángulo de desfase contra el tiempo, componentes armónicos y el porcentaje de distorsión armónica total (%THD) y frecuencia.

Como se explicó anteriormente, el programa en tiempo real se encarga de procesar los datos que fueron adquiridos por el programa implementado en el FPGA. Uno de los objetivos principales del programa de adquisición de datos que se planteó en un inicio fue que dicha adquisición no tuviera pérdidas de datos, es decir, que entre el fenómeno físico a medir y la adquisición de los valores del fenómeno el programa asegure que no existen intervalos de tiempo en donde el fenómeno no sea muestreado por el sistema de medición. Para que lo anterior sea posible se implementó un buffer tipo FIFO en el programa del controlador en tiempo real. Este buffer tiene que tener de cinco a diez veces el tamaño del buffer del FPGA [NI, 2014b] para asegurar un buen desempeño cuando se transmiten grandes cantidades de datos. Es preferible llevar a cabo el procesamiento de datos en el controlador en tiempo real debido a que existe una mayor flexibilidad para trabajar con datos de tipo flotante y un mayor tiempo de desarrollo de este tipo de dispositivos con fines de procesamiento digital de señales [NI, 2014a]. Dentro de las ventajas de utilizar el procesador en tiempo real se encuentran el procesamiento con variables de punto flotante, programar tareas de forma jerárquica, y ejecutar tareas de manera determinística.

Para realizar las funciones mostradas en la Fig. 3.1, es necesario que el procesador del sistema en tiempo real pueda ejecutar dos tareas de manera asíncrona. Debido a que el procesador utilizado es de un solo núcleo, no es posible realizar tareas de forma paralela; sin embargo existen diferentes métodos para que dos o más tareas se ejecuten, mientras la tarea principal no requiera utilizar el procesador.

Uno de estos métodos se implementa mediante un buffer tipo FIFO y operaciones relacionadas con el buffer. Es importante resaltar que este nuevo buffer tipo FIFO es diferente del utilizado para recibir los datos del FPGA que se explicó en el párrafo anterior. El buffer que se explica a continuación tiene como finalidad el almacenamiento de datos de manera temporal entre ejecuciones del mismo programa, en el controlador en tiempo real. En este caso se tienen dos tareas o ciclos: al primero se le denomina adquisición de datos, y al segundo procesamiento de datos; la arquitectura que se utilizará es llamada productor-consumidor. Es necesario establecer una vía de comunicación entre los dos ciclos, sin embargo se prefiere que no exista dependencia en cuanto a la ejecución de un ciclo con otro, es decir que estén desacoplados, lo anterior se logra mediante la implementación del buffer tipo FIFO. El motivo de la independencia en la ejecución entre ciclos se debe a que el ciclo de adquisición de datos se necesita ejecutar a intervalos de tiempo fijos (tarea determinística) ya que los datos obtenidos del programa del FPGA son entregados a una tasa de muestreo fija. Por otra parte el ciclo de procesamiento puede ejecutarse a intervalos de tiempo diferentes, como resultado de las diferentes funciones que se pueden escoger desde la interfaz de usuario para el procesamiento de datos según la Fig. 3.1.

En la Fig. 3.10, se muestra en lenguaje gráfico de programación la manera en la que se implementa la arquitectura productor-consumidor descrita anteriormente. La flecha en el margen de los rectángulos indica procesos que se ejecutan continuamente, en el lenguaje gráfico se utilizan ciclos tipo *while* que tienen la misma funcionalidad que en lenguajes basados en texto. Las funciones relativas a las operaciones del buffer se encuentran unidas mediante líneas punteadas, cada una de ellas se define a continuación.

- Definir FIFO. Se definen los parámetros del buffer tales como: tamaño máximo de elementos, tipo de datos, nombre o referencia.
- Escribir FIFO. Se escriben los elementos que provienen de la comunicación entre en dispositivo en tiempo real y el FPGA, esta operación también se llama poner en fila (en inglés se denomina *enqueue*).
- Leer FIFO. En este proceso se leen datos del buffer tipo FIFO de tal manera que al obtener o sacar de la fila se borran de manera definitiva del buffer (esta operación se denomina en inglés como *dequeue*).
- Cerrar referencia FIFO. Es necesario indicarle al dispositivo en tiempo real que al finalizar la ejecución de alguno de los ciclos, se liberen los recursos asignados al FIFO en la etapa de definición.

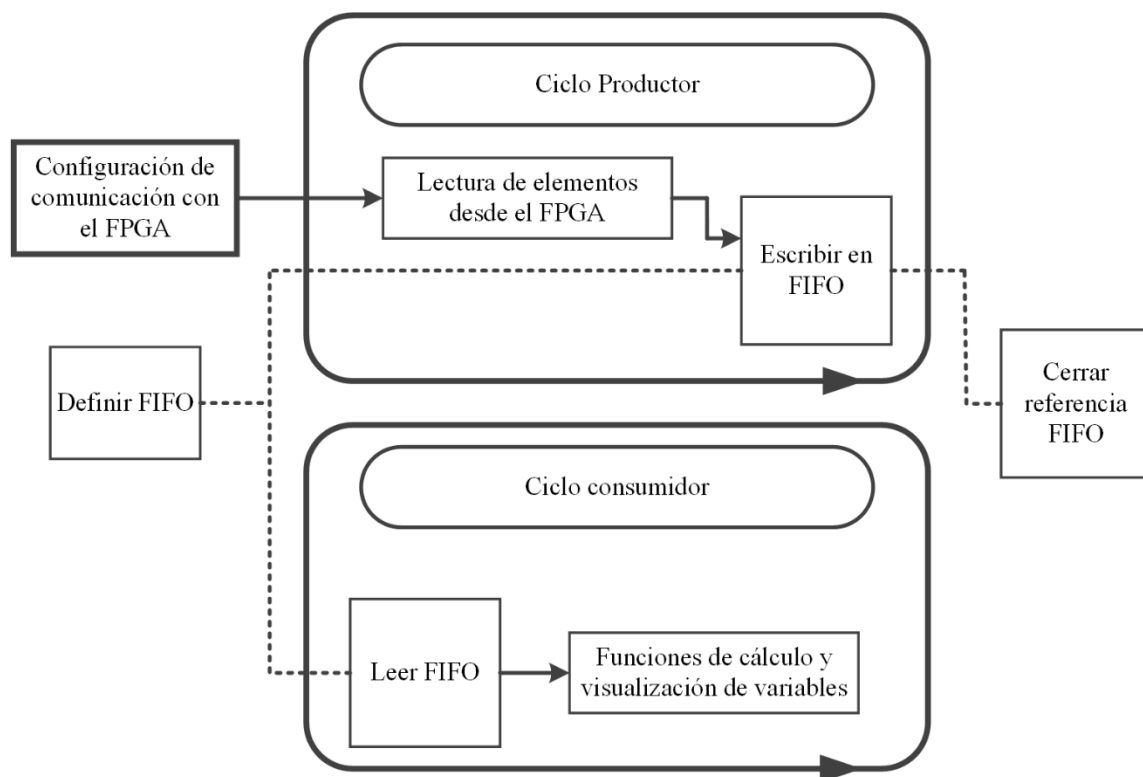


Fig. 3.10 Diagrama de la arquitectura productor-consumidor.

Es importante mencionar que ambos ciclos se ejecutan de manera indefinida como ciclos infinitos. Sin embargo, existen condiciones para que cada ciclo termine su ejecución. El ciclo productor contiene condiciones propias para terminar su ejecución como se verá más adelante; el segundo ciclo por su parte, depende del primero para terminar su ejecución mediante el parámetro booleano de la función de monitoreo de errores, que se envía al ciclo consumidor de la misma manera que lo hacen los datos de medición.

En el diagrama de flujo de la Fig. 3.11 se muestra el funcionamiento general del programa en el procesador en tiempo real. En la siguiente sección se explicarán a detalle los procesos, funciones, y algoritmos implementados en el programa que se ejecuta en el controlador en tiempo real.

3.4.1.3.1 Inicialización y configuración del programa del FPGA

La primera parte del programa en el controlador en tiempo real se ejecuta una sola ocasión, por lo que se implementa antes de los ciclos principales del programa. La función principal de este proceso es establecer los parámetros iniciales hacia el FPGA antes de empezar la adquisición continua, y sin pérdidas de las señales de entrada. Los bloques de programación en lenguaje gráfico que se implementaron se muestran en la Fig. 3.12 se describen a continuación.

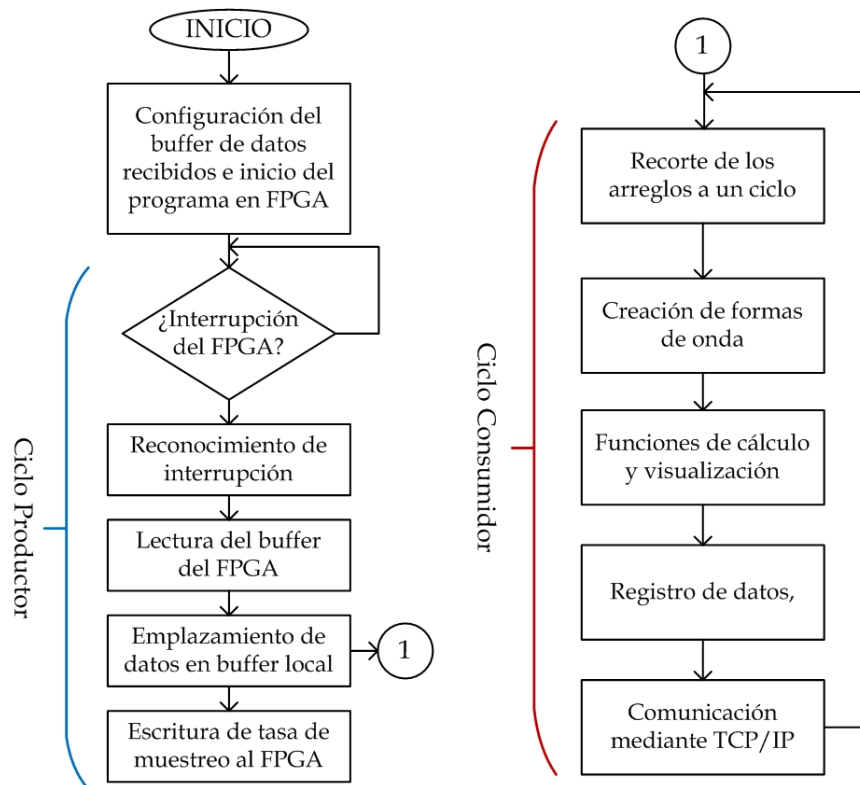


Fig. 3.11 Diagrama de flujo de la aplicación en tiempo real.

- Abrir referencia al FPGA. Es necesario para establecer la comunicación entre el FPGA y la aplicación en el controlador en tiempo real. Una vez implementado este bloque, es necesario propagar la referencia (cable azul) y el manejador de errores (cable amarillo) hacia los demás bloques de interacción con el FPGA, como se muestra más adelante.
- Métodos de petición. Existen diferentes bloques para que la aplicación host pueda controlar la aplicación en el FPGA. A estos bloques se les llama métodos de petición. En la Fig. 3.12 estos bloques se distinguen gráficamente porque contienen una flecha negra en la parte superior, que denota una instrucción hacia el FPGA. Existen muchos métodos de petición (en inglés “*invoke methods*”); en esta parte sólo se explicarán los utilizados para la configuración inicial del programa en el FPGA. El primer método utilizado, siguiendo el flujo de datos, es el de *Reset*, que sirve para abortar y reiniciar la ejecución del VI en el FPGA a su estado predeterminado; es esencial para el correcto funcionamiento del programa implementar esta función, debido a que el programa en el FPGA puede estar en un estado de ejecución diferente al deseado para empezar a adquirir y analizar los datos. Una vez que se abortó la ejecución, se utiliza el segundo método llamado *FIFO.Configure*. Tiene como función especificar la capacidad en número de elementos del FIFO en el host del canal DMA. En este punto es donde se debe de asignar un tamaño de cinco a diez veces el tamaño del buffer en el FPGA, como se mencionó anteriormente.
- Control de escritura/lectura. Este bloque permite controlar datos que se manejan a través del panel frontal del VI del FPGA. Es necesario, para poder utilizar este bloque, que los datos que se quieren controlar sean declarados como controles o indicadores para utilizar el modo escribir o leer respectivamente. En esta parte se escriben datos a los controles del FPGA de muestras por canal y el tiempo de muestreo denotado con la variable *Loop1*

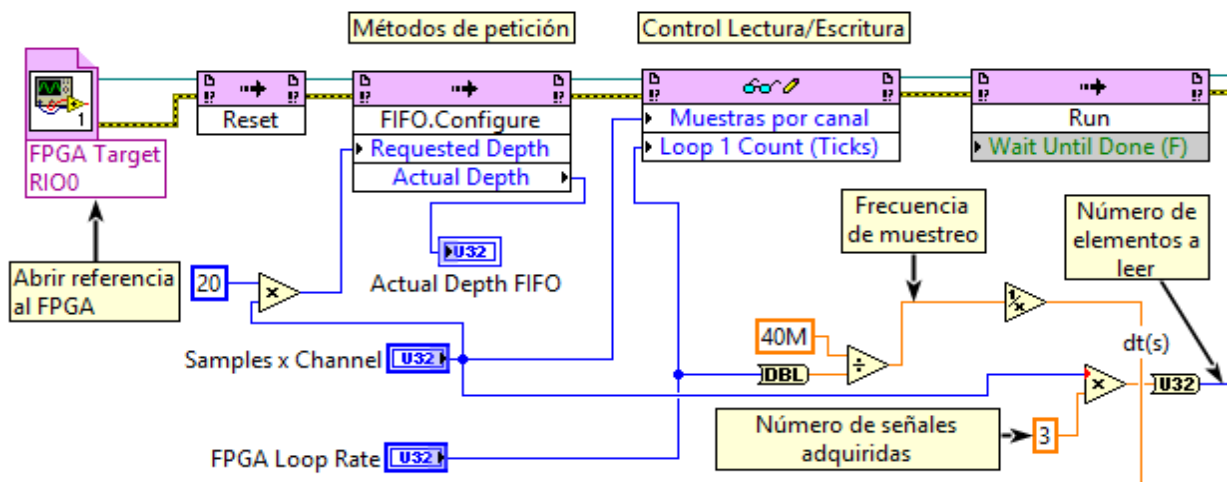


Fig. 3.12 Diagrama de bloques de la inicialización del programa en RT.

Count (ticks). El valor de muestras por canal indica cuántas veces se ejecutará el ciclo *for* en la adquisición de datos. Se estableció un valor de 2000 como inicial. El valor del tiempo de muestreo debe ser al menos el tiempo necesario para tomar las muestras de cada canal, es decir, si se adquieren tres señales en un módulo el tiempo, debe ser de al menos tres veces el tiempo de muestreo mínimo del módulo. Si el valor que se elige es menor al tiempo mínimo, el FPGA se ejecutará en el tiempo mínimo posible determinado por la frecuencia máxima de muestreo. Ajustar este valor por arriba del tiempo mínimo tendrá como resultado una frecuencia de muestreo menor, y por lo tanto menor resolución en las señales adquiridas; sin embargo esto permite que el bloque de datos tenga menos elementos, y su posterior procesamiento sea más rápido. Debido al método de sincronización utilizado, es posible ajustar el valor mínimo de tiempo de muestreo el cual es cuatro veces el tiempo que le toma al módulo tomar una muestra. El control tiene como valor predefinido 1280 ticks que equivale a 32 μ s. Es importante la relación que tiene el valor del tiempo total de muestreo (32 μ s) con el control de lectura de elementos en el programa en tiempo real. De manera predeterminada este valor se ajustó a 2000 muestras por canal, lo que, utilizando la ecuación (3.6) equivale a un tiempo de adquisición de datos de 0.064 segundos.

$$t_{adq} = T_m \cdot s \quad (3.6)$$

donde:

- t_{adq} es el tiempo de adquisición total [s].
- T_m es el período de adquisición por módulo [s].
- s es número de muestras por arreglo a leer [s].

- Determinación del tamaño del arreglo de datos de lectura. Es importante determinar este parámetro antes de la ejecución del ciclo principal, debido a que determina el número de elementos que se leerán del arreglo FIFO del canal DMA. La cantidad de elementos del buffer FIFO a leer depende del producto del parámetro muestras por canal por el número de canales a adquirir. Finalmente se llama el método llamado *Run* el cual se encarga de ejecutar el programa en el FPGA, lo que se produce la primera interrupción.

3.4.1.3.2 Ciclo productor

El objetivo de este ciclo es el de adquirir determinados elementos que fueron emplazados en el buffer FIFO vía el canal DMA, y posteriormente emplazar o poner en cola estos elementos dentro del buffer local, para ser enviados al ciclo consumidor. Adicionalmente, el ciclo puede monitorear el tiempo que tarda en ejecutarse con fines de depuración. Es importante conocer el rendimiento del ciclo para conocer si el programa tiene algún problema durante su ejecución.

Para alcanzar los objetivos descritos en el párrafo anterior, se utilizan diferentes funciones y métodos. Una vez que en la inicialización se indicó que el programa en el FPGA se ejecutara, se utiliza un método de petición llamado *Wait on IRQ* (del inglés "*Interrupt Request*") el cual tiene como parámetro el número de la interrupción que tiene que coincidir con el número de la interrupción del FPGA, y el tiempo máximo a esperar. Posteriormente se utiliza el método *Acknowledge IRQ* el cual se encarga como su nombre lo indica de restaurar al valor predeterminado las interrupciones del bloque *Wait on IRQ*, es decir indica al FPGA que la interrupción ha sido reconocida por el programa en el controlador en tiempo real. Después del reconocimiento de la interrupción se utilizan dos bloques del mismo método llamado *FIFO.Read*, el primer bloque sólo se utiliza para conocer los elementos restantes en el buffer, este dato se utiliza para el siguiente bloque en donde se asigna un valor de lectura de número de elementos.

El valor del número de elementos a leer depende de una condición en donde se evalúa qué número es menor entre el número de elementos restantes y el número de elementos a leer por el valor de muestras por canal. El segundo bloque de lectura tiene como salida el arreglo de datos que proviene del buffer FIFO que usa el canal DMA, denotado como *Data* en el programa mostrado en la Fig. 3.13. En este punto se utiliza la función escribir o emplazar elementos en el buffer local FIFO provenientes de la salida del bloque de lectura de datos. Posteriormente, se utiliza un bloque de control de escritura/lectura de parámetros hacia el FPGA, se lee la duración del ciclo de adquisición en ticks, así como la bandera que indica si el FIFO se ha llenado en el FPGA; esta bandera es una condición para que el ciclo productor detenga su ejecución (provocando la detención del ciclo consumidor, como se explicó anteriormente). La otra condición es determinada desde el panel frontal con el botón de parar. En cuanto a escritura de parámetros en el bloque de control, se realiza una lectura de un valor booleano (botón de accionamiento) desde el panel frontal y se

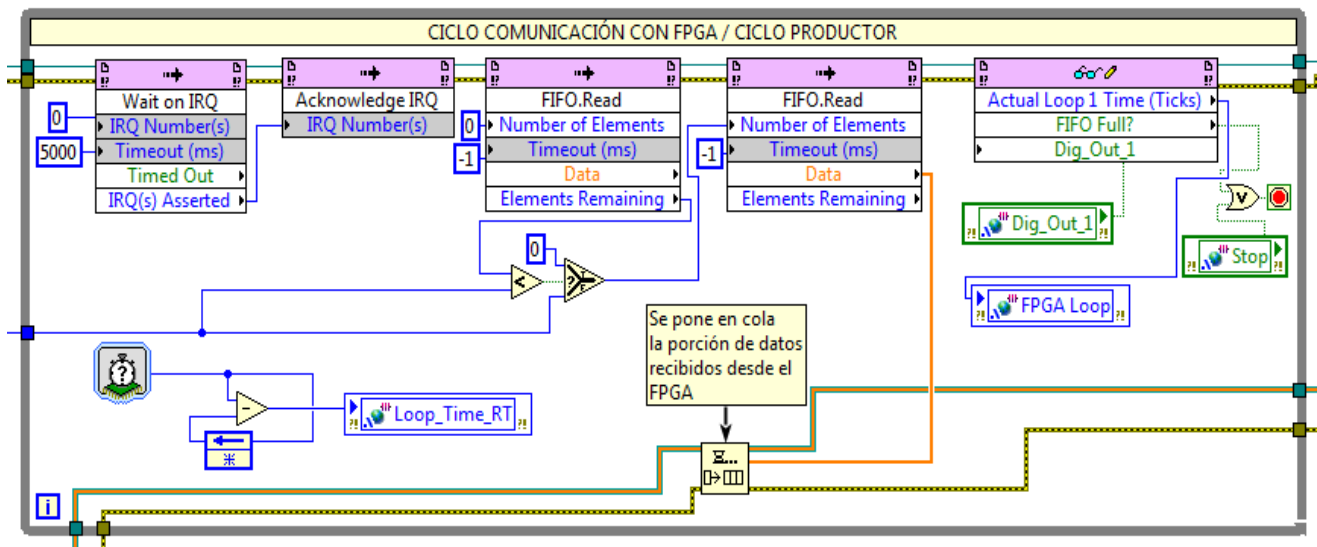


Fig. 3.13 Diagrama de bloques del ciclo productor en el controlador en tiempo real.

escribe hacia el FPGA mediante la variable llamada *Dig_Out_1* 2; esta variable se ha implementado como un control manual, sin embargo se puede utilizar en trabajos futuros una función que determine su estado, por ejemplo al cumplir condiciones como la coincidencia del ángulo de voltaje entre dos sistemas a sincronizar. Por último, es importante destacar que la interacción de este ciclo de alta prioridad con el panel frontal no es deseable, porque se estaría introduciendo un retraso provocado por la comunicación con la computadora que soporta el panel frontal. Es por lo anterior que las variables del panel de control utilizadas en el ciclo productor son leídas con la implementación de variables locales que utilizan un buffer las cuales son leídas desde el ciclo consumidor de esta manera se asegura que el ciclo principal se ejecute siempre a un determinado intervalo de tiempo (determinismo).

3.4.1.3.3 Ciclo consumidor

En esta sección se explica la implementación de los algoritmos para el cálculo de las variables del sistema. Se divide en dos secciones, una de funciones de cálculo y visualización, y otra de funciones secundarias como se mostró en la Fig. 3.1. Antes de iniciar con la descripción de las funciones dentro del ciclo consumidor, es necesario declarar e inicializar variables para evitar su ejecución en cada iteración del ciclo y evitar que tengan un valor no deseado al iniciar la ejecución del programa. En primer

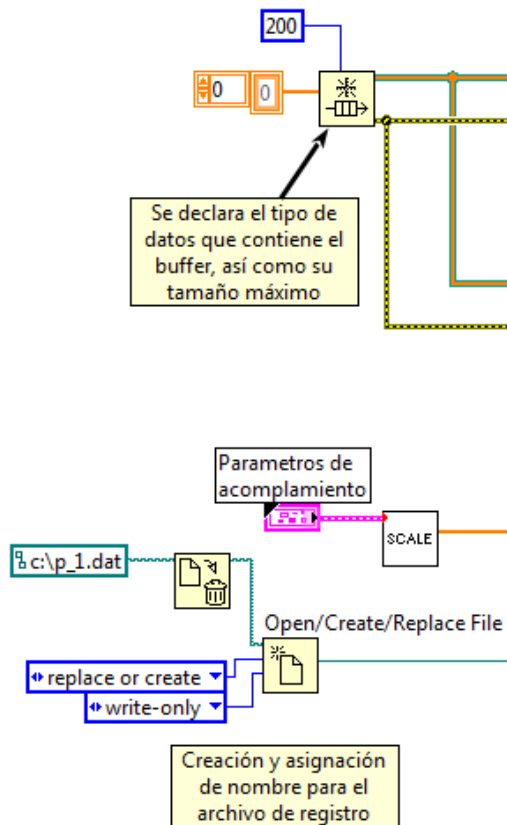


Fig. 3.14 Inicialización de funciones y variables para ciclo consumidor.

lugar, como se muestra en la Fig. 3.14, se define el buffer local FIFO con un tipo de datos: arreglo unidimensional de precisión sencilla (32 bits) y un tamaño máximo de elementos de 200. Por otra parte, se implementó una función llamada *SCALE* que se encarga de calcular, con los valores de resistencia y relación de transformación de los transformadores de potencial y corriente, los factores por los cuales es necesario multiplicar las señales de entrada para que representen la magnitud verdadera de la señal medida. Esta función tiene como parámetro de entrada un clúster de tres elementos: en un elemento se incluyen los parámetros de resistencia y en los otros dos las relaciones de transformación de los transformadores de potencial y corriente. Posteriormente esta función implementa las ecuaciones (3.3) y (3.4). A la salida de la función se obtiene un arreglo con seis elementos conteniendo los factores de escalamiento para cada una de las señales adquiridas. Adicionalmente a las funciones descritas, es necesario crear el archivo con el cual se llevara a cabo el registro de datos, por lo que se utiliza la función *Open File*, dentro de la paleta dedicada al manejo de archivos de LabVIEW®. En esta función es necesario asignar una ruta y un nombre del archivo binario que se creará. A continuación se explican los procesos llevados a cabo dentro del ciclo consumidor según el diagrama de flujo de la Fig. 3.11.

En la Fig. 3.15 se muestra el diagrama de bloques del ciclo consumidor que empieza adquiriendo un arreglo de dimensión n (donde n es el parámetro de número de muestras especificado en la sección de lectura de elementos del FIFO del programa en tiempo real) de datos del buffer FIFO. El tamaño de este bloque se ajusta con los parámetros del proceso *Configuración e inicialización de parámetros del FPGA*.

Con fines de depuración en tiempo real de la aplicación se utilizó la función obtener estado del FIFO con la cual se obtiene el número de elementos en el buffer.

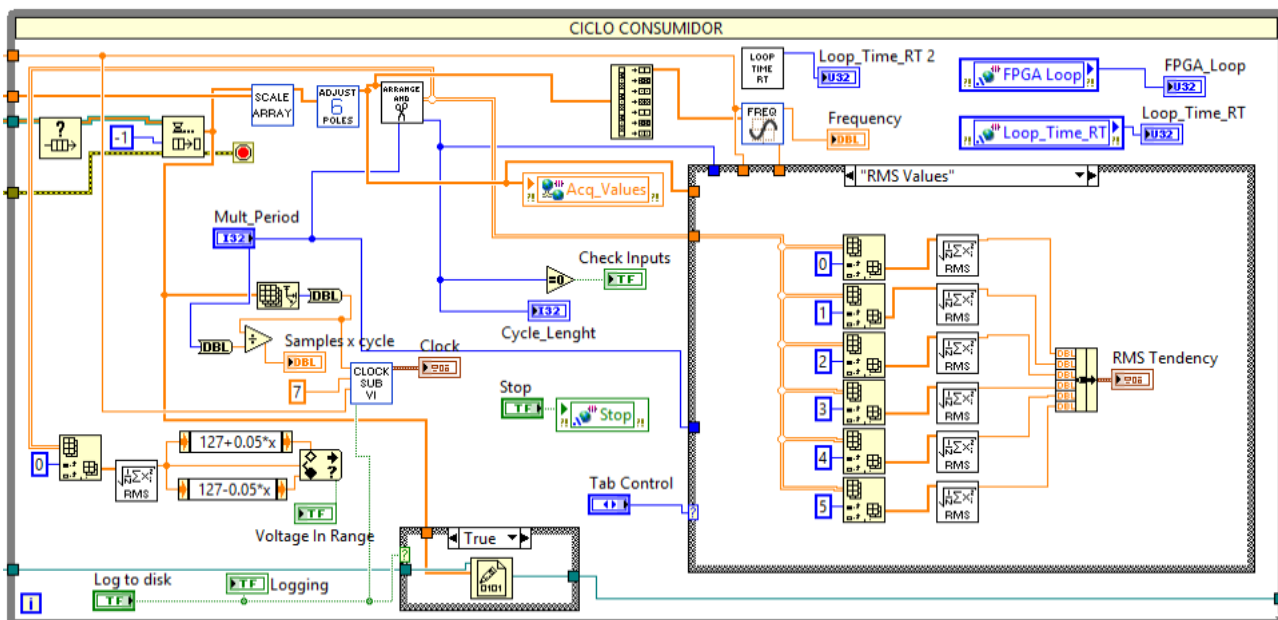


Fig. 3.15 Diagrama de bloques del ciclo consumidor en el controlador en tiempo real.

Posteriormente se implementa la función de lectura de buffer, la salida de esta función es el arreglo de datos que provienen desde el FPGA; cabe recordar que los datos hasta este punto están en un solo arreglo e intercalados. El arreglo con los datos de las mediciones se pasa como argumento a la función llamada *Graph and Trim Signal*. La función *Graph and Trim Signal*, que se muestra en la Fig. 3.15 de manera general y en la **¡Error! No se encuentra el origen de la referencia.** de manera específica, tiene como entradas el arreglo de datos así como el arreglo con los factores de escalamiento.

La primera parte de la función se encarga de separar o diezmar el arreglo para obtener un arreglo por cada señal adquirida; después multiplica cada elemento de estos arreglos por el factor de escalamiento, dependiendo si es señal de corriente o voltaje. Luego se busca en el arreglo de referencia dos cambios de signo de positivo a negativo, se guarda el índice en el arreglo donde ocurrieron estos cambios de signos y se recorta el arreglo desde la posición donde ocurrió el primer cambio de signo, con una longitud de arreglo de la posición donde ocurrió el segundo cambio de signo. Las demás señales se recortan exactamente en las posiciones donde ocurrieron los cambios de signo en la señal de referencia. Esta rutina se implementó como una subrutina dentro de la función de *Graph and Trim Signals*, para poder tener código modular que pueda ser fácilmente reutilizado, este sub VI se denota como *Arrange and Trim* y se muestra con un ícono de tijeras para su identificación como se puede notar en la **¡Error! No se encuentra el origen de la referencia..**

También se agregó un control a la función, con el cual desde la interfaz de usuario se puede escoger la cantidad de ciclos en las que se recortan las señales de entrada. De manera predeterminada el valor del control es uno. Asimismo, la función tiene como salida el número de elementos por arreglo.

Con el procedimiento anterior se obtienen arreglos recortados a un ciclo con respecto a una señal de referencia con el fin de tener muestras fijas de cada medición para su posterior análisis. Es importante resaltar que la función también tiene como salida las posiciones del arreglo donde ocurrieron los dos primeros disparos por cruces por cero, esto lo utiliza posteriormente la función para calcular la frecuencia llamada *Freq_Interpolation* que se explica más adelante.

Dentro de la función descrita en el párrafo anterior se implementó una rutina que tiene como objetivo compensar la frecuencia de la variable mecánica de la rotación del eje, con respecto a la frecuencia del voltaje en terminales. Esta función se denota con el nombre *Adjust 6 Poles*, como se puede observar en la **¡Error! No se encuentra el origen de la referencia..**

La razón de implementar esta función tiene que ver con la flexibilidad con la que se puede proveer al sistema, ya que un análisis de desfase en el dominio de la frecuencia con el espectro de correlación cruzada no es posible, cuando la frecuencia de las señales es diferente. Por otra parte, también se realiza el análisis del desfaseamiento de

señales en el dominio del tiempo, lo que permite obtener el cálculo de desfase a intervalos de tiempo con mayor resolución, debido a que se puede calcular el desfase en cada filo de subida de las señales a analizar. Es importante tomar en cuenta que la relación entre la frecuencia de cada señal depende de los pares de polos del generador donde se realizará la prueba como se muestra en la ecuación (3.7).

$$f_p = \frac{1}{n} f_v \quad (3.7)$$

donde:

- f_p es la frecuencia de rotación del eje de la máquina.
- f_v es la frecuencia del voltaje en terminales.
- n es el número de pares de polos de la máquina.

La ecuación anterior muestra que, a cada vuelta del rotor, se inducirá tres veces la señal de voltaje en el estator, por lo que en el caso de una máquina de seis polos se generará una frecuencia de rotación del eje de 20 Hz en el caso de una frecuencia del sistema de 60 Hz; para máquinas de un solo par de polos la frecuencia de un solo pulso coincide con la del voltaje. Por lo anterior es necesario agregar $n-1$ pulsos después del pulso obtenido, donde n es el número de polos de la máquina.

Por ejemplo, en el caso de la función mostrada, en donde se trata el caso de un pulso por revolución en una máquina de seis polos, la función agrega 2 pulsos después del pulso medido. En la Fig. 3.16 se muestra el diagrama de bloques de la función para el caso de 6 polos, es importante mencionar que para este trabajo también se desarrolló una función similar para el caso de 4 polos, porque se cuenta también con máquinas con esta característica.

La primer parte del diagrama de bloques se encarga de obtener los índices del arreglo

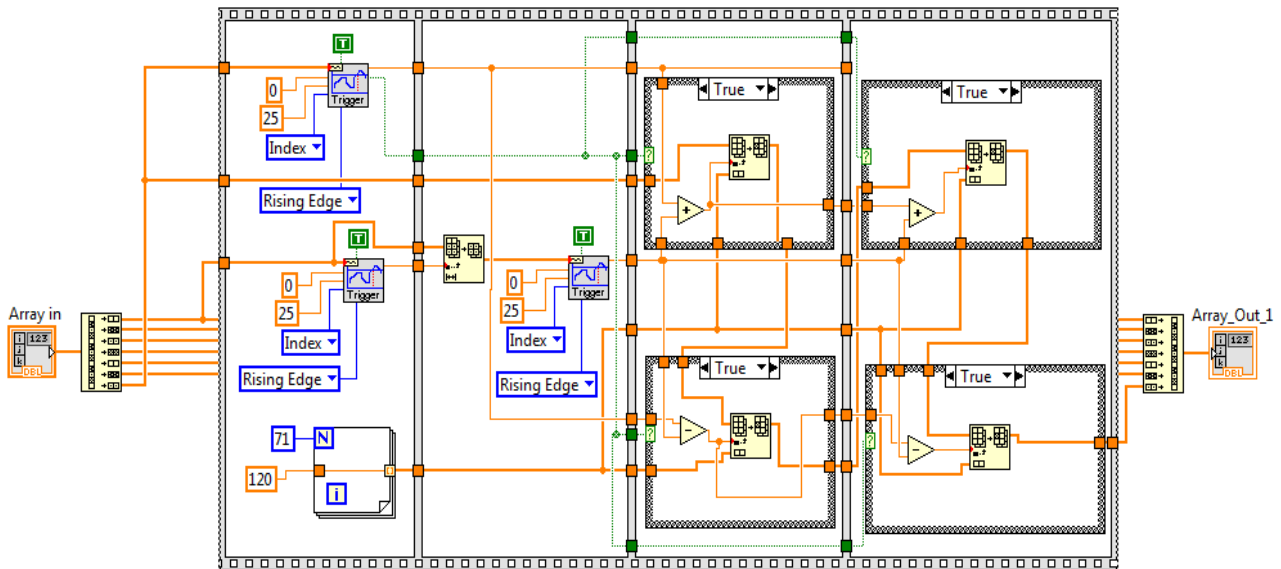


Fig. 3.16 Diagrama de bloques de la función de ajuste a seis polos.

donde ocurren los cambios de signo y de crear un arreglo de elementos que representan el pulso a insertar en el arreglo de la señal del rotor; en el segundo bloque se busca el segundo cruce por cero de la señal de voltaje. En la tercera parte se suma el segundo índice de voltaje con el primero de la señal del rotor, y en esa posición, que equivale a un período después del primer cruce detectado, se inserta el arreglo que representa el pulso creado. En este punto es importante recordar que, debido a que el programa en tiempo real lee 14000 muestras cada vez en un arreglo, la señal del rotor puede ser adquirida en una ventana en posiciones diferentes. Por lo anterior no sólo se escribe después del pulso original como se describió, sino también antes del pulso.

De manera similar, el cuarto bloque vuelve a sumar la longitud del período de voltaje a la última posición escrita, de esta manera se crea un segundo pulso antes y después del original. Esta función tiene como entrada todo el arreglo de datos, sin embargo sólo modifica el arreglo correspondiente a la medición del rotor, para, al final de la función, reinsertar el arreglo del rotor modificado al arreglo que contiene todas las mediciones. Esto se realiza para hacer modular la función y no modificar el formato de los parámetros de entrada y salida.

Otra función implementada dentro del ciclo consumidor de manera permanente es el cálculo de frecuencia de la señal de referencia llamada *Freq_Interpolation*. La función se encarga de calcular mediante interpolación lineal los índices fraccionales del arreglo cuando ocurren cambios de signo durante una pendiente positiva, el diagrama de bloques es mostrado en la Fig. 3.17. De manera particular, se utilizó la función de LabVIEW® *Threshold 1D Array Function*. Esta función tiene como entrada un arreglo de datos (en este caso la señal muestreada por convertidor analógico digital de la señal de referencia) un umbral (*threshold*) donde se buscará la correspondencia lineal con el punto del arreglo, y el índice inicial desde donde encontrará el cruce por el umbral que se definió. La función trata el arreglo como una función de coordenadas x y y donde las abscisas son los índices o posiciones del arreglo y las ordenadas los valores de la medición del canal. La función se encarga de encontrar el valor de índice correspondiente al valor especificado de umbral y

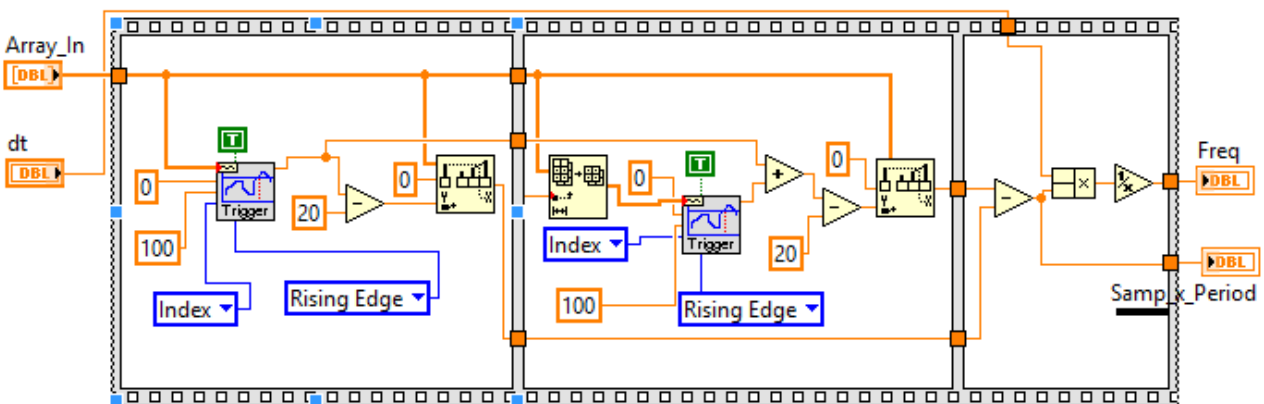


Fig. 3.17 Diagrama de bloques de la función *Freq_Interpolation*.

devuelve el valor del índice de manera fraccional mediante una interpolación lineal utilizando la ecuación (3.8) donde el umbral es igual a cero por lo que $y=0$. Como índices iniciales se utilizaron las posiciones de cruce por cero de la función *Graph and Trim Signal*. La implementación de la interpolación permite conocer el punto medio entre dos puntos conocidos, se supone que la onda senoidal muestreada se comporta como una recta entre dos muestras debido a la alta tasa de muestreo utilizada, por lo que este método ofrece una medición precisa de la frecuencia de la señal de referencia que se muestra, mediante un indicador, de manera permanente en el panel frontal de la aplicación.

$$x = (x_1 - y_1) \frac{x_2 - x_1}{y_2 - y_1} \quad (3.8)$$

donde:

(x_1, y_1) es el punto antes del cruce por cero.

(x_2, y_2) es el punto después del cruce por cero.

Por otra parte, también se implementa el cálculo del valor RMS de la señal de referencia de manera permanente, con fines de revisar si el valor RMS se encuentra fuera de un margen determinado (en el caso predeterminado este margen se establece dentro de $\pm 5\%$ del valor nominal), y si esta condición se cumple, se procede a realizar un registro de datos de todas las señales medidas, se utiliza el control *Log to disk* para habilitar dicha función de manera alterna al control manual. Con el objeto de llevar un seguimiento del tiempo que ha tomado el registro de datos en la memoria no volátil del dispositivo, se implementó una función llamada *Clock_Sub_VI*. Esta función se encarga de calcular el tiempo que ha transcurrido desde que se activó el registro de datos con el control *Log to disk*. Para lograrlo, esta función necesita como parámetros de entrada el tamaño del arreglo de datos adquiridos, el número de señales adquiridas, el tiempo de ejecución del ciclo de adquisición de datos del

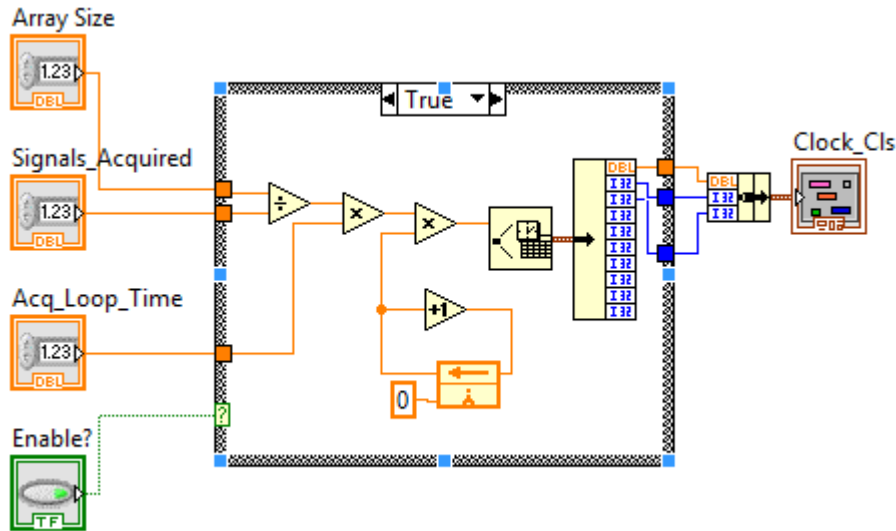


Fig. 3.18 Función de medición del tiempo transcurrido del registro de datos.

FPGA, y un control booleano para iniciar la función. La forma en que opera el diagrama de la Fig. 3.18 es utilizando la división del tamaño del arreglo y el número de señales adquiridas para obtener el número de datos obtenidos por señal. Posteriormente, este dato se multiplica por el tiempo del loop de adquisición de datos, obteniendo en segundos el período de muestreo por señal. Finalmente esta constante se multiplica por un contador que se incrementa en cada iteración del ciclo de procesamiento. El número de segundos resultante se convierte a un formato de segundos, minutos, mediante la función de LabVIEW® *Seconds to Date/Time* que contiene un clúster con los elementos resultantes de la conversión. Esta función puede ser implementada tanto en tiempo real como en modo fuera de línea debido a que la medición del tiempo no la realiza con el reloj del procesador donde se esté ejecutando el programa, sino que utiliza el tiempo con el cual se realizó el muestreo de las señales en el FPGA.

Es importante mencionar que, mientras las operaciones del ciclo consumidor se están realizando, el ciclo de adquisición o productor no tiene actividad, debido a que sólo se puede ejecutar un proceso a la vez. En este punto se almacenan nuevos datos de adquisición en el buffer tipo FIFO. Una vez que el ciclo consumidor termina una iteración, el ciclo productor realiza el emplazamiento de datos que se transmiten desde el FPGA. En el Apéndice A se muestra completo el diagrama de bloques del programa de adquisición y monitoreo en tiempo real.

3.4.1.3.3.1 Funciones de cálculo y visualización

La selección de la función de cálculo se determina mediante una estructura en el lenguaje de programación gráfico llamada *Case Structure*, la cual tiene la misma funcionalidad de una estructura case utilizada en los lenguajes basados en texto. En el programa desarrollado la condición para escoger el caso que se ejecutará se determina en la interfaz gráfica mediante un control de pestañas o tabulador. En el panel frontal (interfaz gráfica) del programa se cuentan con pestañas rotuladas con la operación que se desee llevar a cabo y desplegar en pantalla. A continuación se explican cada una de estas pestañas y el algoritmo que se implementó.

- Valor RMS. Este caso se ejecuta en la pestaña llamada *RMS Values* mostrada en el panel frontal, el diagrama de bloques correspondiente a esta opción se muestra en la Fig. 3.19 A). El cálculo del valor RMS de voltaje se obtiene mediante la ecuación (3.9) [Oppenheim V. y Schafer W., 2010].

$$\psi_x = \sqrt{\frac{1}{n} \sum_{i=0}^{n-1} |x_i|^2} \quad (3.9)$$

donde:

- ψ_x es el valor RMS.
- n es el número de elementos en x .
- x_i es el i-ésimo elemento de x .

Este algoritmo se implementó mediante la función o subVI llamado *RMS* el cual recibe como parámetro un arreglo de $n \times 1$ elementos y calcula el valor RMS con la aplicación de la ecuación (3.9). En la Fig. 3.19 B) se muestra el diagrama de bloques implementado para el cálculo del valor RMS. Se utiliza una función llamada *autoindexado*; esta función sirve para determinar automáticamente el número de veces que se ejecuta un ciclo *for* en el lenguaje gráfico LabVIEW® mediante el tamaño del arreglo que se conecte a la entrada del ciclo. Como se puede ver en la figura, cuando la opción de *autoindexado* está activada, la conexión entre el arreglo de entrada y el ciclo es un cuadrado con paréntesis. Una vez dentro del ciclo, la opción de *autoindexado* automáticamente toma uno por uno los elementos del arreglo de entrada, denotado como *Array Input* y realiza la suma de los cuadrados de cada uno de los valores del arreglo. Lo anterior se implementa mediante registros (denotados en el diagrama de la figura como flechas conectadas en los extremos del ciclo) que guardan la suma de cuadrados de una iteración anterior. Posteriormente, se toma el valor del contador del ciclo para obtener el valor del número de iteraciones (n) y obtener su inversa, multiplicar por la sumatoria y, finalmente obtener la raíz cuadrada de estos cálculos como lo indica la ecuación (3.9).

La función RMS descrita anteriormente se declara como una función reentrante dentro del entorno de programación de LabVIEW®, lo que significa que esta función puede ser llamada en diferentes partes del código lo que provoca que se creen varias instancias de la misma función en donde sea requerida. Es necesario que ésta, así como la mayoría de funciones utilizadas en la parte de tiempo real, sean declaradas como funciones reentrantes, ya que en este caso, como se ve en la Fig. 3.19 A), la misma función se utiliza para las señales de corriente y voltaje. Una vez que se tienen los valores RMS de las señales escaladas y recortadas a un ciclo, éstos se grafican en un indicador del panel frontal contra el tiempo, para observar el perfil RMS.

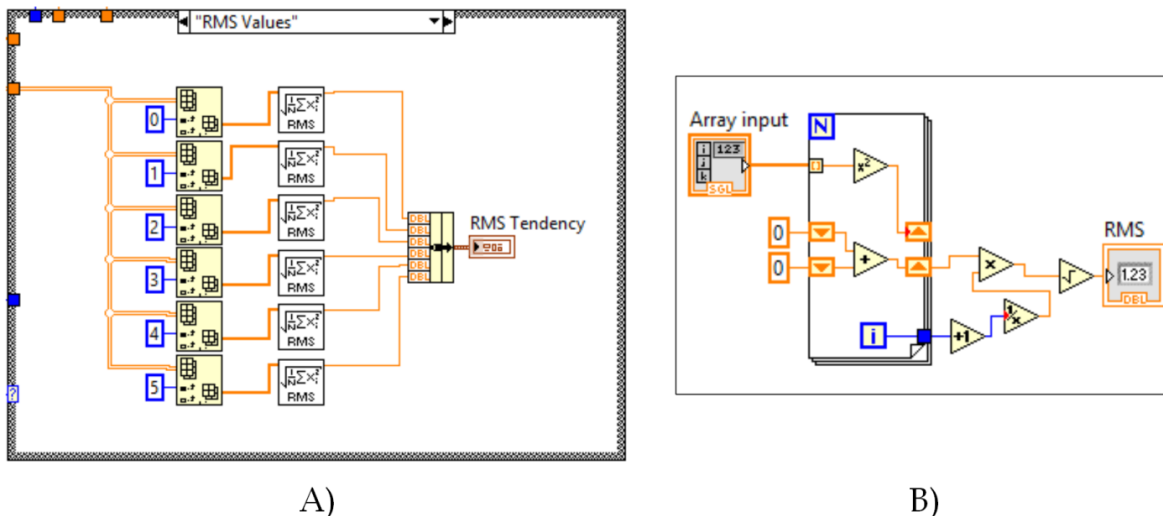


Fig. 3.19 A) Diagrama de bloques de la pestaña de cálculo de RMS, B) Función RMS.

- Valores de potencia y medición de energía. En esta sección del código se muestra la pestaña llamada *Power Values* dentro del panel frontal. En este caso se utiliza un *subVI* que tiene como entrada los arreglos de las señales a analizar. En principio el algoritmo calcula el espectro de correlación cruzada de dos señales de entrada (voltaje y corriente) mediante la transformada rápida de Fourier (FFT, por sus siglas en inglés “Fast Fourier Transform”) como se muestra en la ecuación (3.10). El análisis de correlación cruzada permite determinar la relación entre dos series en el tiempo en función de la frecuencia. De la evaluación de esta función se deriva un arreglo que contiene la secuencia compleja S_{xy} .

$$S_{xy} = \frac{1}{n^2} F^* \{X\} F \{Y\} \quad (3.10)$$

donde:

S_{xy} Representa la secuencia compleja de salida del espectro de correlación.

n Es el número de muestras del cual se componen las secuencias de entrada X y Y.

Como se muestra en (3.10), el espectro de correlación cruzada consiste en el producto de la transformada de Fourier conjugada del arreglo X, por la transformada de Fourier de la serie Y, multiplicado por el recíproco del número de muestras al cuadrado. Como resultado, se tiene el espectro que muestra las relaciones en magnitud y fase de ambas series. De manera particular para el caso del cálculo de las potencias del generador se parte del hecho, de que al obtener el producto de los fasores de voltaje y corriente conjugada se obtiene la potencia compleja. Por otra parte la definición de la transformada de Fourier mostrada en (3.15) obtiene la magnitud y el ángulo de la señal en el tiempo en unidades rms, por lo que al realizar la operación mostrada en (3.10) para la corriente y voltaje en terminales del generador, se obtiene el producto de los fasores de corriente y voltaje, calculando así la potencia compleja. En la

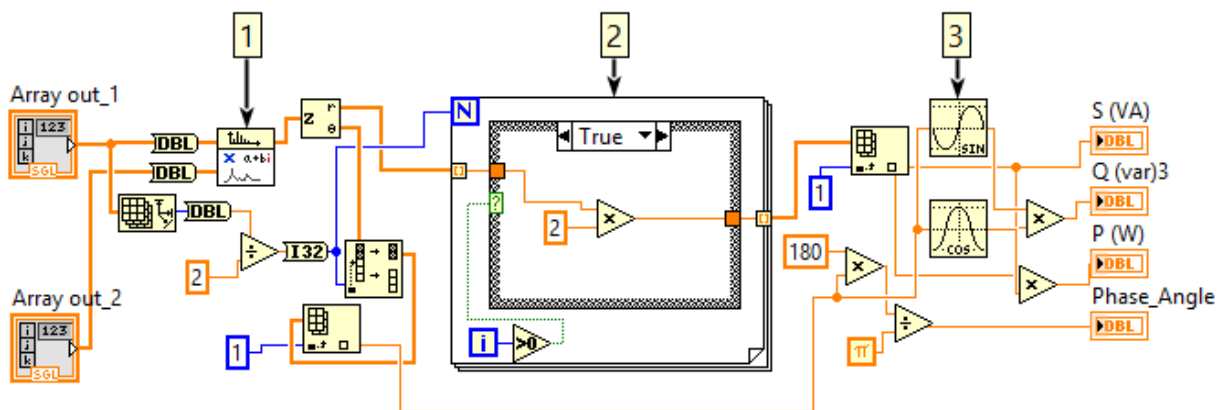


Fig. 3.20 Diagrama de bloques de la función de cálculo de potencia.

expresión (3.10) se reescribe en términos de potencia compleja con los fasores de voltaje y corriente en la ecuación (3.11) .

$$S[l] = E[V[l]I^*[l]] = |S[l]|e^{j\theta_V[l]} \quad (3.11)$$

$$\theta_{VI}[l] = \theta_V[l] - \theta_I[l] \quad (3.12)$$

donde $V[l]$ e $I[l]$ son las transformadas discretas de Fourier de las series muestreadas periódicamente $v[n]$ e $i[n]$, l representa la frecuencia discreta, y E denota el operador del valor esperado. En este caso se toma como valor esperado el primer valor de cada arreglo del resultado de la transformación, ya que este contiene la media del vector de salida [NI, 2015a]. En la ecuación (3.12) θ_{VI} se le conoce como el espectro de fase, y contiene la información de fase en la forma de diferencias angulares. El espectro de fase en este caso representa la diferencia angular entre voltaje y corriente a la frecuencia discreta l [Taekhyun et al., 2005]. Este método de cálculo de potencias en el sistema eléctrico de potencia se utiliza ampliamente en estudios de interarmónicos que se producen por convertidores de potencia que generan frecuencias que no son múltiplos enteros de la armónica fundamental [Yacimini, 1996], además de la misma manera se calcula el ángulo de fase entre componentes armónicas de las señales de entrada.

La función utilizada para calcular el espectro de correlación cruzada tiene como salida el espectro de ambos lados alrededor de la componente de DC. Es importante resaltar que al utilizar la transformada de Fourier discreta se obtiene un intervalo de líneas de frecuencia simétricas al eje de la componente de DC, es decir, que la mitad del espectro pertenece a frecuencias negativas mientras que la otra mitad a frecuencias positivas, por lo que la salida sin procesar de esta función se llama espectro de frecuencias de ambos lados.

Como se puede ver en la Fig. 3.20, se tienen como entradas dos arreglos correspondientes a las señales. A continuación se aplica la función de LabVIEW® de espectro de correlación cruzada (Fig. 3.20-1) la cual tiene como salida un arreglo con el espectro calculado de ambos lados en forma rectangular, y posteriormente se utiliza una función que convierte los números complejos del arreglo a forma polar. Para tener el espectro de un solo lado, se obtiene el tamaño del arreglo y se divide entre dos para utilizarse en una función que se encarga de dividir un arreglo en desde el punto especificado. Una vez que el arreglo del ángulo del espectro se dividió en las componentes de interés (frecuencias positivas) se obtiene el primer valor del mismo arreglo que representa el desfase angular entre las dos señales. Para la magnitud del arreglo del espectro se utiliza el tamaño del arreglo entre dos, como se realizó con la fase anteriormente, para descartar los valores repetidos correspondientes a las frecuencias negativas. Con este valor se entra a un ciclo *for* (Fig. 3.20-2) donde a cada elemento del arreglo desde 1 (sin tomar en cuenta el componente DC)

hasta la mitad del mismo se multiplica por dos, para tener la amplitud de potencia deseada. Posteriormente se multiplica la magnitud de la potencia compleja (en unidades de VA) por el coseno y el seno del ángulo de desfase para calcular la potencia activa y reactiva como se muestra en las ecuaciones (3.13) y (3.14) respectivamente.

$$P[l] = S[l] \cos \theta_{\nu} [l] \quad (3.13)$$

$$Q[l] = S[l] \sin \theta_{\nu} [l] \quad (3.14)$$

Finalmente el ángulo se convierte de radianes a grados para fines de despliegue en pantalla (Fig. 3.20-3). Dentro del programa se ejecuta una rutina como la mostrada en la Fig. 3.20 (esta función se creó como un subVI con el nombre *1Phase Power*) para cada una de las fases, para después sumar las potencias y mostrar tanto las potencias por fase, como la trifásica. Este algoritmo es implementado mediante un bloque de LabVIEW® y realiza la transformada de Fourier en tiempo discreto mediante la expresión (3.15).

$$X(k) = \sum_{n=0}^{N-1} x(n) e^{-j \frac{2\pi nk}{N}} \quad \text{para } n = 0, 1, 2, \dots, N-1 \quad (3.15)$$

donde:

$X(k)$ es el arreglo de datos que indica la magnitud de cada frecuencia de la señal de entrada $x(n)$ [V² rms].

N es el número de elementos en el arreglo $x(n)$.

$x(n)$ es el arreglo de datos muestreado de entrada $x(n)$ [V].

El arreglo obtenido aplicando el algoritmo mostrado en (3.15) indica el contenido de la señal en las frecuencias, que se determinan desde la frecuencia dc, es decir 0 Hz, hasta la frecuencia determinada por (3.16).

$$\frac{f_s}{2} - \frac{f_s}{N} \quad (3.16)$$

Los intervalos de frecuencia o líneas de frecuencia se determinan mediante la ecuación (3.17). Se puede notar que la resolución de las líneas de frecuencia es función de la frecuencia de muestreo y el número de muestras de la señal de entrada, por lo que para aumentar la resolución máxima de líneas de frecuencia se eligió aumentar el número de muestras de la señal, debido a que el tiempo de muestreo en el sistema de adquisición y análisis diseñado es constante y se encuentra cerca de su límite máximo de muestreo.

$$\Delta f = \frac{f_s}{N} \quad (3.17)$$

donde:

Δf es el intervalo o resolución máxima de líneas de frecuencia del espectro de la señal de entrada [Hz].

Dentro del ambiente de desarrollo (LabVIEW®) se cuentan con bloques previamente contruidos que realizan ciertas tareas específicas. Se utiliza un bloque para calcular el espectro de la señal de interés. En este bloque se determina de manera automática el uso de la FFT mediante la evaluación del tamaño del arreglo de entrada, de forma que si el tamaño de este arreglo no es una potencia de 2 no se utiliza la FFT, sino la definición directa mostrada en la ecuación (3.15). Este último cálculo generalmente requiere N^2 multiplicaciones complejas, mientras que el algoritmo de la FFT requiere solo $(N/2) \log_2 N$ multiplicaciones complejas, donde N es el número de puntos de la señal de entrada [Oppenheim V. y Schafer W., 2010].

Para las pruebas realizadas con el sistema mostradas en el capítulo 4, se cumple lo siguiente, utilizando las expresiones (3.16) y (3.17) con $N=340$, $F_s=49\mu s^{-1}$ se obtiene una resolución en las bandas de frecuencia de 60.024 Hz y una frecuencia máxima en el espectro de 101.441 kHz. Cabe recordar que la variable N se obtiene ajustada a un ciclo de la señal, sin importar la frecuencia de muestreo, debido al uso de la función de recorte a un ciclo de las señales de entrada. Esto tiene como consecuencia que el espectro de magnitud de los componentes armónicos sea obtenido con una resolución de bandas en múltiplos del primer armónico. La norma [IEC, 2009] establece, para fines de monitoreo de calidad de la energía, que los instrumentos de medición clase A deben de medir al menos hasta la 50ª armónica. Este orden de armónica tiene una frecuencia, en el caso de sistemas a 60 Hz de 3 kHz, por lo tanto la frecuencia máxima en el espectro cumple con el requerimiento mostrado en la norma. A pesar de poder mostrar hasta la armónica número 169 (correspondiente a 101.441 kHz) se muestra solo hasta la armónica 51 por motivos de utilización de los recursos del sistema embebido para despliegue en pantalla y envío de datos.

Es importante mencionar que este algoritmo puede ser utilizado para obtener el ángulo de fase entre dos señales; en este caso se muestran las relaciones entre voltaje y corriente de una fase para obtener los datos de potencia por fase. Se utiliza el mismo procedimiento para obtener el ángulo de carga. En lugar de analizar el arreglo de tensión y corriente, se utilizan los arreglos del voltaje en la fase A y la medición de la posición del rotor. Este resultado se muestra en el panel frontal en forma de gráfica contra tiempo así como en un indicador digital. Esta metodología para el cálculo del ángulo de carga se compara con la medición en el dominio del tiempo que se explica más adelante. Para la medición de energía se utilizan los valores de potencia activa generados en cada intervalo de cálculo. Con estos dos datos se obtiene el área bajo la curva de potencia activa, finalmente se muestra el valor calculado a cada intervalo de cálculo en unidades kW/h.

- Cálculo del ángulo de carga.

En esta parte del trabajo se explica el método utilizado para medir el ángulo de carga. El ángulo de voltaje interno y el ángulo de carga de un generador es medido mediante las señales de la posición del rotor y del ángulo del voltaje en terminales. Este método tiene una buena precisión, y es adecuado para medir el ángulo de carga en tiempo real cuando el sistema de potencia está sujeto a un disturbio y la frecuencia [IEEE, 2011]. Para medir el ángulo de voltaje interno y el ángulo de carga, las señales de entrada al sistema de adquisición de datos y monitoreo incluyen los voltajes en terminales y corrientes del generador, y una señal que representa la posición del rotor, todo con respecto a la misma referencia.

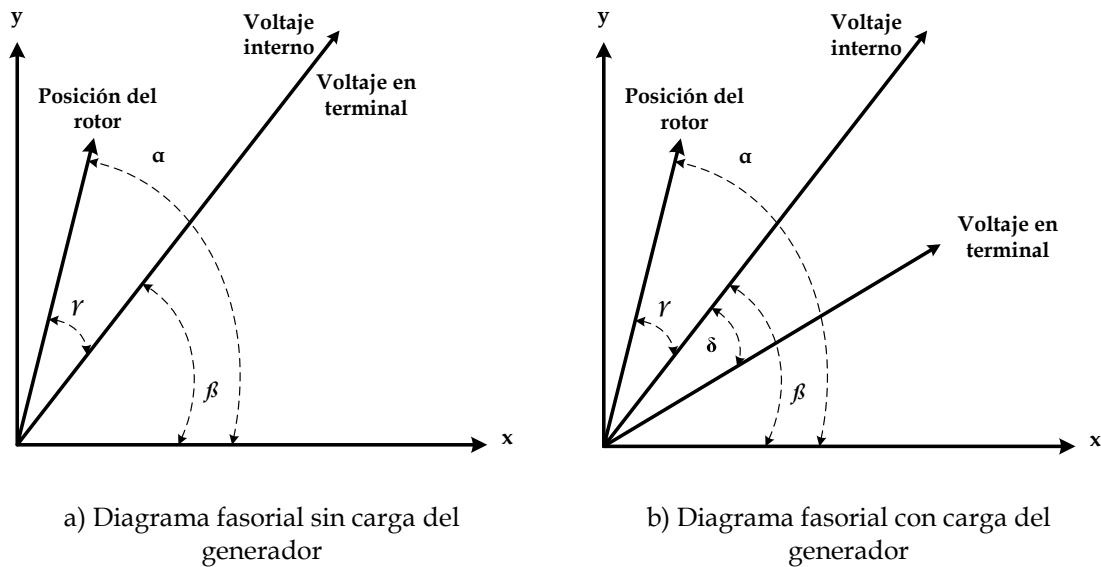


Fig. 3.21 Proceso de medición del ángulo de carga (Adaptado de [IEEE, 2011]).

Cuando el generador funciona sin carga, el ángulo de carga tiene un valor muy cercano a cero, y el diagrama fasorial en este caso se muestra en la figura Fig. 3.21a. Bajo condiciones sin carga, el ángulo de voltaje en terminales es el mismo que el ángulo de voltaje interno en el generador. El desplazamiento angular γ es la diferencia entre los ángulos α y β como se muestra en la Fig. 3.21a [IEEE, 2011].

El ángulo de carga del generador δ está dado por la diferencia entre el ángulo de voltaje interno β y el voltaje en terminales del generador [IEEE, 2011] como se muestra en la figura Fig. 3.21b. Para determinar el valor del ángulo de carga de manera analítica es necesario utilizar el diagrama fasorial de la máquina síncrona, el cual se muestra en la Fig. 3.22.

De la Fig. 3.22 podemos deducir que el voltaje interno E_q detrás de la reactancia síncrona en el eje en cuadratura x_q es:

$$E_q \angle \delta = V_t \angle 0 + r_a I_t \angle \theta + j x_q I_t \angle \theta \quad (3.18)$$

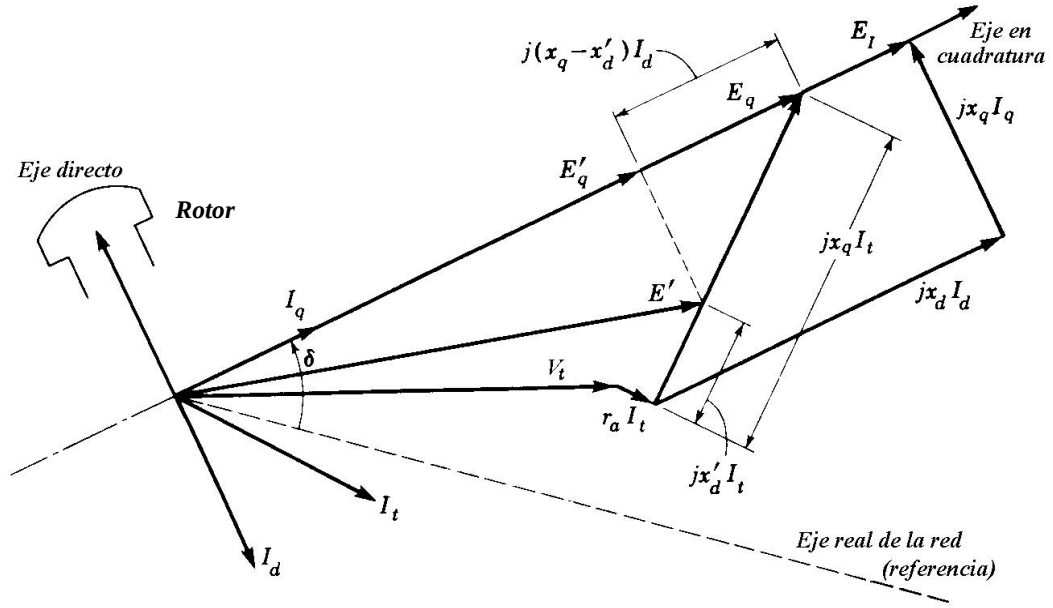


Fig. 3.22 Diagrama fasorial de una máquina síncrona de polos salientes.
(Adaptado de [Ruiz y Olgún, 1995]).

De donde:

- E_q es el voltaje interno [V].
- δ es el ángulo de carga eléctrico del rotor [°].
- V_t es el voltaje en las terminales de la máquina síncrona [V].
- I_t es la corriente de línea [A].
- θ es el ángulo entre la corriente y el voltaje en las terminales de la máquina [°].
- x_q es la reactancia de cuadratura [Ω].
- r_a es la resistencia de armadura de la máquina síncrona [Ω].

La ecuación (3.18) cambia debido a que la resistencia de armadura de la máquina síncrona r_a es muy pequeña y para los cálculos del ángulo de carga es despreciable:

$$E_q \angle \delta = V_t \angle 0 + j x_q I_t \angle \theta \quad (3.19)$$

La reactancia síncrona en el eje de cuadratura x_q se puede estimar a partir de la reactancia síncrona en el eje directo x_d . Para la máquina de polos salientes $x_q = 0.6 x_d$, mientras que para la máquina de polos lisos $x_q = x_d$ [Roepfer, 1985], [Juárez et al., 2009].

Esto es debido a las diferencias en el entrehierro que presentan los dos tipos de rotores de la máquina síncrona. El ángulo de carga es el ángulo del voltaje E_q resultante de la ecuación (3.19).

De manera particular, la función que se presentará y explicará más adelante en esta sección, recibe el arreglo del voltaje de fase, así como los pulsos producidos por el sensor de proximidad para el rotor de la máquina. En la Fig. 3.23 y la Fig. 3.24, se muestran las señales recortadas con respecto a la señal de referencia, en este caso el voltaje, para dos casos de carga en el generador síncrono. El voltaje se filtra mediante un filtro pasa bajas para evitar falsos disparos por cruces por cero ya que se utiliza una función de interpolación; posteriormente estas señales se utilizan para obtener el desfase en grados, como se explica posteriormente.

En la Fig. 3.23 se indican con marcadores, los cruces por cero y el valor calculado correspondiente a la muestra fraccionaria utilizando interpolación lineal para la condición sin carga, durante las pruebas a la máquina educativa de 5 kVA. El algoritmo implementado durante esta prueba con los valores de cruce por cero obtenidos y utilizando la ecuación es equivalente a un desfase entre señales de: 96.04° .

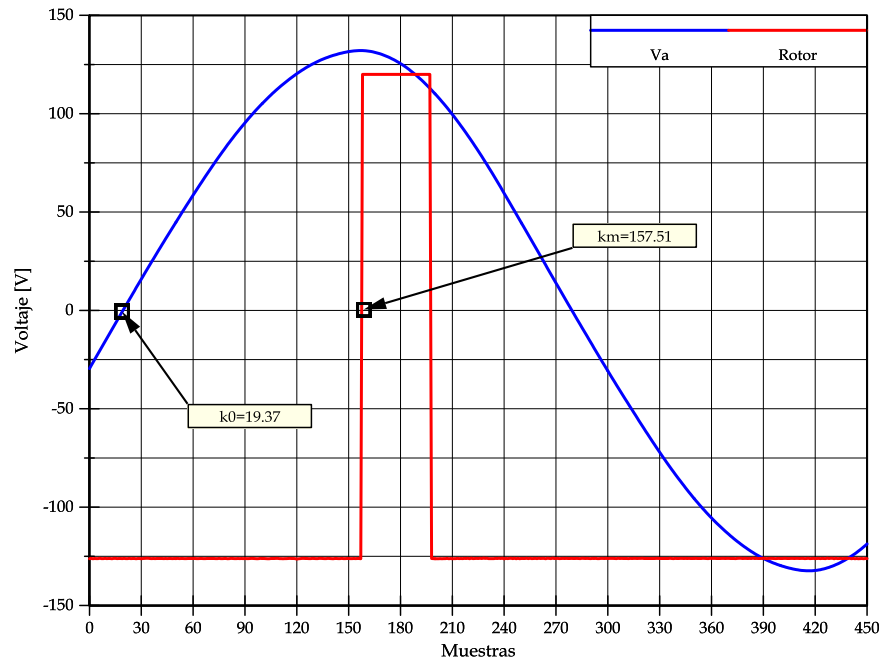


Fig. 3.23 Señales adquiridas para obtener el ángulo de carga en la máquina síncrona (caso sin carga).

En la Fig. 3.24 se muestran las señales que requiere la función diseñada e implementada para el cálculo de carga dentro del programa principal. En este caso se muestran las señales de posición de rotor y voltaje obtenidas durante pruebas a la máquina educativa de 5 kVA, para una condición de carga determinada por los cruces por cero y la ecuación (3.20). Con los valores $k_0=19.34$ y $k_m=190.51$ correspondientes a las muestras fraccionales se obtiene un desfase de 114.74° .

Es importante que la función de cálculo de ángulo de carga sea capaz de poder calibrarse con respecto a un valor específico, con respecto a la condición sin carga. Como se pudo notar en la Fig. 3.23, correspondiente a una condición sin carga, el valor obtenido fue de 96.04° , en realidad este valor equivale a un ángulo de carga muy cercano a 0° . Por este motivo la función de cálculo incorpora una opción para que el usuario establezca, de manera manual o de manera automática (mediante el uso del promedio de los últimos valores calculados), el ángulo de carga correspondiente a la condición sin carga con el fin de que este valor sea sustraído en los cálculos posteriores. Una vez que se realiza el ajuste el programa calcula y despliega un ángulo cercano a cero para el caso de la Fig. 3.23, y un valor de 18.70° para el caso con carga mostrado en la Fig. 3.24.

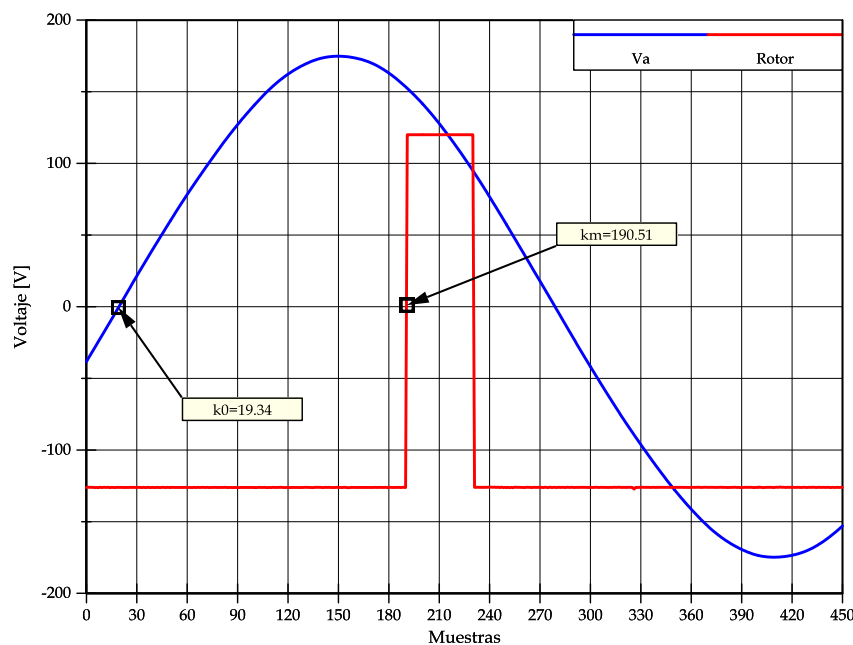


Fig. 3.24 Señales adquiridas para obtener el ángulo de carga en la máquina síncrona (caso con carga).

La sección del programa encargada de realizar el cálculo del ángulo de carga se denota con el título de *Load Angle* en la pestaña correspondiente del panel frontal. Se implementó la función llamada *Phase_Interpolation*, ésta se encarga de calcular, mediante interpolación, cruces por el umbral durante una pendiente positiva. Una vez que se obtienen las locaciones de los cruces por cero, se obtiene la diferencia de fracciones de muestras entre estos eventos para dos señales, utilizando la misma función que se usó para el cálculo de frecuencia para realizar interpolaciones lineales. En primer lugar, la función busca el primer cruce por cero de la señal de referencia, posteriormente empieza a buscar desde la misma posición un cruce por cero de la segunda señal. Al obtener estas dos fracciones de muestra se calcula la diferencia entre

ellas. Por último se utiliza la ecuación (3.20) para convertir a grados eléctricos el desfase obtenido en fracciones de muestra, considerando las muestras por ciclo de la función de cálculo de frecuencia.

$$\delta = \frac{(k_m - k_o) 360^\circ}{k_{ciclo}} \quad (3.20)$$

donde:

k_o es la muestra fraccional calculada para el primer cruce por cero.

k_m es la muestra fraccional calculada para el segundo cruce por cero.

k_{ciclo} son las muestras fraccionales por cada ciclo de la señal de referencia.

δ es el ángulo de carga [°].

En la Fig. 3.25 se muestra la implementación de la función dentro del programa principal. Sus entradas se componen de los dos arreglos de las señales a comparar y el número de muestras por periodo, obtenido de la función *Freq_Interpolation*. Este valor es el número de muestras por ciclo de la señal de referencia antes de multiplicarse por el tiempo de muestreo. Con este procedimiento se evita depender directamente del tiempo de muestreo dentro de la función, debido a que este valor está implícito en las muestras por periodo que envía la función de cálculo de frecuencia. Después de la función *Phase Interpolation* se implementa una rutina que se encarga de ajustar el ángulo inicial cuando la máquina síncrona se encuentra en vacío, se espera que este ángulo tenga una magnitud considerable, debido a que la adquisición

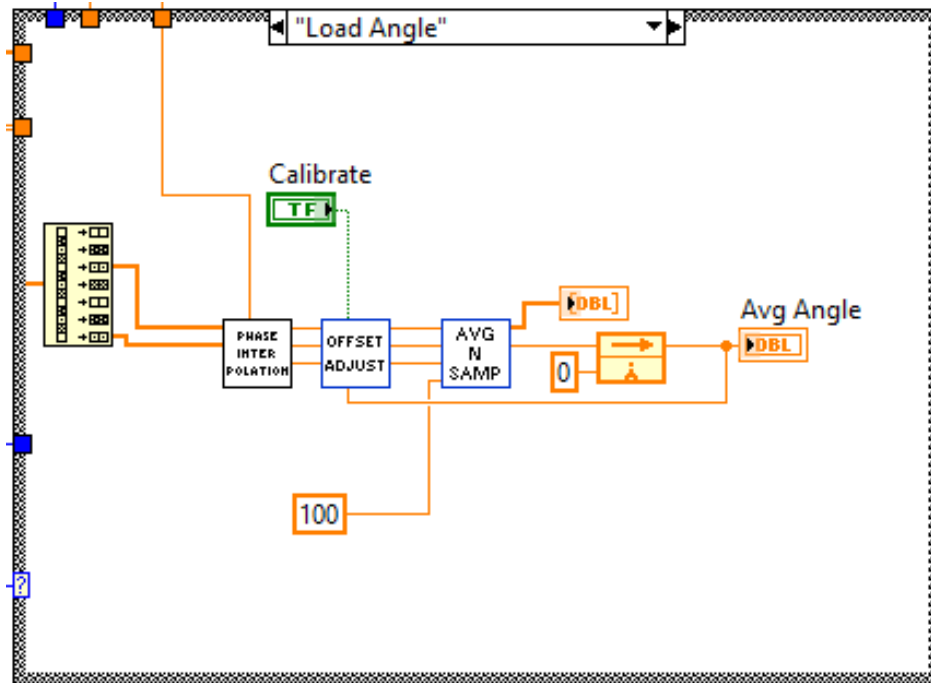


Fig. 3.25 Diagrama de bloques de la opción de cálculo de ángulo de carga.

de la señal del rotor se realiza dos muestras después de la de tensión (es decir, no se muestrean simultáneamente), además de que la máquina aunque opere en vacío existe un valor de ángulo de carga pequeño. Por lo tanto, es necesario corregir el valor en vacío con un determinado ángulo desconocido, este valor desconocido es calculado por la rutina llamada *Offset Adjust*. Esta función necesita como parámetros de entrada los ángulos calculados por la función *Phase Interpolation* así como un valor de ángulo promedio de cálculos anteriores. Como salida se obtiene el ángulo de carga instantáneo corregido.

Para la corrección del ángulo se creó una función llamada *Average n Samples*, la cual calcula un promedio de los últimos n valores medidos, donde n es un parámetro ajustable, y se toma un valor de 100. Cuando se genera un valor promedio se puede accionar el control llamado *Calibrate* para tomar el valor promedio y restarlo a cada cálculo obtenido desde ese punto en adelante. Para el cálculo del valor promedio se utiliza un contador que se incrementa cada que hay un nuevo cálculo de ángulo; se utiliza dicho contador para emplazar el ángulo en un arreglo con la posición del contador. Al llegar a cien muestras, el contador se hace cero y se obtiene la sumatoria del arreglo para dividirlo entre el tamaño del arreglo, y así obtener el promedio de las mediciones realizadas. Este valor se guarda en un registro hasta que se obtengan otros cien cálculos y se realice el promedio de nuevo. Esta parte del código se muestra en la Fig. 3.25 después de la función para ajustar el ángulo en vacío. Cabe mencionar que la función para calcular el ángulo de carga tiene la capacidad de obtener hasta tres valores de ángulo por bloque de datos que procesa; este número de cálculos se basa en que la ventana de tiempo de datos adquirida es de 64 ms como se explicó en la sección 3.4.1.3.1 *Inicialización y configuración del programa del FPGA*.

En la Fig. 3.26 se muestra el diagrama de bloques para el cálculo del ángulo de carga, como entrada se tienen los arreglos recortados a un ciclo con respecto al

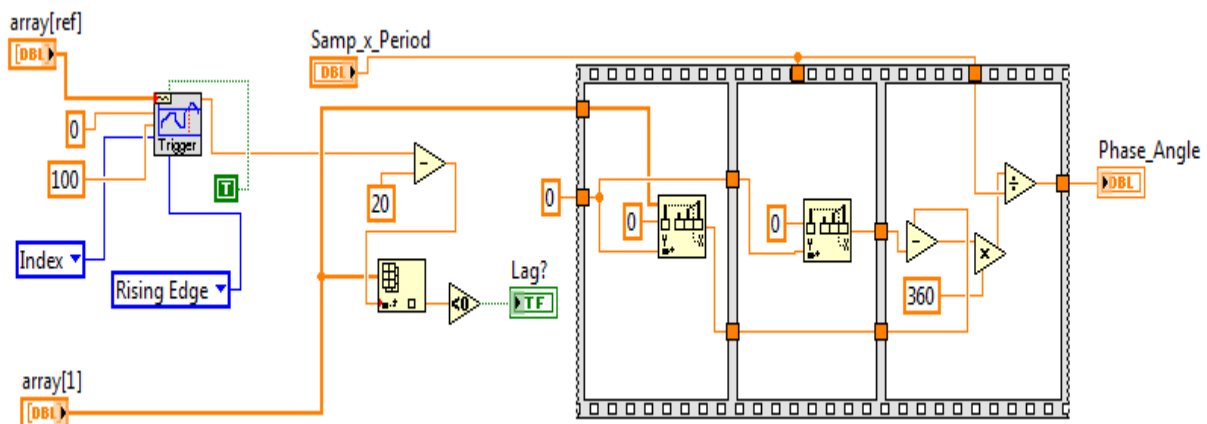


Fig. 3.26 Diagrama de bloques la función para calcular el ángulo de carga.

voltaje de la fase A, de las señales de voltaje y posición del rotor. Parámetros de la señal del rotor y señales sin procesar. Esta opción del panel frontal se encarga de obtener y mostrar los parámetros relacionados con la medición de la señal del rotor y de mostrar las señales tal y como fueron muestreadas por el convertidor analógico-digital. Para cumplir con el primer objetivo se tomó como entrada el arreglo de datos recibidos desde el FPGA, posteriormente se separa del arreglo principal las mediciones del rotor utilizando la función de diezmar arreglo. Una vez obtenido el arreglo de la posición del rotor se introduce como parámetro a la función *Freq_Interpolation*, con la cual se obtiene la frecuencia de la señal, con lo que multiplicando por 60 y dividiendo entre las marcas que registra el sensor, se obtienen las revoluciones por minuto (RPM); también se calcula y muestra el período de la señal con el recíproco del cálculo de frecuencia (Fig. 3.27).

- Distorsión armónica. Para esta sección se toma la salida de la función Graph and Trim Signal que consiste del arreglo $2 \times n$ dimensional que contiene todas las mediciones recortadas a un número de ciclos determinado. Se utiliza una función dentro de las herramientas de procesamiento de señales de LabVIEW® llamada "*Harmonic Distortion Analyzer*". Esta subrutina o función lleva a cabo un estudio completo de armónicas. La salida de la función envía la amplitud de todos los componentes armónicos, y la distorsión total armónica (THD). Esta función es capaz de calcular la amplitud de componentes hasta la armónica diecinueve. Se muestran en el panel frontal los indicadores gráficos de distorsión por componente así como un indicador

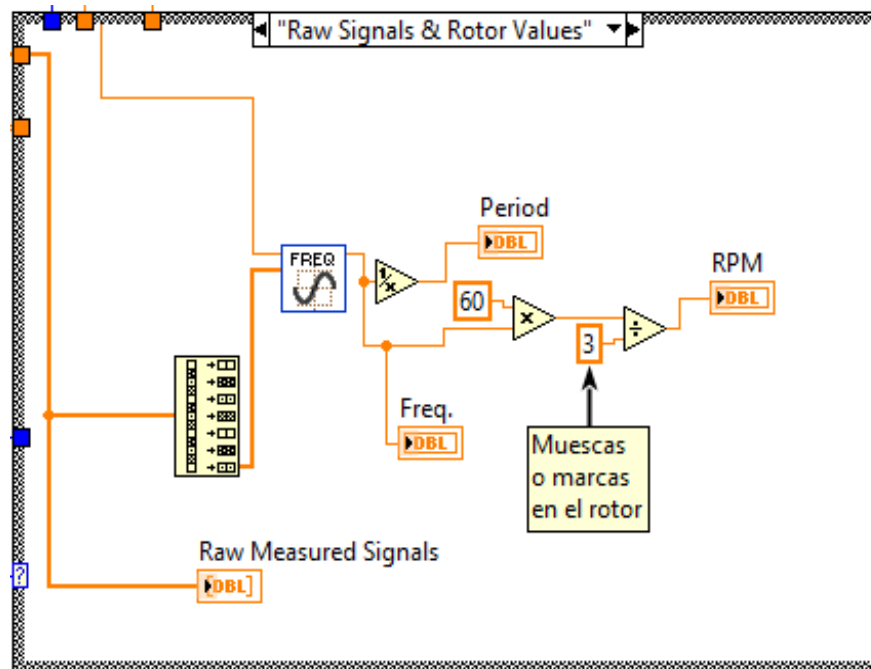


Fig. 3.27 Diagrama de bloques opción parámetros de la señal del rotor y señales sin procesar.

- Para las señales sin recortar se utiliza una función dentro de las herramientas de LabVIEW® llamada *Waveform Create*; dicha función, como su nombre lo indica, se encarga de crear un arreglo de datos tipo *Waveform*, el cual es un tipo de variable especial en LabVIEW® que incluye parámetros propios de la forma de onda como son: arreglo que contiene los datos de medición, tiempo de muestreo (denotado como dt), y el tiempo inicial (t_0). A la salida de esta función se tiene un arreglo de tipo *waveform* por cada señal medida. Dichos arreglos se grafican en el panel frontal del programa.

Por su parte, las ondas ajustadas o recortadas se muestran en la pestaña correspondiente. Finalmente, fuera de la estructura *case* se escriben o leen valores de configuración y monitoreo como son: salida digital (*Dig_Out*), señal de paro (*Stop*) como escritura, y tiempo de ejecución del FPGA (*FPGA Loop*), tiempo de ejecución del ciclo productor (*Loop_Time_RT*) como lectura. En cuanto a la evaluación del desempeño del programa se incluye, como en el ciclo productor, una función que calcula la diferencia de ticks entre iteraciones para obtener el tiempo que tarda en ejecutarse cada iteración.

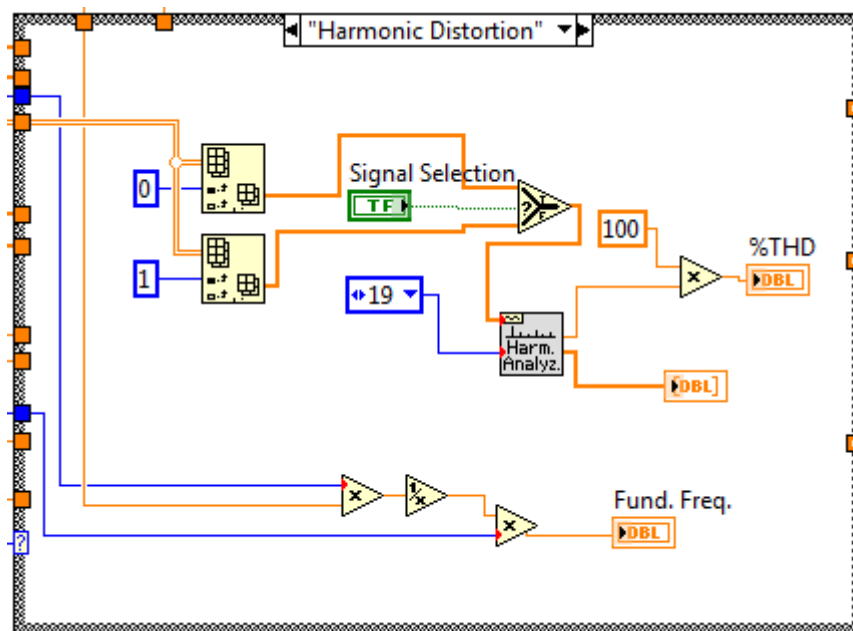


Fig. 3.28 Diagrama de bloques opción *Harmonic Distortion*.

- Panel frontal. Para controlar la aplicación y establecer los parámetros de configuración de la aplicación en tiempo real y el FPGA, es necesaria una interfaz de usuario. En el ambiente de desarrollo de LabVIEW® se manejan dos ventanas, una para el código gráfico llamada diagrama de bloques, y otra para la visualización y control de las variables del programa llamada panel frontal. Cabe mencionar que todas las formas de onda que se muestran en las siguientes figuras fueron adquiridas con una fuente de prueba trifásica (ARTES 300 de KoCos), antes de realizar las mediciones en laboratorio, por lo que se obtienen señales sin distorsión como se verá más adelante. En la Fig. 3.29 se muestra la interfaz mencionada (panel frontal) indicando con números cada sección, las formas de onda obtenidas se generaron con fuentes de corriente y voltaje trifásicas de prueba. A continuación se describen las secciones que lo componen y se explica su relación con el diagrama de bloques.

- En esta parte del panel frontal se encuentran las diferentes opciones de visualización y cálculo ordenadas en forma de pestañas, que seleccionan el caso en la estructura de programación. En la primer pestaña se gráfica la tendencia de los valores RMS calculados. La segunda pestaña corresponde a la visualización de todas las señales adquiridas recortadas a un ciclo de la señal de referencia, estas señales

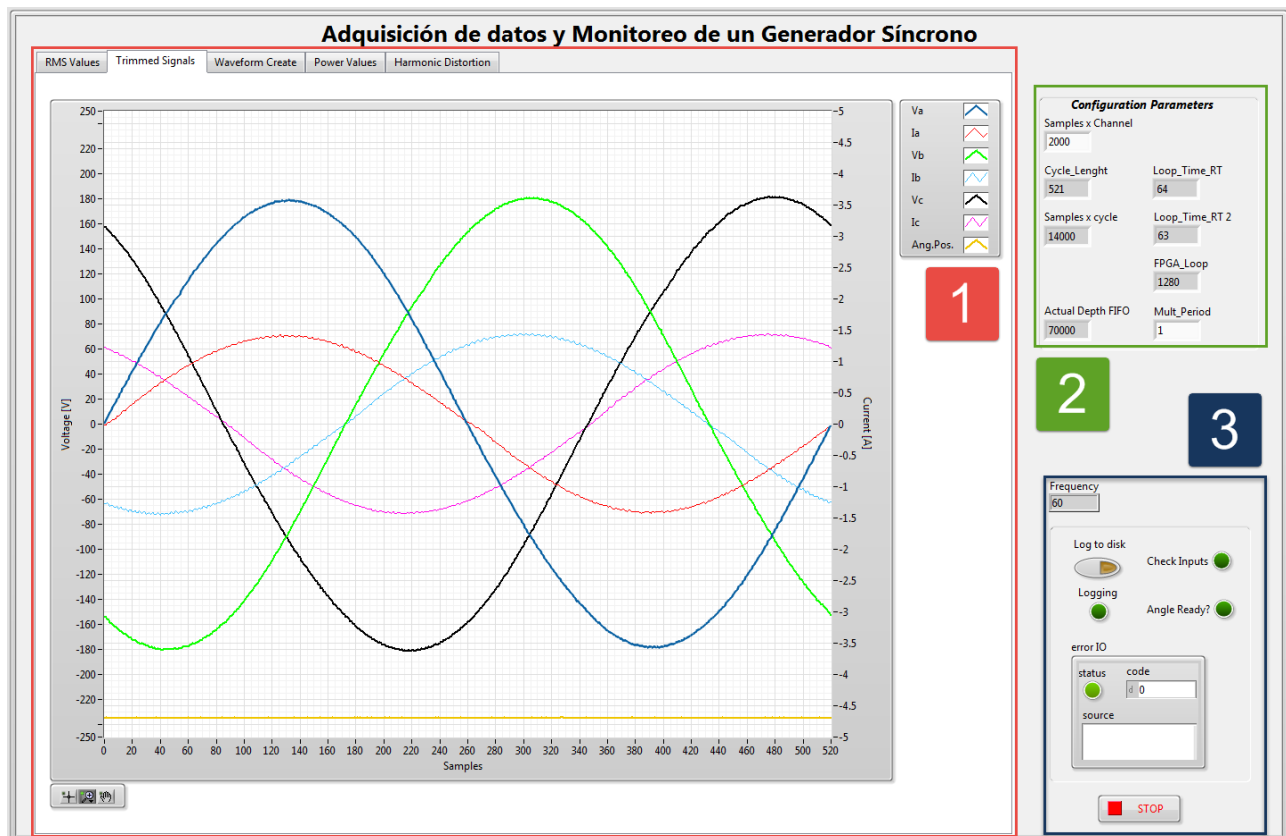


Fig. 3.29 Panel frontal del programa en el controlador en tiempo real.

son obtenidas de la función *Graph and Trim Signals* descrita anteriormente. La tercera pestaña muestra las señales que se adquieren directamente del buffer tipo FIFO que utiliza el canal DMA desde el FPGA y procesan con el subVI para crear formas de onda. Es importante mencionar que si bien esta parte no es necesaria para cumplir con las funciones del programa, se implementa con motivos de depuración para comprobar que las señales que se procesarán corresponden a lo esperado, o hay algún error en la parte de adquisición. La tercera y cuarta pestaña muestran la interfaz gráfica destinada a los parámetros de potencia y distorsión armónica respectivamente, calculados en tiempo real. Como se mencionó en la sección 3.4.1.3.3.1 Funciones de cálculo y visualización se ordenan por pestañas, y se selecciona mediante una estructura tipo *case* el tipo de análisis que se realizará el programa. De manera particular en la Fig. 3.29 se muestra la opción de señales ajustadas a un ciclo.

2. En esta área se muestran los controles e indicadores correspondientes a los parámetros de configuración y monitoreo de desempeño que se explican en la sección 3.4.1.3.1 Inicialización y configuración del programa del FPGA. También en esta parte se encuentra el control para mostrar uno o varios ciclos de las señales adquiridas denotado como *Mult_Period*.
3. En el área denotada con el número 3 se incluyen controles e indicadores de varios tipos. En la parte superior se tienen dos indicadores tipo booleano, el primer indicador llamado *Check Inputs* sirve para señalar que la función *Graph and Trim Signals* no se ejecuta debido a que la señal de referencia no ha cruzado el umbral necesario para llevar a cabo el recorte de la misma. Mientras que el segundo indicador llamado *Angle Ready?* se encarga de mostrar si la señal de la posición del rotor y voltaje se encuentran en fase (se ajusta el indicador mediante una tolerancia de $\pm 5^\circ$). Esta función es de utilidad para futuros desarrollos que incluyan un sincronizador manual o automático del generador con la red de potencia.

También se muestra el indicador de frecuencia implementado con la función *Freq_Interpolation* explicada anteriormente. En cuanto al control llamado *Log to disk*, tiene como función activar el registro del arreglo que contiene los datos adquiridos en la memoria del dispositivo en tiempo real. En la parte inferior de la sección se muestra un indicador; en caso de producirse algún error en la ejecución del programa, se encarga de desplegar el código de error que se puede consultar en la base de datos de LabVIEW®. El propósito de este indicador es el de servir como herramienta para el correcto diagnóstico

de problemas durante el desarrollo del programa. Por último se tiene el control booleano para detener el programa, que como se vio anteriormente en el diagrama de bloques, sirve para detener la ejecución del programa y liberar los recursos utilizados.

3.4.1.3.3.2 Funciones secundarias

- Registro de datos. La función de registro de datos se puede iniciar mediante el control en el panel frontal llamado *Log to Disk*. Se implementó una estructura tipo *case* que recibe el valor booleano del botón mencionado; al recibir un valor verdadero se llama a la función *Write to Binary File* y empieza a registrar los arreglos transmitidos desde el FPGA en cada iteración del ciclo. Es importante tomar en cuenta la relación entre el período de muestreo con el tamaño del archivo que se creará, y esto es debido a que el espacio de almacenamiento en el dispositivo en tiempo real es limitado, y la tasa de muestreo es alta, lo que conlleva a un tamaño de archivo relativamente grande aunque el archivo de registro no sea de larga duración.

Para observar fenómenos transitorios es deseable tener un comportamiento de alta tasa de muestreo; sin embargo se necesita monitorear el tamaño del archivo registrado como se explica más adelante. Volviendo al funcionamiento de la función *Write to Binary File*, ésta recibe como parámetros el nombre y la locación especificados en la sección de inicialización de variables y funciones descrita anteriormente. Los datos que se escribirán en dicho archivo es el arreglo intercalado proveniente del FPGA, por lo que es necesario tener un programa que interprete este arreglo y realice el análisis de datos que el usuario requiera, como se explica más adelante en la sección 3.4.2.1 *Creación de archivo para el análisis fuera de línea*.

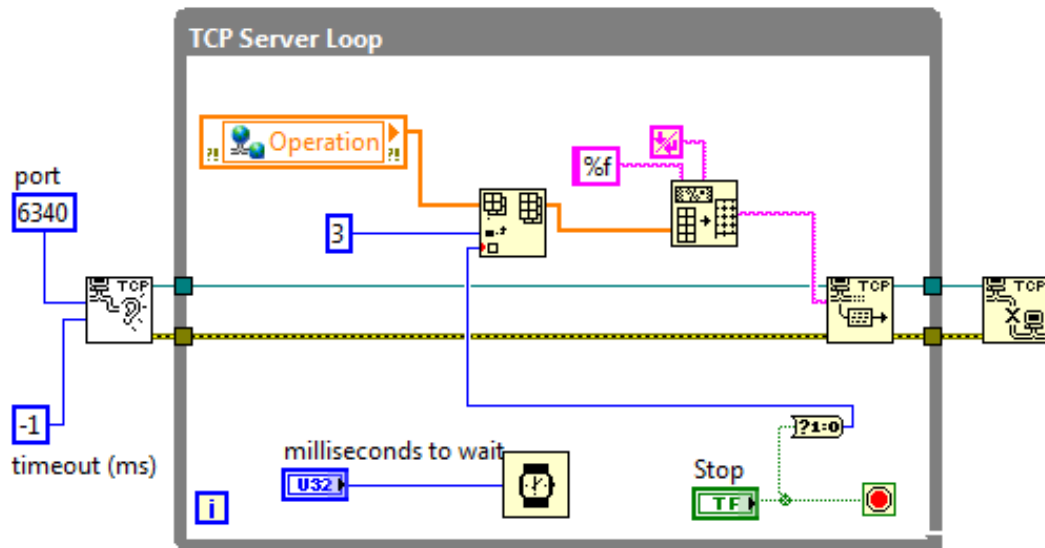


Fig. 3.30 Diagrama de bloques del programa de comunicación TCP/IP.

- Servidor para transmisión de datos mediante TCP/IP. Este programa, que se puede ejecutar de manera local o remota como el programa de creación de archivo para análisis fuera línea, tiene como función principal recibir un arreglo que es publicado en la red de área local (LAN por sus siglas en inglés de “*Local Area Network*”) mediante el programa en tiempo real. Por esta razón este programa se tiene que ejecutar al mismo tiempo que el programa en tiempo real se esté ejecutando y publicando el arreglo en la red.

Se pueden publicar variables de forma independiente, sin embargo, por cuestiones de rendimiento en la aplicación en tiempo real, es preferible que se concatenen las variables de interés en un solo arreglo, y se envíen de manera conjunta. Para poder publicar una variable en red en LabVIEW® se tiene que crear una variable de tipo compartida con el tipo de dato que se desea publicar. En este caso se eligió una variable de tipo arreglo unidimensional flotante doble. Una vez que la aplicación del controlador en tiempo real se ejecuta, es posible realizar la comunicación con el servidor. En cuanto a la ejecución del programa servidor para transmisión de datos se muestra en la Fig. 3.30 el diagrama de bloques implementado.

Antes de iniciar el ciclo principal el programa utiliza la función *TCP Listen* para crear la referencia al puerto de comunicación que se abre, y espera a que el programa cliente se conecte. Recibe como parámetros el número de puerto y el tiempo que espera respuesta del cliente (-1 de manera predeterminada, es decir tiempo indefinido). Una vez que el programa cliente reconoce la conexión, se procede al ciclo principal, donde se ejecuta la adquisición del arreglo publicado en la red con los datos de interés. En la Fig. 3.30 se muestra el arreglo llamado *Operation*; este arreglo se utilizó para agrupar las variables de potencia activa, potencia reactiva y valor RMS de voltaje del generador síncrono, como se describe en [Villegas et al., 2014], en donde se realiza el cálculo de la carta de operación del generador síncrono en tiempo real con dichos parámetros.

Es importante destacar que este programa puede servir para cualquier tipo de arreglo que se envíe desde el programa en tiempo real, lo que proporciona flexibilidad para comunicar diferentes datos hacia otros clientes. Posteriormente se utiliza la función *Insertar en un Arreglo*, la cual se encarga de leer el control de paro del panel frontal, con el fin de indicar al programa cliente que la ejecución del programa servidor ha finalizado. A la salida de la función anterior se obtiene un arreglo de dimensión $n+1$ por la variable booleana de paro, después se procede a convertir dicho arreglo a una cadena de texto utilizando la función *Array to Spreadsheet String* que convierte un arreglo de cualquier dimensión a cadena de texto con formato tipo tabla. Dentro del ciclo principal se utiliza la función de espera en milisegundos para establecer una latencia determinada en la transmisión de datos, este parámetro se puede controlar

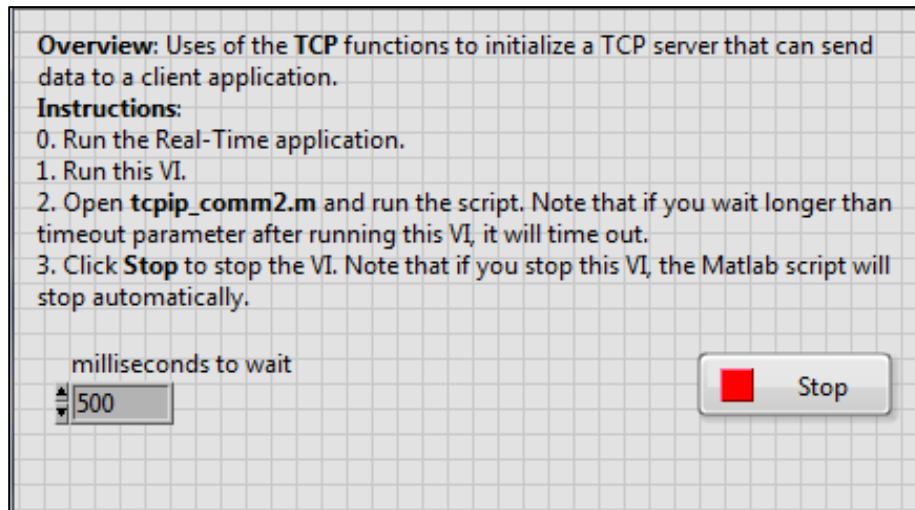


Fig. 3.31 Panel frontal del programa de comunicación TCP/IP.

desde el panel frontal y tiene un valor predeterminado de 500 ms. Finalmente se utiliza la función *TCP Write* con los datos tipo *string* de la función *Array to Spreadsheet String*, esta función se encarga de convertir el arreglo de datos de tipo flotante a tipo cadena de texto y enviar los datos a la conexión de red TCP, al terminar el ciclo se cierra la referencia creada de la conexión de red TCP con la función *TCP Close Connection* provista por LabVIEW®.

En cuanto al panel frontal del programa que se muestra en la Fig. 3.31, se controla el retraso en el ciclo principal en milisegundos, necesario para establecer la frecuencia con la que se envían los datos. Este retraso depende de la aplicación en particular para lo que se destine la comunicación. Dicho valor debe ser considerado en la programación de la aplicación cliente para tener una sincronización correcta. Adicionalmente, se controla desde el panel frontal el paro del programa, que envía el valor booleano del botón por el arreglo transmitido al cliente. También se muestra en el panel frontal una breve descripción para utilizar el programa con un programa desarrollado en Matlab para utilizar los datos del controlador en tiempo real.

3.4.2 Aplicaciones en modo fuera de línea

Como se mostró en la ventana principal del proyecto en LabVIEW® en la Fig. 3.7 existen aplicaciones que se ejecutan en un cliente remoto (computadora personal). La finalidad de ejecutar aplicaciones en un cliente remoto es la de realizar análisis de datos que necesiten más recursos, o utilizar la computadora cliente para transmitir datos. En la siguiente sección se describen las aplicaciones desarrolladas que se ejecutan en una computadora de manera remota con los datos adquiridos provenientes del sistema de adquisición y monitoreo en tiempo real.

3.4.2.1 Creación de archivo para el análisis fuera de línea

El objetivo de este programa es el de leer y dar formato al archivo binario que se registró en el controlador en tiempo real durante la prueba realizada. Es importante considerar que el archivo binario se encuentra en la memoria del dispositivo en tiempo real, por lo que es necesario primero, transferir por la red el archivo binario a la computadora donde se ejecutará este programa. Para que el programa ubique el archivo el usuario debe indicar la ruta del archivo binario *.dat* para que se pueda ejecutar. El diagrama de bloques de la Fig. 3.32 muestra la implementación para obtener un archivo tipo texto del archivo de registro de tipo binario creado por el controlador en tiempo real.

En primer lugar, se abre el archivo de datos con la función *Open File* (1), la cual recibe como parámetro la ruta del archivo desde el disco duro de la computadora cliente. Posteriormente se obtiene el tamaño del archivo con la función *Get File Size* (2) en bytes, al dividir por 2^{10} se obtiene el tamaño del archivo en Mega bytes (Mb), el cual se muestra en el panel frontal (mostrado en el indicador *Log File Size*) como se muestra en la Fig. 3.33. Después el programa espera que el usuario inicie el ciclo principal mediante el botón en el panel frontal llamado *Start*, que se encuentra como condición de término dentro de un ciclo *while*; dentro de este ciclo también se lee un control booleano llamado *Write to File?* el cual es necesario para que se escriba un archivo de tipo texto con las mediciones realizadas. En caso de que este control sea cero, el programa solamente leerá y graficará el archivo de medición. Por otra parte también se calcula el tiempo de muestreo con los ticks por iteración en el FPGA entre la frecuencia del reloj. Este dato es constante por lo que solamente se calcula una vez fuera del ciclo principal y servirá como parámetro para la función *Waveform Create* como se explica más adelante.

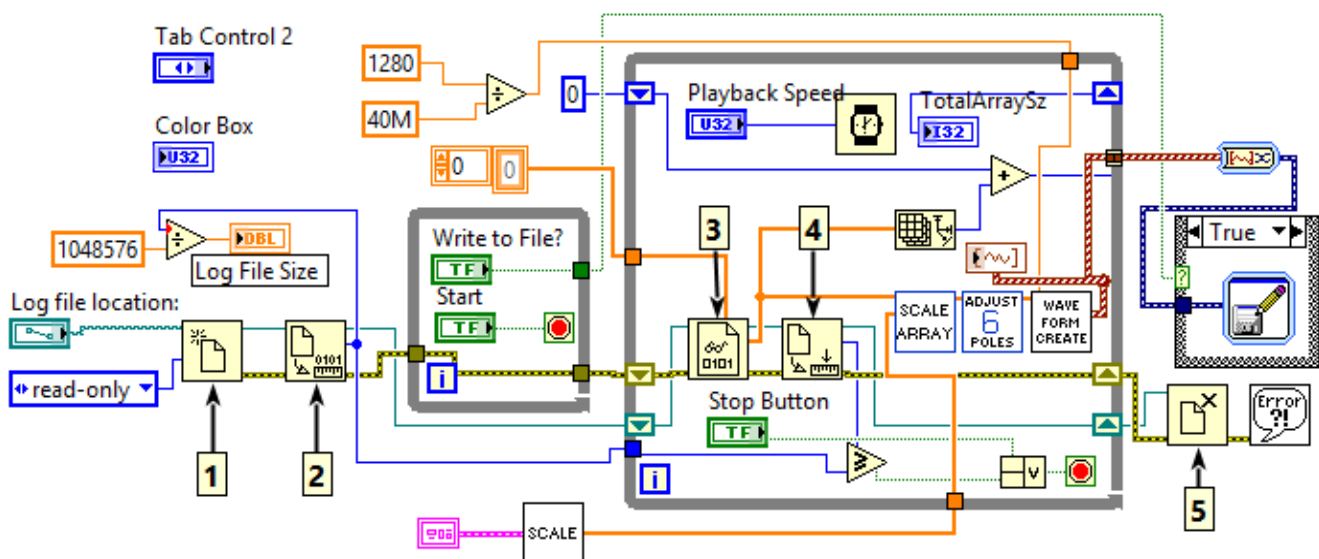


Fig. 3.32 Diagrama de bloques del programa para creación de archivo de datos.

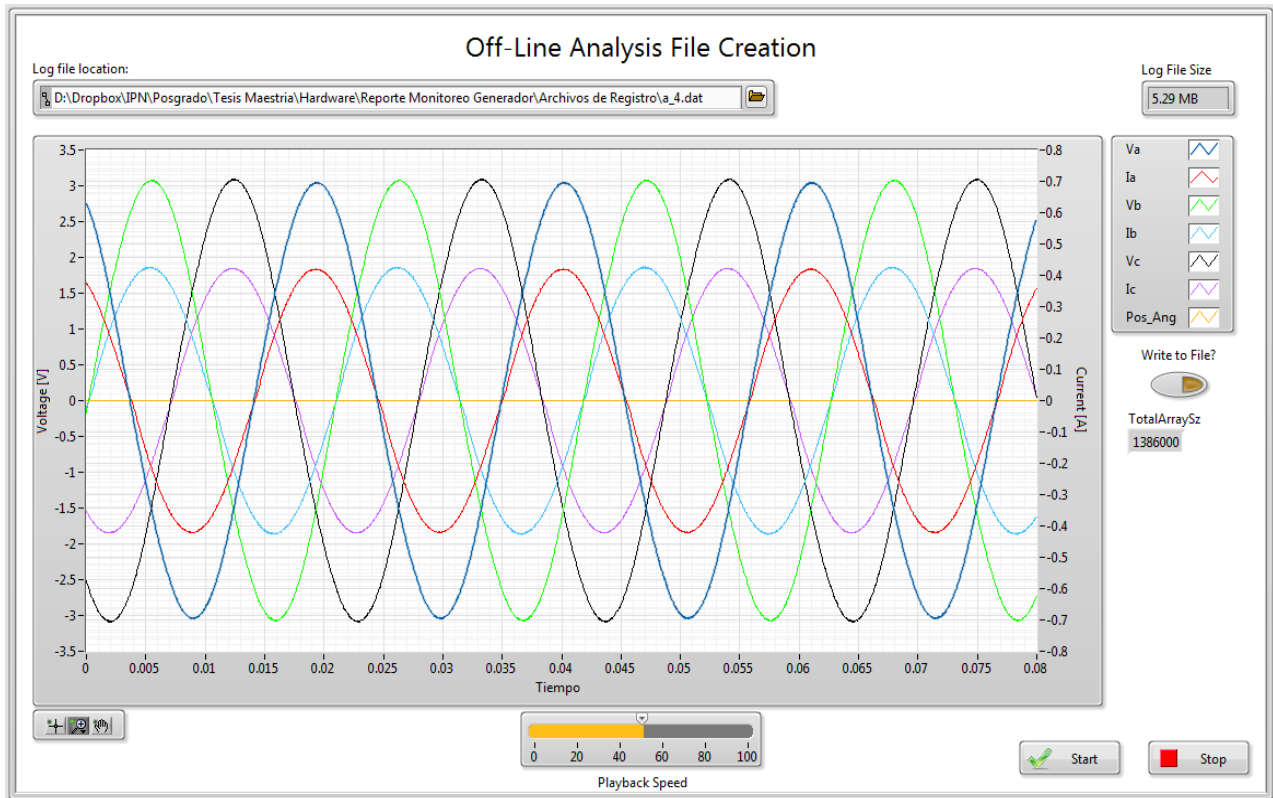


Fig. 3.33 Panel frontal del programa de creación de archivo para análisis fuera de línea durante las pruebas con una fuente trifásica de prueba.

Dentro del ciclo principal del programa se utiliza la función *Read from Binary file* (Fig. 3.32 (3)), la cual se encarga de leer el archivo *.dat* y tiene como salida el arreglo de elementos unidimensional de las mediciones intercaladas. Cabe mencionar que esta función de lectura necesita como parámetro de entrada el tipo de dato en el cual se escribió el archivo *.dat* en el caso de no coincidir estos formatos la función arrojará un error y dejará de leer el archivo.

Posteriormente a la lectura del arreglo, se utiliza la función *Get File Position* (Fig. 3.32 (4)), la cual se encarga de obtener la posición en el archivo donde se encuentra la función de lectura; esto se utiliza en el programa como condición de paro para el ciclo *while*. El valor obtenido de la posición se compara con el número de bytes totales del archivo; cuando se cumple que el primero es mayor o igual se genera una salida booleana verdadera y se termina de ejecutar el ciclo principal. Regresando a la salida de la función de lectura, el arreglo que esta función entrega sirve como parámetro de entrada a la función llamada *Scale Array*, la cual es la misma función explicada en el programa en tiempo real que se encarga de escalar los canales adquiridos utilizando un clúster formado por los parámetros de los transductores utilizados. Una vez escalados los canales adquiridos, se procede a compensar la señal del rotor con la función correspondiente, dependiendo si es de 4 ó 6 polos el generador (en el

diagrama de bloques del programa mostrado en la Fig. 3.32 se muestra el caso con la función para 6 polos) dependiendo de la máquina en la que se realizó la prueba.

Una vez que el arreglo de señales se encuentra escalado y ajustado, se utiliza la función *Waveform Create*. A continuación se explica el funcionamiento de esta función. El objetivo de esta función es crear un arreglo de dimensión $2 \times n$ en el cual se posicionen las mediciones con sus respectivas estampas de tiempo en formato tipo forma de onda. Esta función tiene como salidas la posición del rotor, que se explicará cómo se utiliza más adelante, y el arreglo tipo forma de onda con todas las mediciones. Es importante mencionar que dentro de la función *Waveform Create* se separa el arreglo con todas las mediciones y se crean n arreglos conteniendo cada señal por separado.

Posteriormente se utiliza una rutina de LabVIEW® llamada *Build Waveform*, la cual recibe como parámetros el vector o arreglo Y , el tiempo de muestreo dt y el tiempo inicial (t_0). El dt se establece como el tiempo mínimo por operación del módulo de adquisición de datos por el número de operaciones (lectura/escritura) que realiza, para el caso de 7 entradas y una salida digital, se tiene 4 operaciones por módulo y el tiempo por operación es de $8 \mu s$, por lo que el dt es de $32 \mu s$.

A la salida de la función se concatena el arreglo de tipo forma de onda en cada iteración del ciclo, al final de la ejecución la función de LabVIEW® *Write to Measurement File* recibe el arreglo para crear un archivo de texto con las mediciones realizadas. Por último se cierra la referencia al archivo *.dat* que se utilizó para la lectura del archivo (5).

El programa tiene como salida un archivo con extensión *.txt* que puede ser utilizado posteriormente con programas dedicados al análisis de datos. El formato del archivo de salida de muestra en la Fig. 3.34 donde se observa una columna de tiempo con siete columnas más que corresponden a los canales adquiridos. Por otra parte, el programa también despliega las formas de onda en una gráfica donde es posible ajustar la velocidad de reproducción mediante un control en el panel frontal; esto se logra controlando una función de espera dentro del ciclo principal.

3.4.2.3 Programa principal en modo fuera de línea

El objetivo de este programa es poder tener un programa que se comporte de la misma manera que lo hace el programa en el controlador en tiempo real, con la finalidad de poder desarrollar nuevas funciones y poder depurar las existentes sin la necesidad de tener el sistema físico disponible, además de reproducir eventos de pruebas realizadas a las máquinas síncronas. El programa tiene la misma funcionalidad que tiene el programa en tiempo real explicado anteriormente en la sección: 3.4.1.3 *Programa principal del controlador en tiempo real*. Además, este programa incluye las funciones de los programas mostrados anteriormente: comunicación TCP/IP y creación de archivo para análisis fuera de línea.


```

Channels 7
Samples 2000 2000 2000 2000 2000 2000 2000
Date 2015/02/24 2015/02/24 2015/02/24 2015/02/24 2015/02/24 2015/02/24 2015/02/24
Time 18:53:20.0243086814880371094 18:53:20.0243086814880371094 18:53:20.0243086814880371094
X_Dimension Time Time Time Time Time Time Time
X0 5.3013029098510742E+0 5.3013029098510742E+0 5.3013029098510742E+0 5.3013029098510742E+0
Delta_X 4.000000E-5 4.000000E-5 4.000000E-5 4.000000E-5 4.000000E-5 4.000000E-5 4.000000E-5
***End_of_Header***
X_Value Untitled Untitled 1 Untitled 2 Untitled 3 Untitled 4 Untitled 5 Untitled 6 Comment
5.301303 2.664059 0.363457 0.254672 0.002357 -2.620699 -0.367610 -0.001143
5.301343 2.647639 0.360665 0.283570 0.006955 -2.643030 -0.369088 0.000499
5.301383 2.630891 0.358366 0.306229 0.008433 -2.650582 -0.370894 0.001484
5.301423 2.615457 0.356889 0.328559 0.011717 -2.661419 -0.373193 0.000827
5.301463 2.599695 0.353604 0.355158 0.016479 -2.675540 -0.375328 0.002798
5.301503 2.583932 0.351141 0.380445 0.020421 -2.693930 -0.376970 0.000170
5.301543 2.560288 0.349499 0.409343 0.022883 -2.711991 -0.379269 -0.002785
5.301583 2.545182 0.349007 0.428389 0.027646 -2.711334 -0.380254 -0.001143
5.301623 2.529748 0.344901 0.457944 0.031751 -2.744173 -0.382225 -0.002128
5.301663 2.510701 0.342274 0.479618 0.037170 -2.759607 -0.384852 -0.001143
5.301703 2.489028 0.340960 0.500963 0.041275 -2.775042 -0.386494 -0.002457
5.301743 2.468011 0.339975 0.524607 0.045709 -2.774385 -0.387315 -0.002128
5.301783 2.451263 0.335869 0.547923 0.050635 -2.797044 -0.389450 -0.000158
5.301823 2.430574 0.331600 0.573537 0.057039 -2.811493 -0.392077 0.001155
5.301863 2.411528 0.329465 0.600465 0.062294 -2.812807 -0.392077 0.001155
5.301903 2.386570 0.329137 0.623780 0.065578 -2.825613 -0.393227 0.001484
5.301943 2.372450 0.324867 0.652350 0.070012 -2.854512 -0.396019 -0.002128
5.301983 2.350119 0.320926 0.667128 0.077402 -2.855825 -0.397168 0.000170
5.302023 2.327460 0.317971 0.695369 0.082328 -2.873887 -0.397332 -0.003113
5.302063 2.310713 0.318463 0.714087 0.085448 -2.877499 -0.398974 -0.000158

```

Fig. 3.34 Archivo creado por el programa de análisis fuera de línea.

Para el funcionamiento de este programa es necesario contar con el archivo *.dat* obtenido con la función de registro de datos de medición del programa en el controlador en tiempo real. Por lo tanto, es necesario haber registrado un archivo de datos de las mediciones de interés durante las pruebas al sistema físico. Una vez que se cuenta con el archivo *.dat*, es necesario transferirlo de la memoria no volátil del dispositivo cRIO hacia la computadora personal donde se tenga planeado ejecutar este VI fuera de línea. Esta transferencia se realiza mediante la red local (servidor FTP, *File Transfer Protocol*) y es necesario que tanto la computadora personal como en el dispositivo cRIO estén conectados a la misma red.

En cuanto al funcionamiento del programa, este se compone principalmente del mismo código utilizado en el programa en tiempo real correspondiente al ciclo consumidor. Como se ha mencionado, la construcción modular del programa permite que sean reutilizados funciones o segmentos completos de código como se hizo en este caso. En la Fig. 3.36 se puede notar que las funciones así como la estructura del programa es similar a la mostrada en la Fig. 3.15 para el controlador en tiempo real. A pesar de la reutilización del código mostrada, es necesario adecuar ciertas partes del código, debido principalmente, a que la adquisición ahora no se realiza desde el programa del FPGA, sino que se lleva a cabo con la lectura de un archivo de datos. Para poder leer este archivo de manera programática se utilizan segmentos de código explicados en la sección 3.4.2.1 *Creación de archivo para el análisis fuera de línea*. Adicionalmente, se integró la funcionalidad de comunicación mediante el protocolo TCP/IP, como se explicó en la sección *Servidor para transmisión de datos mediante TCP/IP*.

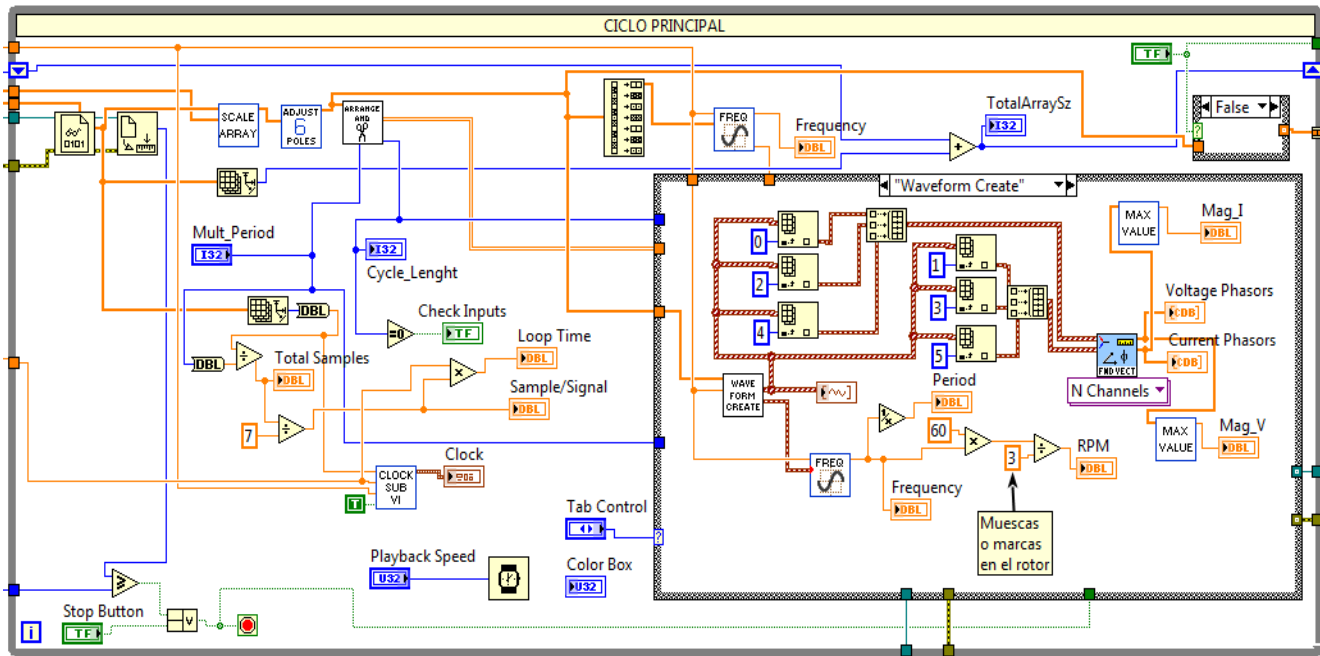


Fig. 3.36 Diagrama de bloques del ciclo principal del programa en modo fuera de línea.

Existen diferentes opciones en cuanto a procesamiento de datos y visualización del programa fuera de línea con respecto al programa en tiempo real. La primera, como se puede ver en la Fig. 3.36, es que se cuenta con la pestaña llamada *Waveform Create*, la cual se encarga, como su nombre lo dice, de crear variables tipo forma de onda con el arreglo escalado de los datos de entrada. En principio esta opción utiliza el subVI para crear tipos de datos de forma de onda, posteriormente separa el arreglo que contiene las tres corrientes y voltajes, y los junta en un arreglo de voltajes y otro de corrientes. Con estos arreglos se utiliza un subVI de la paleta de Mediciones de Potencia provista por LabVIEW® llamado *Fundamental Vector*. El panel de frontal mostrando los fasores de corriente y tensión durante una prueba con carga inductiva al generador síncrono se muestra en la Fig. 3.35.

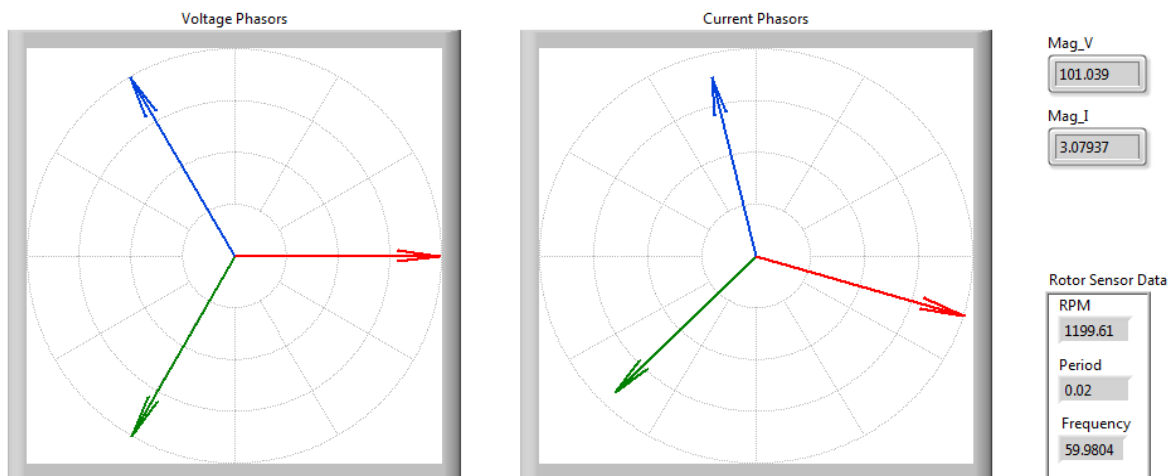


Fig. 3.35 Panel frontal de los fasores de corriente y tensión del programa en modo fuera de línea.

La función para obtener los fasores tiene como parámetros de entrada dos arreglos, de voltaje y corriente trifásicos respectivamente, y como salida entrega los fasores de cada una de las señales tomando como referencia la primera señal de voltaje. A la salida se conectan indicadores gráficos para mostrar los fasores, estos indicadores normalizan las salidas con la mayor magnitud de las señales medidas a la escala completa del diagrama vectorial. Para tener un indicador de esta magnitud máxima mostrada se obtiene el módulo de los números complejos y se obtiene el mayor de ellos, el cual se muestra en los indicadores localizados en la parte superior derecha de la Fig. 3.35.

Por otra parte se hace uso del arreglo de posición del rotor para obtener sus parámetros como son: revoluciones por minuto (RPM), período y frecuencia. Para lo anterior se utiliza la función *Frequency Interpolation* que se explicó anteriormente, de esta forma se obtiene la frecuencia, y el período obteniendo su recíproco. Para obtener las RPM se multiplica la frecuencia por 60 y se divide este número entre el número de marcas o muescas que se utilizaron para obtener la señal con el sensor inductivo, estos valores se muestran en la parte inferior derecha de la figura Fig. 3.35.

Además del cambio descrito de la opción anterior, el panel frontal incluye algunas opciones diferentes tanto de control como de visualización, en la Fig. 3.37 se muestra el panel frontal de la aplicación en modo fuera de línea.

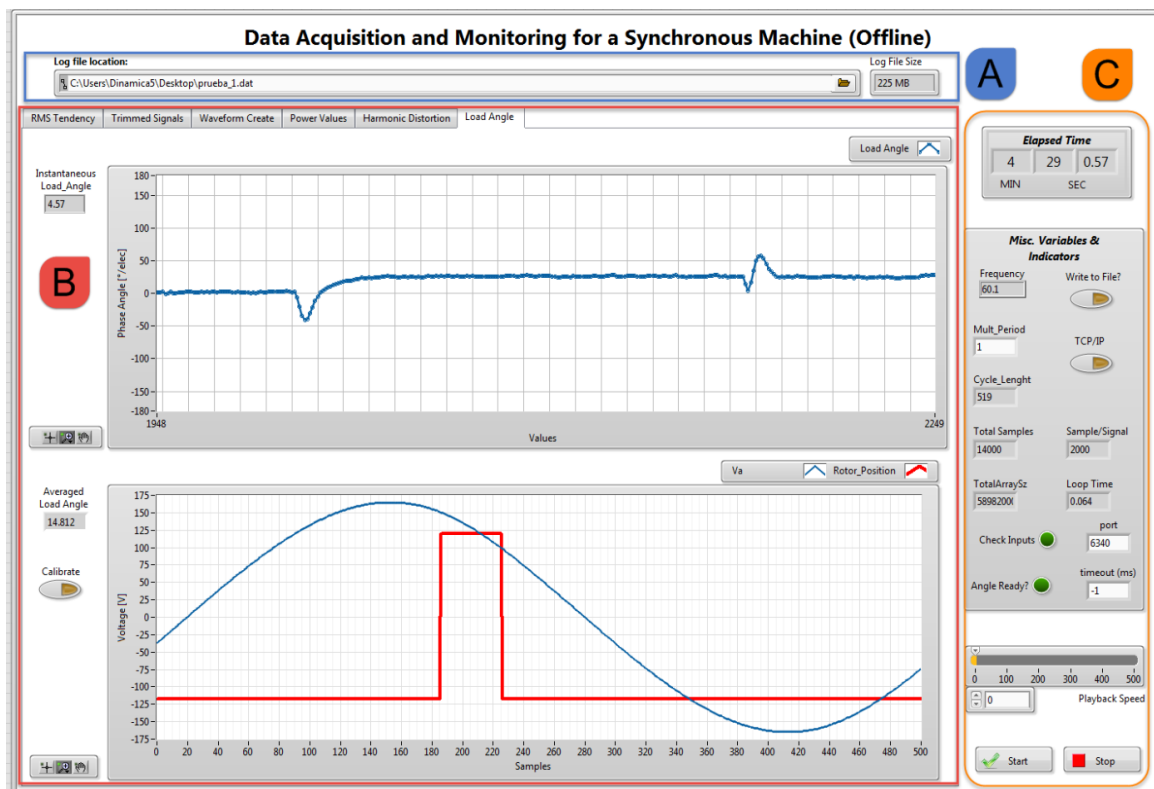


Fig. 3.37 Panel frontal del programa principal fuera de línea. A. Cuadro de texto para lectura de archivo de datos; B. Indicadores gráficos de desfase y señales; C. Sección de configuración e indicadores.

En primera instancia se tiene un control para indicar al programa la ubicación del archivo de registro de datos: Al accionar el control se accede a una ventana de navegación desde donde se localiza el archivo de datos (Fig. 3.37-A). En la parte central (Fig. 3.37-B) se cuenta con la selección de casos para cálculo y despliegue de parámetros; esta parte es muy parecida a la del programa en tiempo real con la excepción de la pestaña antes explicada.

En la parte lateral derecha (Fig. 3.37-C) se encuentran diferentes controles e indicadores, entre ellos el reloj de tiempo total de prueba, y un recuadro con indicadores como: frecuencia (calculado con la función de interpolación), múltiplos del período de referencia para mostrar, la longitud del arreglo por ciclo, las muestras totales por iteración, el tamaño total del arreglo en muestra, las muestras por señal, y el tiempo del loop de adquisición en segundos. Por otra parte, también se tienen los controles para iniciar la escritura hacia un archivo de texto; esta función se implementa con la misma lógica utilizada en la sección: 3.4.2.1 Creación de archivo para el análisis fuera de línea.

Además se tienen el control para iniciar la transmisión TCP/IP en la misma parte, esto permite que se puedan reproducir las condiciones de la prueba también para transmitir datos hacia otros programas que admitan este protocolo de comunicación. Los parámetros necesarios para establecer la comunicación son: número de puerto (*port*) y tiempo máximo de espera (*timeout*), los cuales también se encuentran en esta parte del panel frontal. De la misma manera que en el programa en tiempo real, se tienen los indicadores para alertar acerca de la falta de señales de entrada, y la indicación de que el ángulo de desfase entre voltaje y corriente se encuentra dentro del margen establecido.

Por último, se implementó un control deslizable para ajustar la velocidad del ciclo principal, con el fin de ajustar la velocidad a la que se reproduce el evento del archivo de datos guardado. Esta función debe ser considerada con un valor igual al del indicador del tiempo de ciclo, si se quiere reproducir el evento con los intervalos de tiempo que ocurrió originalmente.

De manera particular en la Fig. 3.37 se muestra la pestaña correspondiente al cálculo de carga. En esta pestaña se muestran dos graficas: la superior gráfica el ángulo de carga instantáneo con respecto al tiempo, mientras que la inferior muestra la señal de voltaje de referencia junto con la señal de posición del rotor, con fines ilustrativos de la separación angular que tienen estas señales con respecto al punto de operación del generador síncrono.

3.5 DISEÑO E IMPLEMENTACIÓN DEL SISTEMA DE ADQUISICIÓN DE DATOS Y MONITOREO GLOBAL

3.5.1 Introducción

El sistema de adquisición de datos y monitoreo global consiste básicamente en la implementación de dos o más sistemas de adquisición de datos y monitoreo locales, asegurando que las mediciones realizadas en ellos estén sincronizadas con respecto a una referencia en el tiempo. Mediante la implementación del sistema global se tiene la capacidad de monitorear un sistema dentro del simulador experimental de sistemas de potencia en diferentes puntos de interés del mismo. Es necesario realizar cambios a los sistemas locales para que cuenten con un medio de comunicación básico que les permita sincronizar las mediciones que lleven a cabo. En las siguientes secciones se explicarán los cambios realizados a los sistemas locales así como las pruebas preliminares realizadas para comprobar que la sincronización sea la adecuada para realizar posteriormente pruebas en laboratorio.

En las pruebas mostradas en el capítulo 3 con la máquina educacional se utilizaron dos tarjetas NI 9205 para digitalizar las señales adquiridas, sin embargo para pruebas futuras, con el sistema global, es necesario utilizar una sola tarjeta para cada chasis cRIO con el fin de tener el equipo necesario para implementar los sistemas de medición necesarios en diferentes puntos del sistema. Para lograr lo anterior, se adaptó tanto el programa en el FPGA así como el programa en el controlador en tiempo real.

Como puntos a considerar en los cambios se encuentran: el tiempo de adquisición mínimo para siete entradas, el tamaño del buffer local y del buffer en tiempo real, y el error de fase ocasionado por el multiplexado del convertidor analógico-digital. Además se explicará la metodología empleada para sincronizar dos unidades de medición localizadas en diferentes puntos del simulador experimental de sistemas eléctricos de potencia, desde la fase de pruebas hasta la implementación realizada en laboratorio.

3.5.2 Consideraciones para el programa de adquisición para el sistema global

De manera similar a como se realizó el anterior programa FPGA llamado *FPGA_Master*, se implementó el código mostrado en la Fig. 3.38 para incluir todas las mediciones dentro de un mismo módulo. El programa que contiene este código se nombró *FPGA_Master_2*. Como se puede observar en la Fig. 3.38, los datos son obtenidos del módulo a la frecuencia de 250 mil muestras por segundo en el orden mostrado, es decir, voltaje y corriente de cada fase, y por último la posición del rotor. Lo anterior provocará que el tiempo de ejecución del ciclo medido en el *VI Loop Timer* sea de 7 veces el período mínimo de muestreo como se muestra en la ecuación (3.21).

$$t_r = (No_{op})T_{op} \quad (3.21)$$

en donde:

t_r es el tiempo total requerido para obtener todas las muestras en un ciclo de adquisición por la tarjeta NI 9205 [s].

No_{op} es el número de lecturas requeridas para la tarjeta de adquisición.

T_{op} es el tiempo mínimo requerido por conversión del convertidor analógico-digital [s].

En este caso se tienen siete lecturas de la tarjeta de adquisición NI 9205 y el tiempo mínimo de requerido por operación es de $4\mu s$. Para asegurar que las operaciones de cálculo y análisis en el programa en tiempo real tengan suficiente tiempo, es necesario ajustar a un valor mayor el tiempo del ciclo de adquisición; esto se logra ajustando el valor del tiempo requerido por operación a un valor mayor. Como se explica más adelante, se eligió un valor de $7\mu s$. Utilizando los valores anteriores se obtiene un tiempo de ciclo de adquisición de $49\mu s$. Es importante expresar esta cantidad en ticks debido a que es el tiempo base del FPGA y se determina para cualquier tiempo en segundos como se muestra en la ecuación (3.22).

$$ticks_{op} = t_r f_{clk} \quad (3.22)$$

donde:

$ticks_{on}$ es el número de ticks para completar el ciclo de adquisición.

f_{clk} es la frecuencia del reloj [Hz].

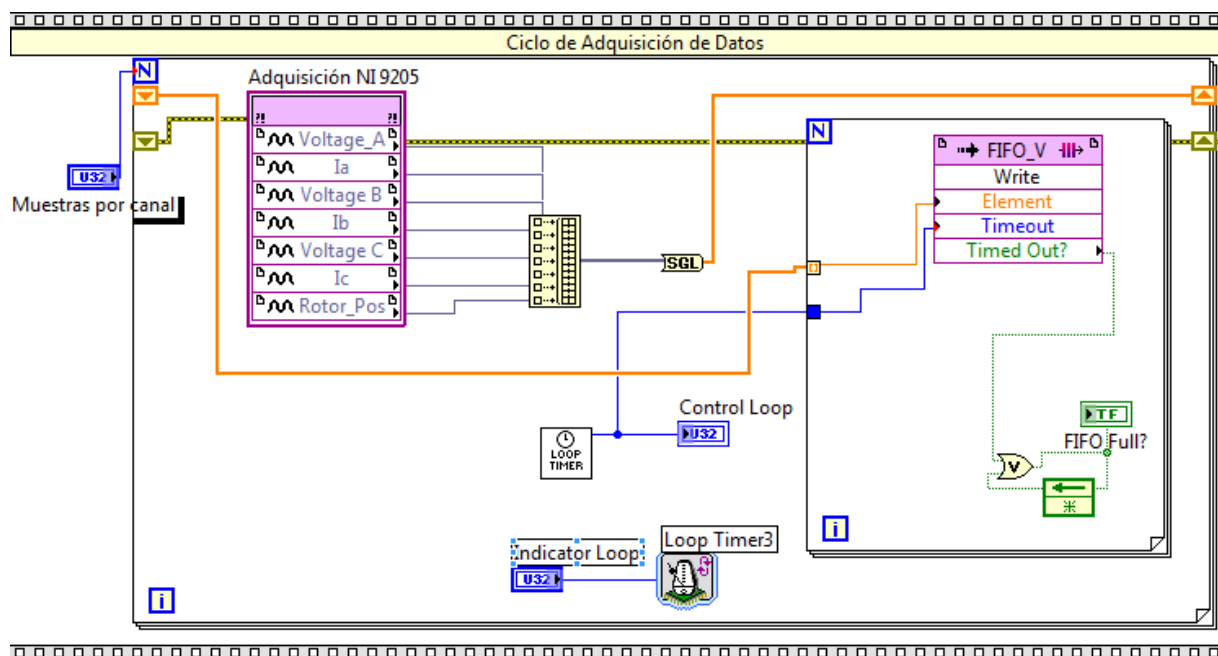


Fig. 3.38 Ciclo de adquisición de datos del programa principal del FPGA para el sistema global.

Utilizando la ecuación anterior, se obtiene un número de ticks de 1960 correspondientes a una iteración del ciclo de adquisición, en otras palabras es el tiempo, en unidades del reloj, que le toma al programa del FPGA para adquirir una muestra de cada canal, para finalmente emplazarlos en el buffer tipo FIFO como se muestra en la Fig. 3.38. En cuanto al tamaño de los buffers tipo FIFO (FPGA y programa en tiempo real), la configuración descrita en la descripción del sistema de medición local es válida, debido a que se implementó para una cantidad de datos mayor a la requerida, con el fin de que en caso de necesitar mayor desempeño no fuera necesario modificar en gran medida la configuración.

Por otra parte, además del ciclo de adquisición del programa de adquisición mostrado en la Fig. 3.38, el programa principal cuenta con una etapa que sirve para generar un pulso en la terminal de la salida digital con la que cuenta el módulo NI 9205. Como se muestra en la Fig. 3.39 el programa espera un cambio entre los valores anterior y actual de un control digital, que se opera desde el panel frontal de la aplicación en tiempo real. Es importante mencionar que se utiliza una función que determina cuando se ejecuta una sección del código por primera vez llamada *First Call?* se conecta la salida de la función a un selector de casos. Por lo tanto, en el caso verdadero se ejecuta la generación del pulso positivo para sincronización, mientras que en el caso donde la función envía un valor falso se prosigue con el ciclo de adquisición de datos. Para que el programa espere el accionamiento del control de inicio de adquisición se coloca dentro de un ciclo *while* el cual tiene como condición

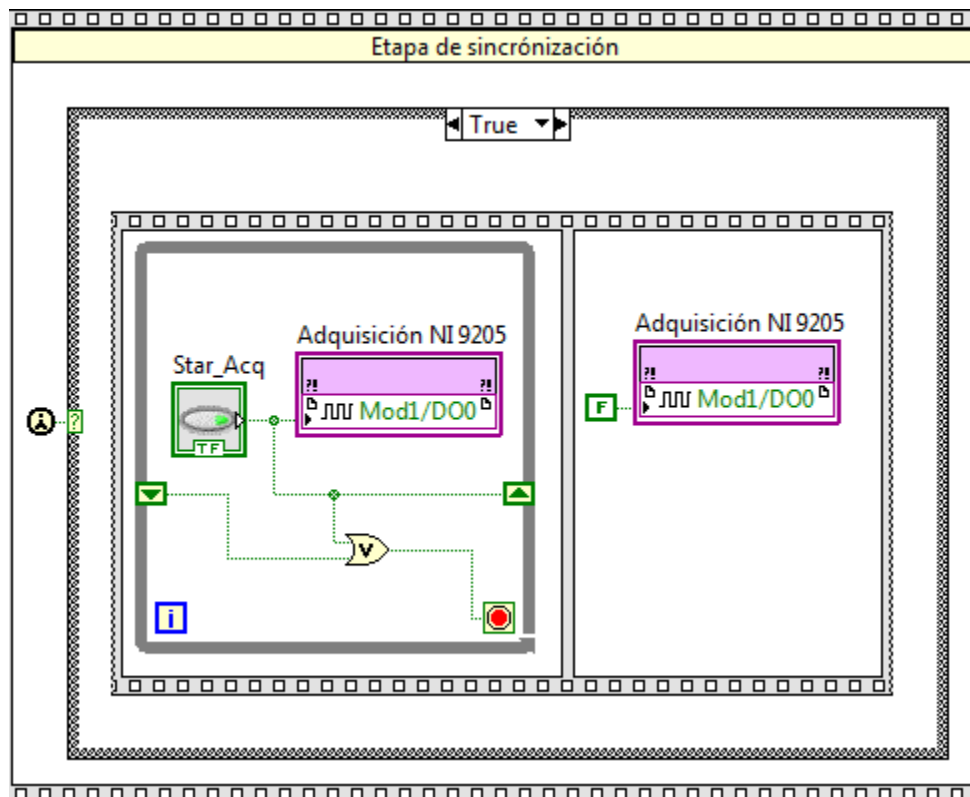


Fig. 3.39 Etapa de sincronización en el programa principal del FPGA servidor.

de termino la salida de un compuerta *or* que compara el valor del control anterior y actual. Además, el control de empezar adquisición (*Start_Acq* en la Fig. 3.39) se conecta a las terminales del módulo NI 9205 e inmediatamente al salir del ciclo de espera se le asigna un valor bajo. Con el procedimiento descrito anteriormente se asegura que se produce un pulso para que sea reconocido por los dispositivos clientes. Además, en la segunda parte del diagrama de la Fig. 3.39, se introduce un retraso de tiempo mínimo necesario para que el hardware produzca el pulso digital y las tarjetas de adquisición de los dispositivos clientes realicen la lectura del mismo.

Es importante describir, además de la metodología descrita implementada en el sistema servidor, la metodología para que los sistemas locales reconozcan el inicio de adquisición de datos. Como se muestra en la Fig. 3.40, se utiliza la lectura de un pulso positivo de una entrada digital del módulo NI 9205 dentro de un ciclo *while* para determinar el inicio del ciclo de adquisición de datos. A su vez también se conecta esta lectura a un led indicador en el panel frontal con el fin de reconocer si la sincronización ha sido reconocida por parte del sistema cliente. Es importante destacar que, como ocurre en el caso de la sincronización del servidor, se condiciona la ejecución de la lectura del pulso mediante la función *First Call?* con el propósito de que antes de que se ejecute cualquier lectura del módulo de conversión analógica-digital, el programa espere hasta que se produzca un valor verdadero en terminales de la entrada digital designada para tal fin.

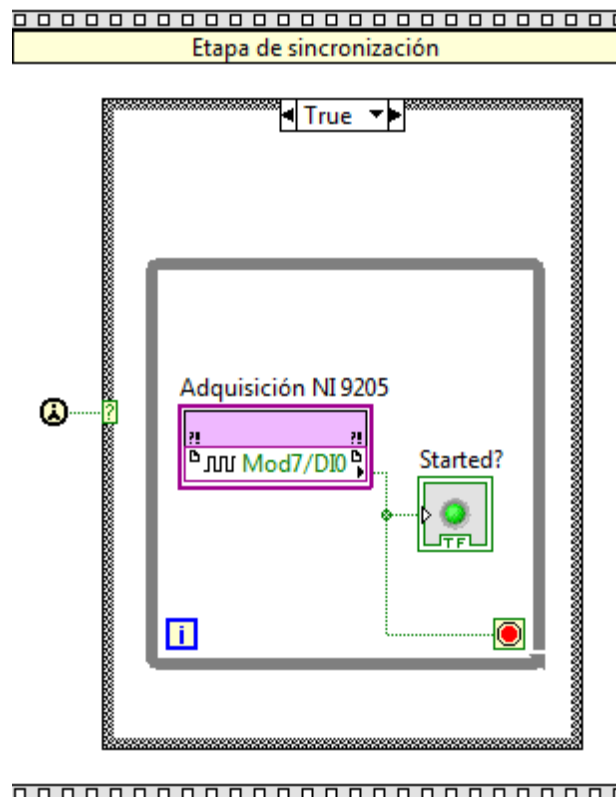


Fig. 3.40 Etapa de sincronización en el programa principal del FPGA cliente.

3.5.3 Implementación del sistema global

Para que el sistema de adquisición de datos sea capaz de medir las variables eléctricas y mecánicas en diferentes puntos del sistema de manera simultánea, es necesario contar con algún tipo de sincronización entre los sistemas de medición locales desplegados. En la sección anterior se describió la parte de software necesaria para realizar la sincronización entre los dispositivos de medición, en esta sección se describe la metodología utilizada para implementar, mediante hardware, dicha sincronización así como los resultados obtenidos antes de pasar a la etapa de pruebas en el simulador experimental de sistemas de potencia.

En la Fig. 3.41 se muestra un diagrama funcional para explicar cómo se lleva a cabo la sincronización entre dispositivos de medición que se plantea en este trabajo. Como se puede observar la arquitectura de manera general, consiste de un dispositivo que cumple la función de servidor y, uno o varios dispositivos que funcionan como clientes. La función del equipo servidor es de producir o generar una señal de disparo mediante hardware; este disparo, en la fase actual de desarrollo del sistema, consiste en un control dentro del panel frontal el cual, al ser accionado, activa una salida digital dentro del módulo de adquisición de datos.

La transmisión del pulso de inicio de adquisición entre los sistemas locales se realiza mediante un cable coaxial RG59 de un solo conductor con malla de aluminio sin estañar. La longitud máxima prevista para la implementación del sistema como el mostrado en la Fig. 3.41 es de 50 metros.

Se compiló e implementaron las modificaciones hechas al programa del FPGA y al programa en tiempo real. Es importante notar que en el programa en tiempo real también se realizaron modificaciones, particularmente para la lectura y escritura de las variables necesarias para llevar a cabo la sincronización.

Para poder

evaluar el

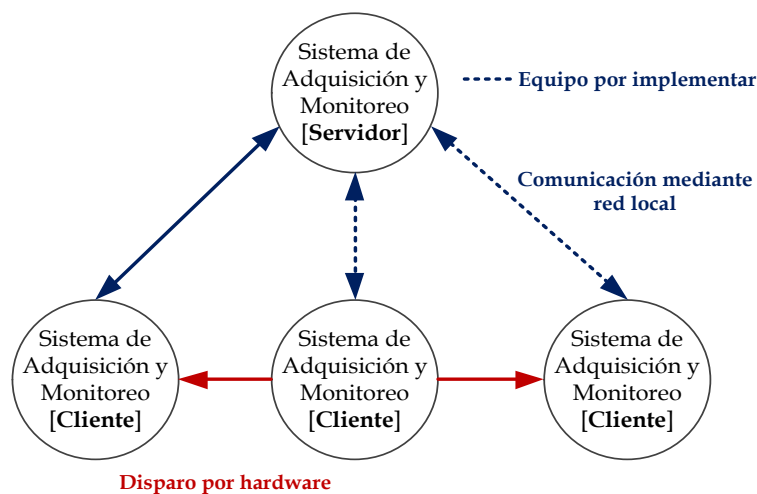


Fig. 3.41 Diagrama funcional de la comunicación implementada entre dispositivos de adquisición y monitoreo de datos.

funcionamiento del software implementado que se describió anteriormente, se realizaron pruebas preliminares con una fuente de voltaje y corriente trifásica (KoCos Artes 300).

En la Se compiló e implementaron las modificaciones hechas al programa del FPGA y al programa en tiempo real. Es importante notar que en el programa en tiempo real también se realizaron modificaciones, particularmente para la lectura y escritura de las variables necesarias para llevar a cabo la se muestra un diagrama de la configuración física de los sistemas de medición. Como se puede notar, el controlador cRIO servidor envía una señal de sincronización hacia el sistema de medición cliente, cada uno de estos sistemas se compone del controlador cRIO (FPGA y microcontrolador embebidos), entradas analógicas y, entradas y salidas digitales. Cabe destacar que una vez que se envía el pulso de inicio de adquisición desde el sistema servidor hacia el sistema cliente, se asume que desde el momento en que se envía el pulso en adelante los sistemas se encuentran midiendo de manera síncrona. Esto se justifica por el hecho de que ambos FPGA están programados con el mismo tiempo de muestreo una vez que se ha iniciado el ciclo de adquisición y su reloj interno tiene la misma velocidad, este ciclo que se muestra en la Fig. 3.38 es idéntico para ambos módulos.

Para llevar a cabo pruebas al sistema propuesto de sincronización se utilizaron dos sistemas cRIO idénticos como el descrito en las secciones anteriores. Se eligió un sistema que funciona como servidor y se compiló el programa correspondiente a su FPGA. Es importante mencionar que el sistema que contiene el programa de servidor puede funcionar de manera independiente, es decir aunque el sistema cliente no se encuentre disponible o no esté operando. Lo anterior permite utilizar el sistema

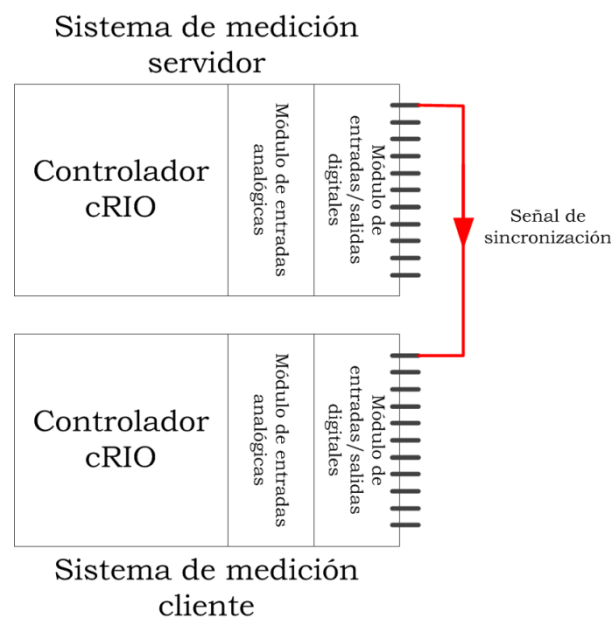


Fig. 3.42 Diagrama físico de la sincronización entre sistemas locales de medición.

servidor de manera aislada si solo es necesario realizar mediciones y monitoreo en un punto de la red de potencia. Sin embargo, la utilización del sistema cliente de manera independiente no es posible debido a que, como se explicó en la etapa de sincronización, este sistema necesita un pulso proveniente del sistema servidor para empezar su ejecución. Como equipo utilizado durante la prueba, además de los chasis cRIO, se utilizó una fuente trifásica regulada fabricada por KoCos modelo ARTES 300 mostrada en la Fig. 3.43.



Fig. 3.43 Fuente utilizada para realizar las pruebas preliminares al sistema global.

Para la prueba preliminar realizada se utilizó la función de guardar los datos en disco de forma predeterminada en la aplicación en tiempo real en ambos sistemas de medición, de esta manera se empieza a registrar el arreglo de datos desde el momento que se ejecuta el programa y se inicia la sincronización entre los sistemas de adquisición y monitoreo.

La señal de sincronización se envió mediante un cable coaxial RG59 con una longitud de 100 metros, para esta prueba los transformadores de potencial de ambos sistemas fueron conectados a las mismas terminales de la fuente de prueba, de manera que se tenga una sola referencia para notar fácilmente la sincronización llevada a cabo. Los archivos que fueron registrados por los programas en ambos chasis se grafican y muestran en la Fig. 3.44 en donde se puede notar que las señales se encuentran en fase y con la misma amplitud para los voltajes de línea a neutro de ambos sistemas.

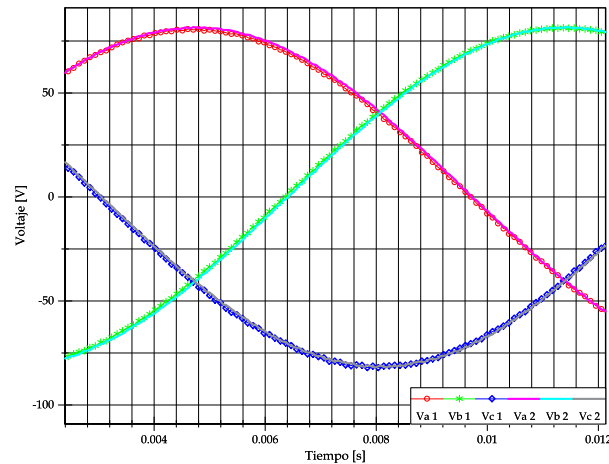


Fig. 3.44 Tensiones medidas por los sistemas locales, sincronizados durante la prueba preliminar.

CAPÍTULO 4:

PRUEBAS A LOS SISTEMAS DE ADQUISICIÓN DE DATOS Y MONITOREO LOCAL Y GLOBAL

4.1 INTRODUCCIÓN

En este capítulo se muestran las pruebas a los sistemas de adquisición de datos y monitoreo local y global. Las pruebas se llevaron a cabo en Simulador Experimental de Sistemas Eléctricos de Potencia.

4.2 PRUEBAS AL SISTEMA DE ADQUISICIÓN DE DATOS Y MONITOREO LOCAL CON LA MÁQUINA EDUCACIONAL DE 5 KVA

Una vez que se ha explicado el principio de funcionamiento del sistema de adquisición y monitoreo local, así como sus características principales, en esta sección del trabajo se reportan las pruebas experimentales realizadas en el simulador de sistemas de potencia, que está siendo construido por el Grupo de Investigación de Fenómenos Dinámicos en Redes Interconectadas y Máquinas Eléctricas de SEPI-ESIME Zacatenco del IPN. Es importante mencionar que más adelante se utilizarán dos sistemas de adquisición de datos y monitoreo como el descrito en la presente sección para realizar mediciones en diferentes puntos del simulador de sistemas de potencia. Para probar el sistema de medición local remoto se utilizó la máquina educacional de 5 kVA funcionando como generador síncrono alimentando cargas resistivas e inductivas. Los resultados obtenidos se detallan en las secciones posteriores.

4.2.1 Pruebas realizadas

La máquina educacional de 5 kVA se encuentra acoplada a un primomotor que se alimenta con un control de velocidad hasta alcanzar la velocidad síncrona. En este caso, por los seis polos en el rotor de la máquina síncrona, esta velocidad es de 1200 rpm. El control de velocidad se realiza de manera automática mediante el sensado de la velocidad del eje utilizando un tacómetro dedicado a ese propósito. Una vez que se alcanza la velocidad síncrona, se procede a ajustar la tensión del campo; es importante mencionar que el control automático de voltaje no fue utilizado

en esta prueba, debido a que no estaba disponible, y por lo tanto el ajuste hasta la magnitud deseada de voltaje se realizó de manera manual.

El perfil de voltaje de toda la prueba se muestra en la Fig. 4.1, e indica las diferentes fases de la prueba, como se explicará más adelante. Como se puede observar en el diagrama de la prueba presentado en la Fig. 4.3, además de la máquina síncrona y el primo motor de CD acoplado, se utilizó una fuente de CD para excitar el campo de la máquina síncrona, un control de velocidad automático, un banco trifásico de cargas resistivas ajustables en pasos de hasta 20 A de corriente RMS y un motor de inducción de 220 V y 300 W.

Las pruebas que se muestran a continuación consisten en la conexión y desconexión del banco trifásico de cargas resistivas y el motor de inducción operando en vacío. Es importante notar que existe una corriente demandada por los transformadores mostrados en la Fig. 4.3 aunque no se tenga ninguna carga conectada mediante los interruptores en el transformador 2.

En la Fig. 4.2 se muestra el área de la máquina educacional de 5 kVA donde se realizaron las pruebas correspondientes a la sección actual, la computadora personal

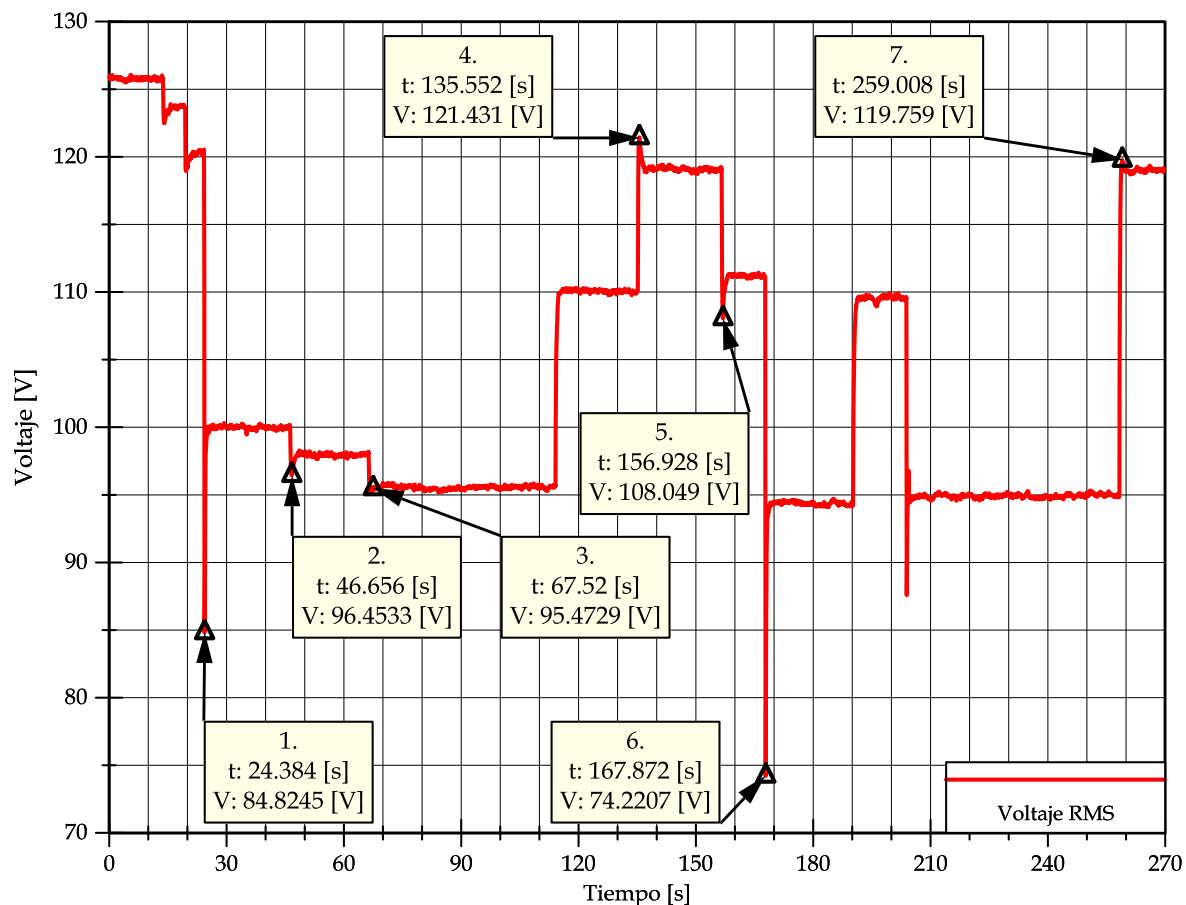


Fig. 4.1 Perfil de voltaje RMS de la fase A durante la prueba realizada.

mostrada en la figura se utiliza para ejecutar y controlar el programa principal de adquisición de datos. Es importante destacar que la computadora personal puede localizarse en prácticamente cualquier lugar, siempre y cuando se encuentre conectada a la red.

La prueba se realizó en un solo registro de datos, utilizando la función de registro de datos en formato binario; esta opción se controla desde la interfaz del programa principal en tiempo real y se encarga de registrar las variables medidas a un archivo binario. Es importante mencionar que se eligió este tipo de formato de escritura debido a que permite altas velocidades de escritura.

El motivo para realizar toda la prueba en un solo registro, es el de aplicar diferentes disturbios en un período de tiempo largo y registrarlos para verificar la capacidad de memoria y resolución del sistema de adquisición de datos. De esta forma se aprovecha por una parte la memoria interna del dispositivo, la cual consiste en memoria no volátil de 250 Mb aproximadamente, disponible para crear archivos de datos con fines de registro, y además se comprueba que efectivamente el sistema es capaz de adquirir datos de manera continua y sin pérdidas a pesar del alto período de muestreo utilizado. El tiempo total de la prueba fue de 4 minutos y medio.

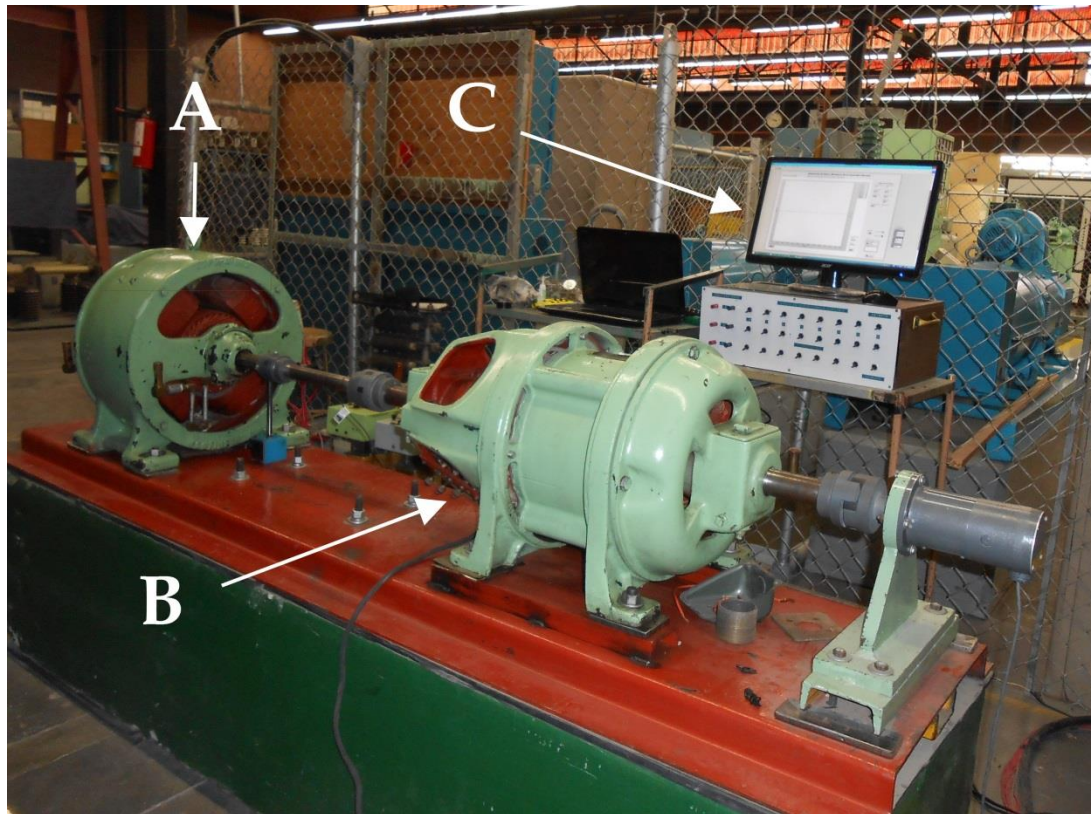


Fig. 4.2 Área de la máquina educacional de 5 kVA. A. Primomotor de CD; B. Máquina educacional de 5kVA; C. Computadora personal para la visualización del programa de adquisición de datos.

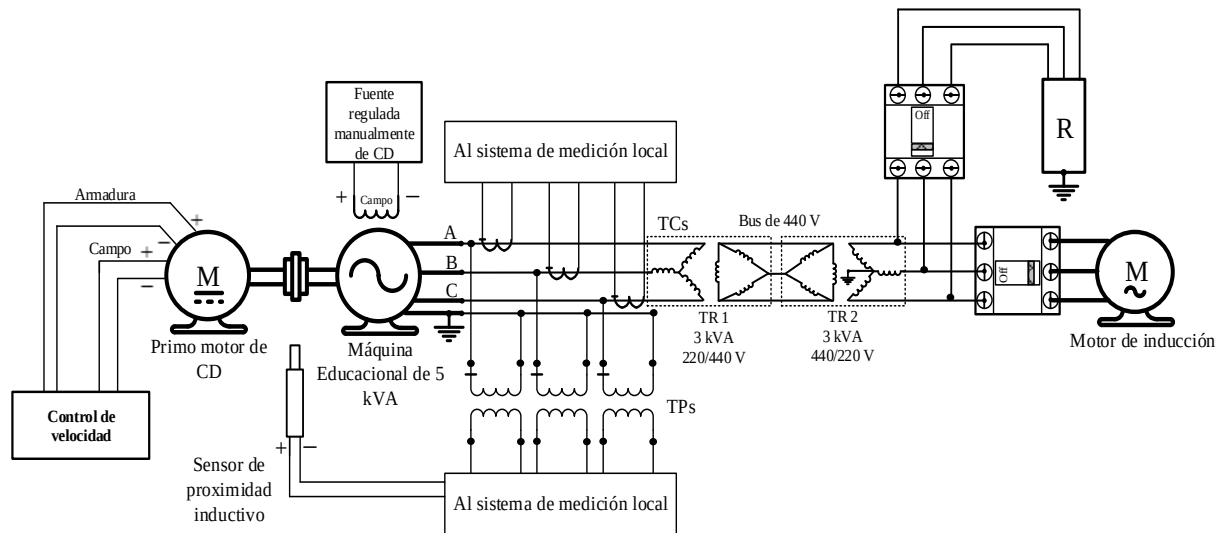


Fig. 4.3 Diagrama de conexión para las pruebas con la máquina educacional de 5 kVA.

El sistema es capaz de operar con pruebas que involucran intervalos de tiempo considerables. Para diferenciar las diferentes condiciones de las pruebas realizadas se segmenta el reporte de los resultados obtenidos como sigue:

1. En el primer segmento de la prueba (23-26 s), se muestra el arranque del motor, con el generador alimentando a una carga resistiva de 264.5 W antes de la entrada del motor.
2. En el segundo segmento de registro (46-49 s), se conectó un bloque adicional de carga resistiva de 339.56 W.
3. En el tercer intervalo (66-68 s) se desconectó previamente el motor de inducción, y se registra la entrada de 120 W de carga adicionales, para llegar a un máximo de 1300 W aproximadamente.
4. En este intervalo (134-137 s) se aumentó previamente el voltaje de campo manualmente a un valor cercano a la tensión nominal. Se desconectó una carga de aproximadamente 750 W.
5. En la siguiente sección (156-158 s) se reconectó la carga anterior de 750 W.
6. Para este segmento (189-192 s), con las condiciones de carga anteriores, se reconecta el motor.
7. En este segmento (258-260 s) se desconecta tanto la carga como el motor, registrando el momento de desconexión de toda la carga resistiva.

En la Fig. 4.1 se puede observar el cálculo del voltaje RMS de la fase A, con el fin de mostrar los intervalos descritos anteriormente, registro total de la prueba. Se muestra una etiqueta en el punto de interés de cada intervalo. Los valores medidos y calculados por el programa en tiempo real, se detallan en las siguientes secciones. El archivo de registro se utilizó para correr el programa fuera de línea y obtener los datos de las gráficas mostradas en las siguientes secciones.

4.2.2 Prueba 1

La primera prueba consiste en el arranque del motor de inducción con el sistema funcionando previamente alimentando una carga resistiva de 264.5 W. Como se muestra en la Fig. 4.4, la corriente pico máxima demanda por la carga es de 42.1 A. El transitorio, hasta llegar a un valor en estado estacionario, tiene una duración aproximada de 160 ms. La magnitud de la corriente después del transitorio es de 5.73 A, como se muestra en los marcadores de la Fig. 4.4. Además de la respuesta de la corriente, en la Fig. 4.5 se muestra la forma de onda del voltaje de la fase A y el valor RMS de la misma que fueron calculados por el programa en tiempo real. Es importante recordar que, debido a que no se cuenta con un regulador automático de voltaje, el valor RMS del voltaje tiene una magnitud menor después de la conexión del motor, que baja de 122 V a 100 V aproximadamente. El valor RMS mínimo, alcanzado durante el transitorio de la conexión, es de 84 V como se muestra en la Fig. 4.5. De manera similar, se muestra en la Fig. 4.6, la forma de onda de la corriente de la fase A y su valor RMS contra el tiempo. Su valor máximo durante el transitorio es de 12.92 A, mientras que el valor en estado estacionario es de 2.99 A. Es importante mencionar que el motor tomó 100 W de potencia de activa operando en vacío.

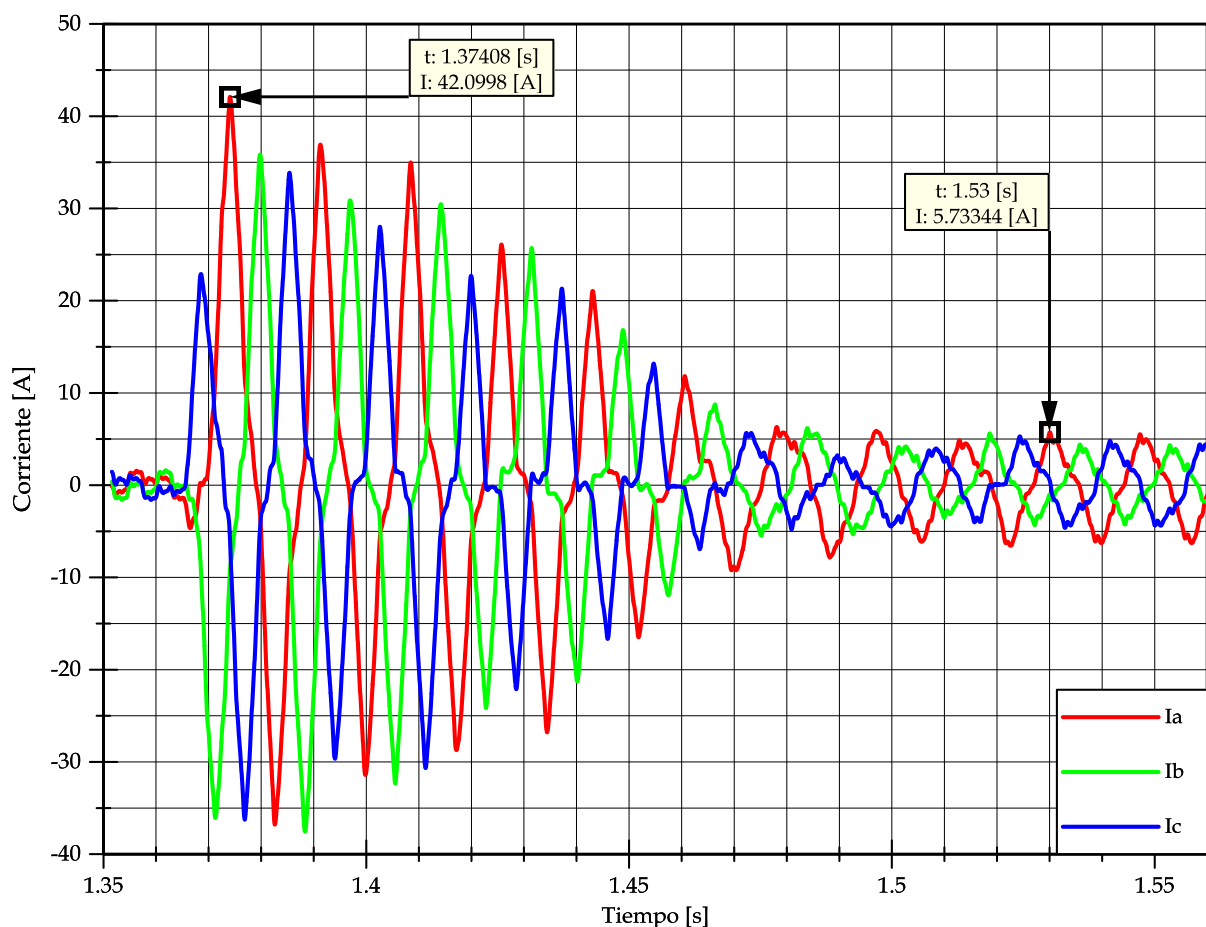


Fig. 4.4 Corrientes en el generador durante el arranque del motor de la prueba 1.

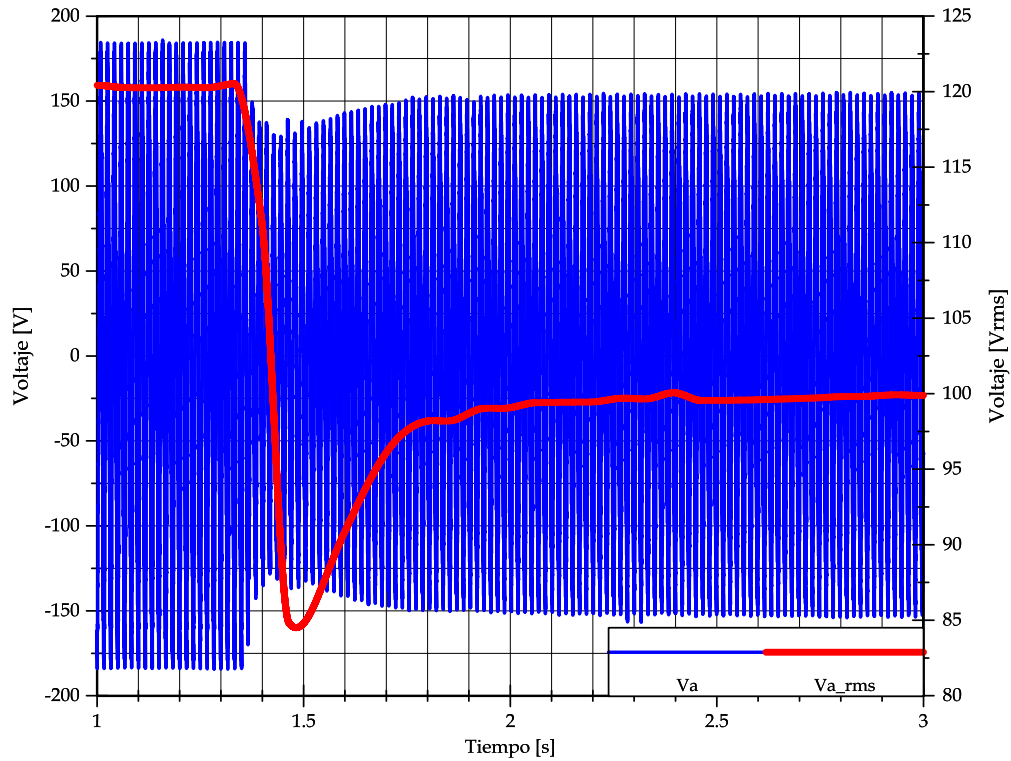


Fig. 4.5 Tendencia RMS y forma de onda del voltaje en la fase A durante la prueba 1.

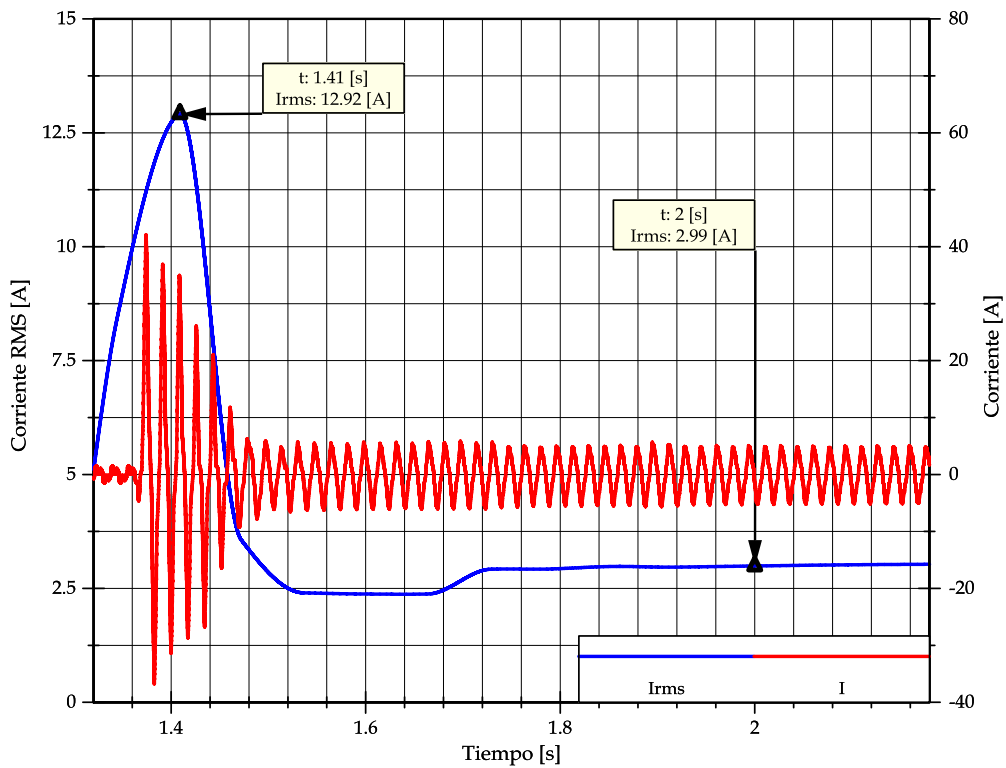


Fig. 4.6 Tendencia RMS y forma de onda de la corriente en la fase A durante la prueba 1.

4.2.3 Prueba 2

En esta prueba se conectó un bloque de carga resistiva. Como se muestra en la Fig. 4.7, el valor pico de la corriente, al conectar la carga resistiva, aumentó de 5.08 A a 9.29 A, mientras que el voltaje disminuyó de 154.22 V a 145.81 V. El intervalo de tiempo que se muestra en la Fig. 4.7 es de 94 ms. Por otra parte, en la Fig. 4.8 se muestran los valores RMS de voltaje y corriente al conectar la carga resistiva, como se puede observar el valor RMS de la corriente antes de conectar la carga es de 3.13 A hasta llegar a 5.01 A después de la conexión. En cuanto a la medición del valor RMS del voltaje se obtienen 100.16 V antes de la conexión de la carga resistiva, y después de la conexión se registró un valor de 97.87 V. Con referencia a la Fig. 4.9, se muestra el ángulo de carga y la potencia activa durante la conexión de la carga resistiva, y se puede observar que la potencia activa entregada por el generador antes de conectar la carga resistiva adicional era de 870.44 W, para después llegar a 1210.00 W, lo que representa un aumento en la potencia activa entregada por el generador de 339.56 W, alcanzando un valor máximo de 1279.09 W durante el transitorio. Por otro lado, el ángulo de carga antes de la conexión tenía un valor de 4.94° debido a la carga resistiva previamente conectada, llegando a un valor durante el transitorio de -9.56° hasta llegar en estado estacionario a un valor de 17.85° como se muestra en los marcadores de la Fig. 4.9, aumentando 12.91° debido a la carga de 339.56 W.

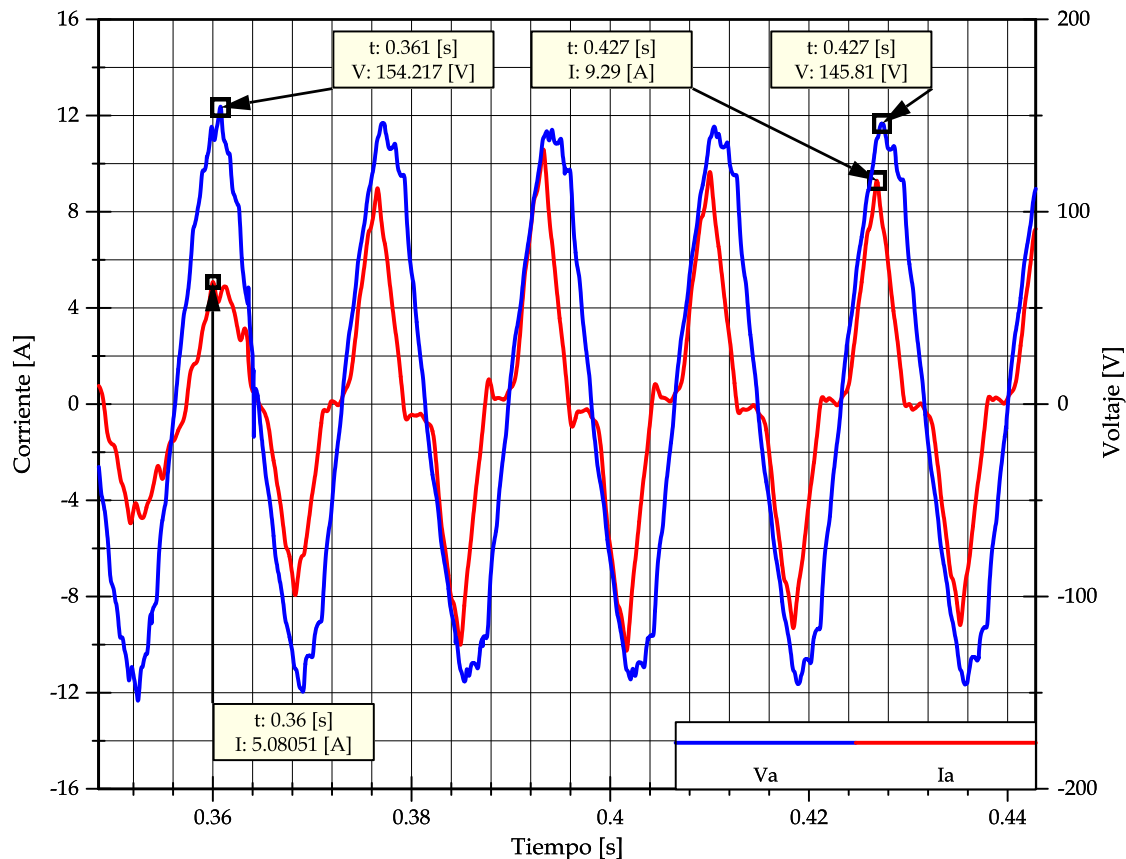


Fig. 4.7 Formas de onda de voltaje y corriente durante la prueba 2.

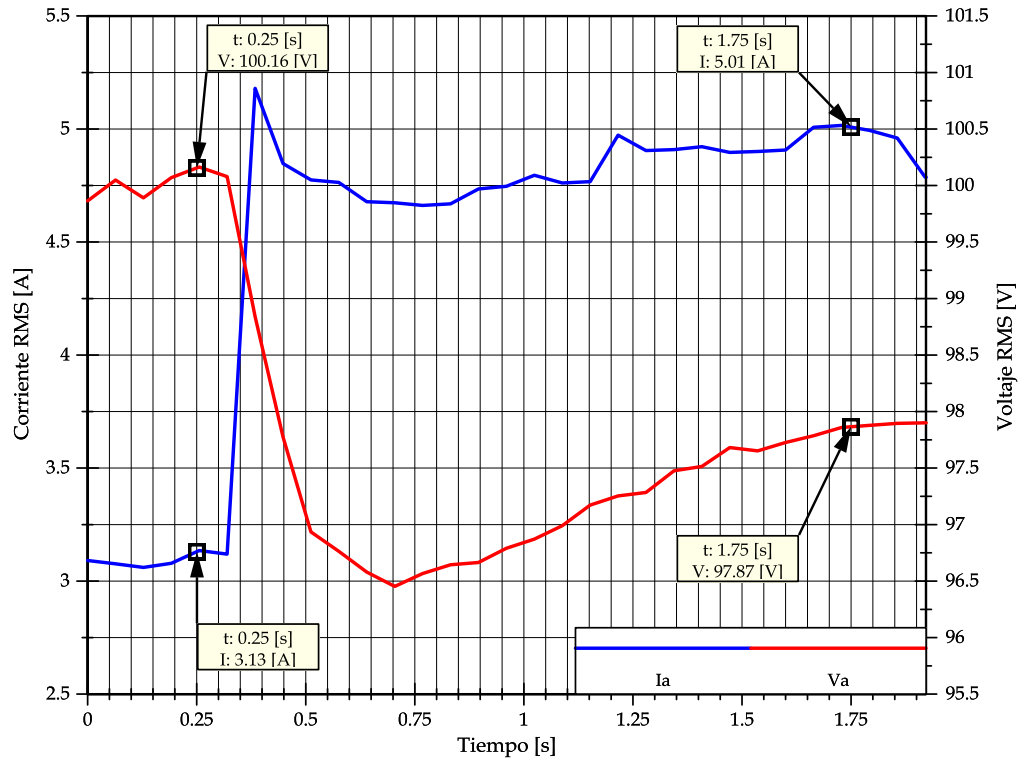


Fig. 4.8 Tendencia RMS del voltaje y corriente para la prueba 2.

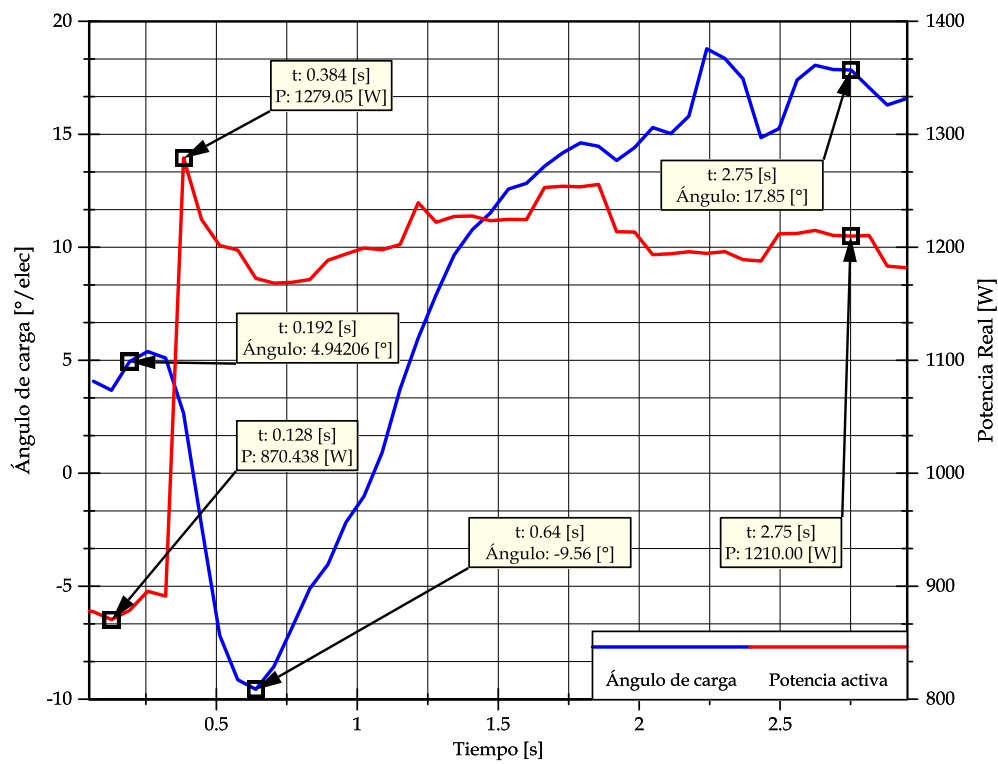


Fig. 4.9 Potencia real y ángulo de carga para la prueba 2.

4.2.4 Prueba 3

En este segmento de la prueba se desconectó previamente el motor de inducción en vacío y se conectó otro bloque de carga resistiva. En la Fig. 4.10 se muestran las formas de onda de voltaje y corriente ante la conexión del bloque de carga resistiva al generador síncrono. Según la Fig. 4.10, el voltaje antes de que la carga resistiva sea conectada, alcanza un valor pico de 145.064 V y llega hasta un valor de 138.36 V después que la carga es conectada. Por otra parte la corriente tiene un valor pico de 9.54 A antes de conectar la carga resistiva, para llegar a un valor de 11.903 A con la carga conectada. Como se muestra en la Fig. 4.10, la duración de este registro fue de 298.1 ms entre el primeroel y último registro. En la Fig. 4.11 se muestran los valores RMS de la corriente y el voltaje de la fase A durante la conexión de la carga resistiva; se tienen valores antes de la conexión de 4.72 A y 98.05 V, hasta un valor después de la conexión de 5.74 A y 95.40 V, respectivamente. En la Fig. 4.12, se muestra la potencia activa y el ángulo de carga durante la conexión de la carga resistiva. Como se puede observar, la potencia activa antes de la conexión es de 1187.76 W y aumentó 103.9 W para llegar a 1291.66 W. Mientras que el ángulo de carga se encontraba en un valor de 17.60° antes de la conexión y alcanzó 22.99°, aumentando 5.39°. La duración de esta prueba fue de 1.8 segundos.

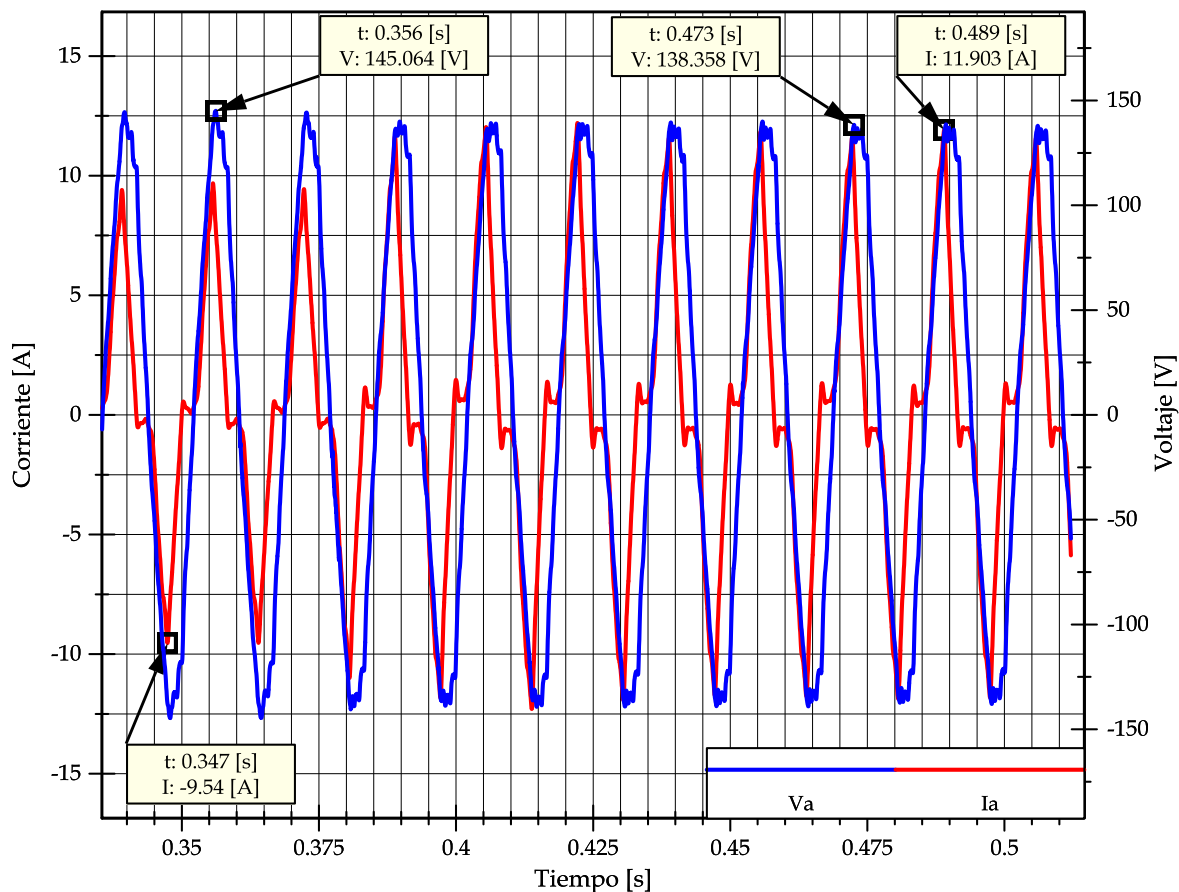
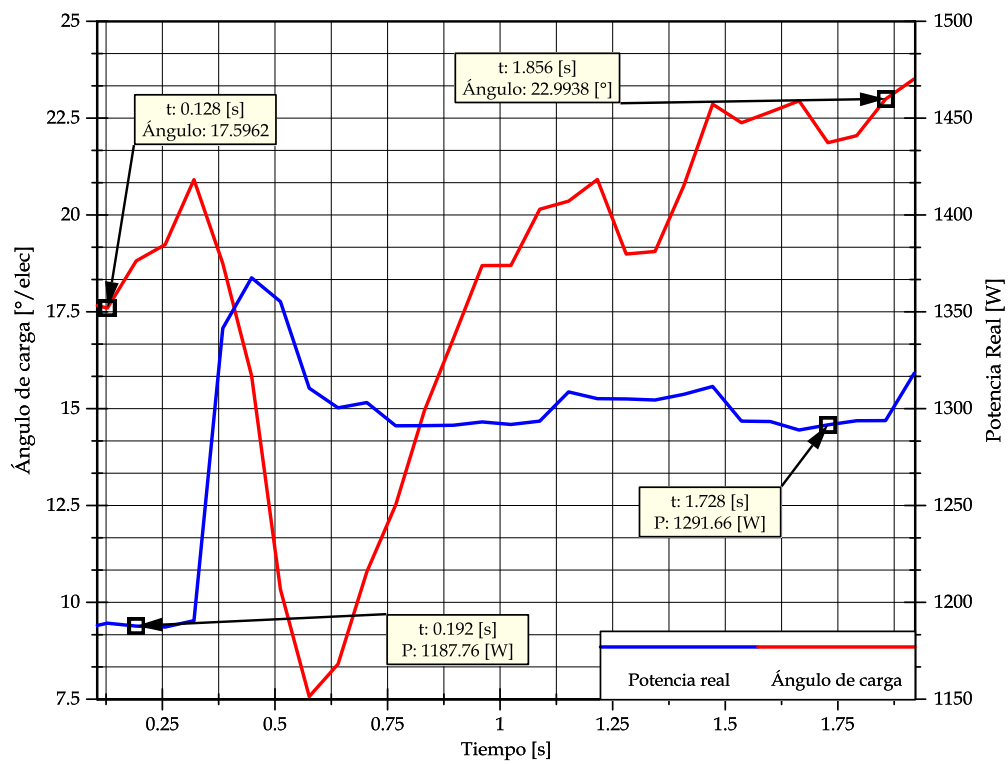
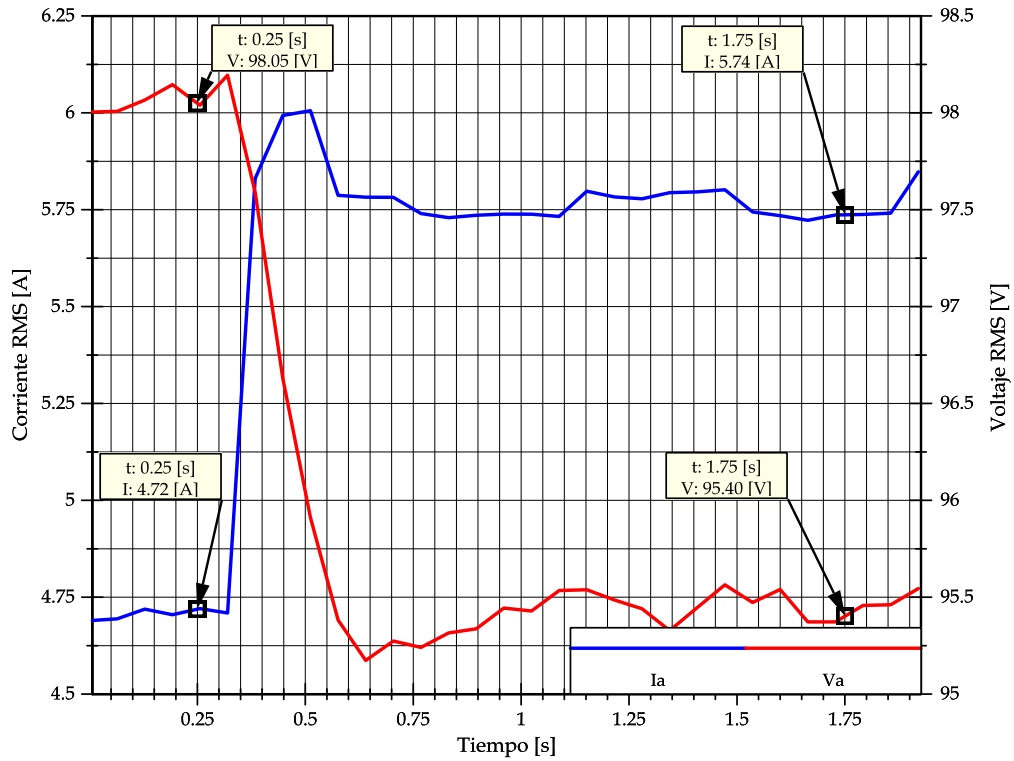


Fig. 4.10 Formas de onda de voltaje y corriente durante la prueba 3.



4.2.5 Prueba 4 y 5

En esta sección de la prueba se utiliza el banco de resistores, se registran dos eventos, bajo las condiciones obtenidas hasta la prueba anterior en cuanto a carga resistiva y regulación de voltaje, se conecta y después se desconecta la carga representada por el banco de resistores mediante los selectores de posiciones. En la Fig. 4.13 se muestran las formas de onda de corriente y voltaje durante la operación de desconexión de la carga resistiva. Se muestra que el voltaje aumenta de un valor pico de 160.65 V hasta 177.47 V; en cuanto a la corriente, se registra una disminución de un valor pico de 10.21 A hasta 1.14 A. Los valores RMS obtenidos durante la prueba se pueden apreciar en la Fig. 4.14, en donde el voltaje aumenta de 9.285 V (de 109.99 a 119.28 V) y la corriente disminuye 4.756 A (de 5.63 A a 0.865 A). Una vez que se ha desconectado la carga resistiva, se reconecta una vez más, obteniendo como resultados las gráficas mostradas en la Fig. 4.15 y Fig. 4.16. En cuanto a los valores pico, el voltaje se redujo 18.99 V (de 181.289 a 162.29 V) mientras que la corriente aumentó 9.13 A (de 1.4139 a 10.5422 A). Los valores RMS de la Fig. 4.16 muestran los valores de la prueba 4 al inicio y después del transitorio se llega a 110.68 V y 5.68 A para el voltaje y la corriente respectivamente. El tiempo de análisis que se muestra en la gráfica de tendencia RMS es de 1.84 segundos.

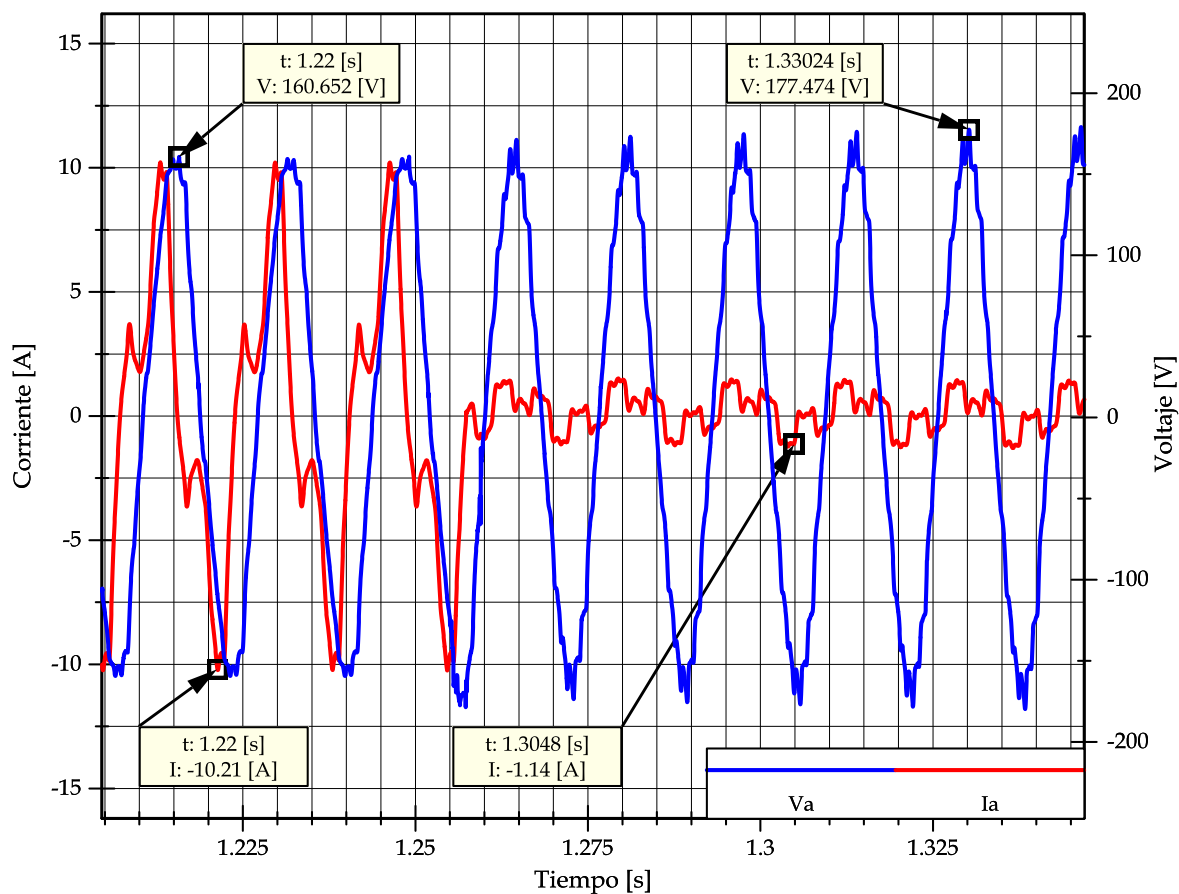


Fig. 4.13 Formas de onda de voltaje y corriente durante la prueba 4.

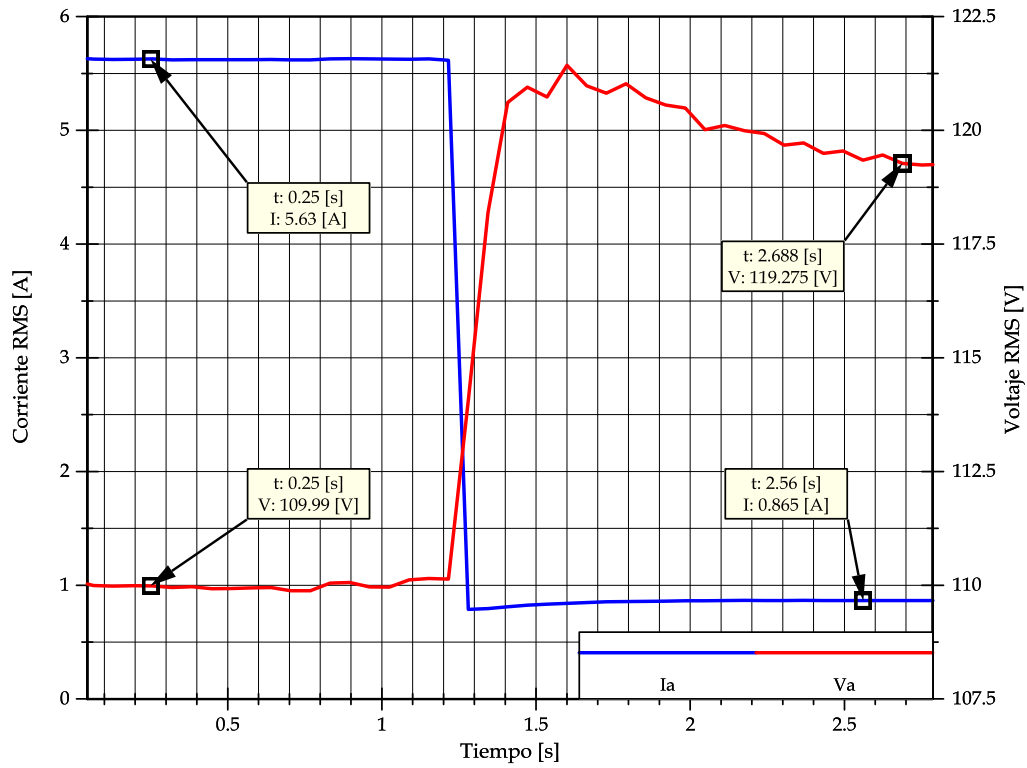


Fig. 4.14 Tendencia RMS del voltaje y corriente durante la prueba 4.

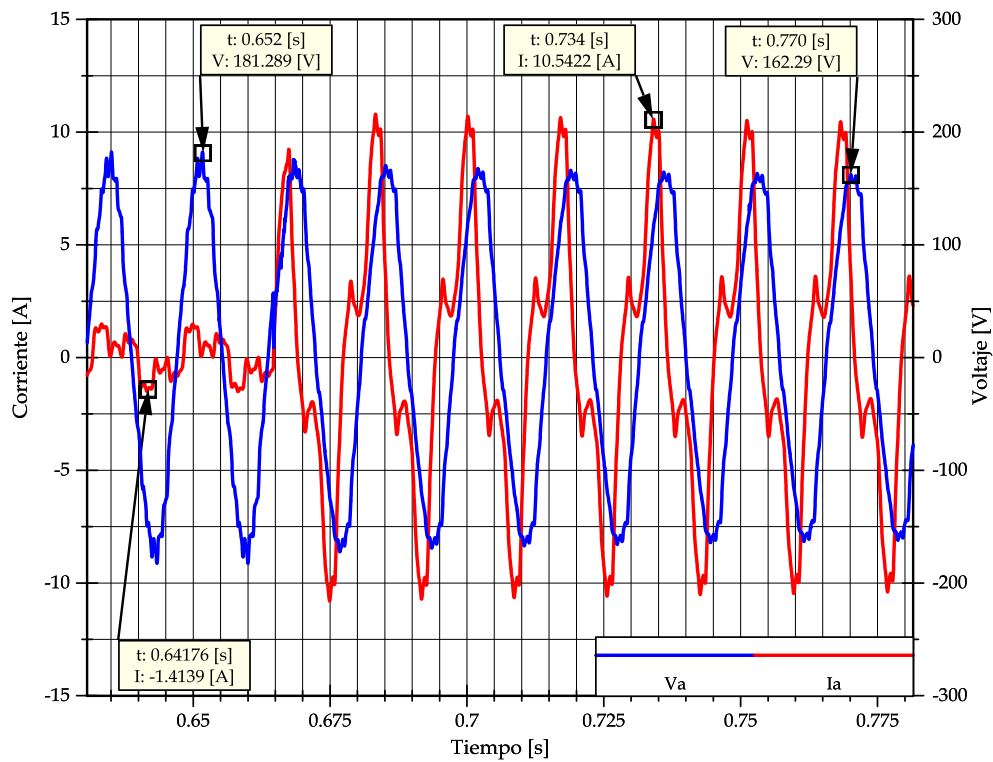


Fig. 4.15 Formas de onda de voltaje y corriente durante la prueba 5.

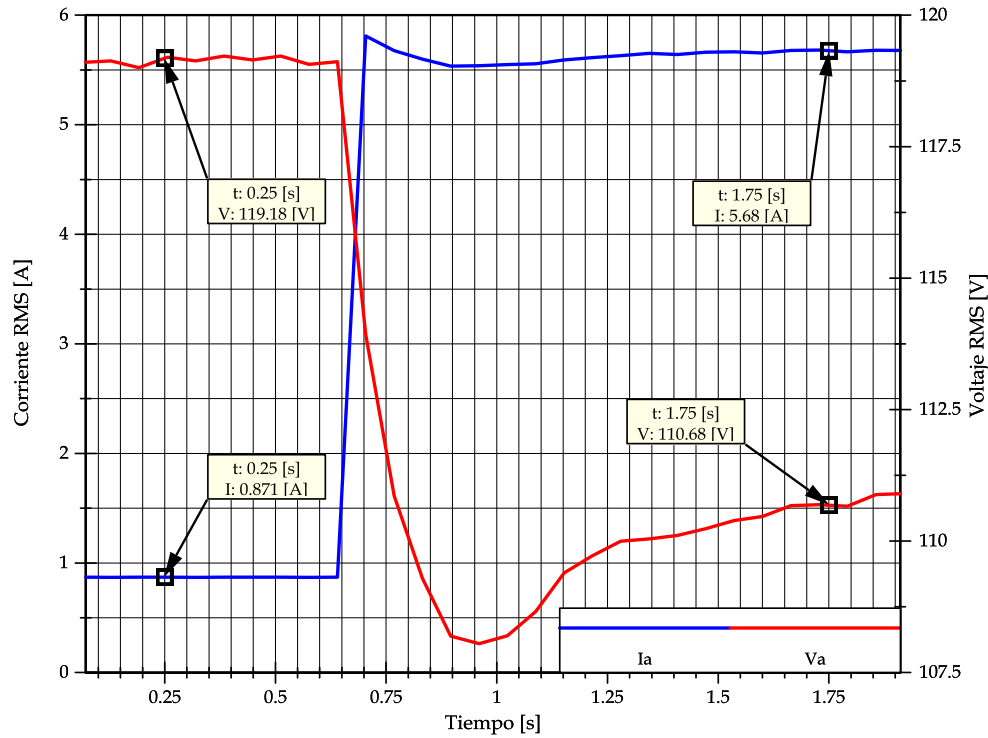


Fig. 4.16 Tendencia RMS del voltaje y corriente durante la prueba 5.

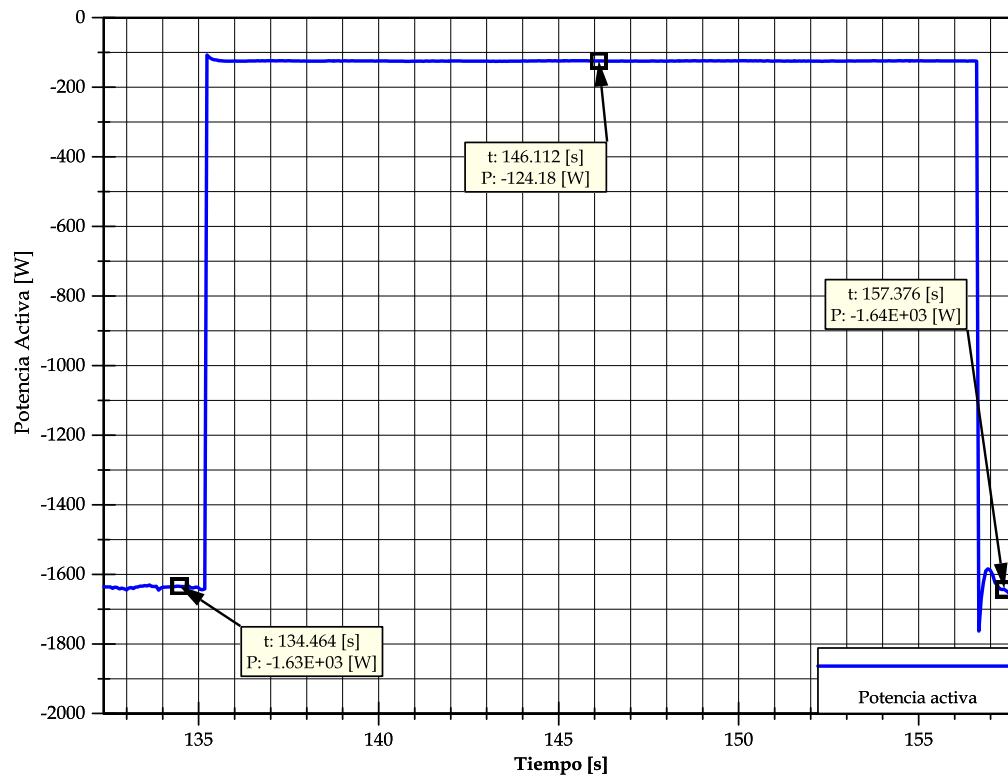


Fig. 4.17 Potencia activa en terminales del generador durante las pruebas 4 y 5.

En la Fig. 4.17 se muestra la potencia activa entregada por el generador durante la conexión y desconexión de la carga resistiva. La carga demandó 1514.57 W empezando en 1638.75 W, con la carga conectada, para llegar a 124.18 W al desconectar la carga. Es importante notar que la potencia activa es negativa en la Fig. 4.17 debido a que el generador está aportando potencia activa al sistema. Esta variación en la potencia activa provoca que el ángulo de carga del generador se comporte como se muestra en la Fig. 4.18. El ángulo de carga empieza la prueba en un valor de 25.358° , aproximadamente en el segundo 135 se aplica la carga resistiva de 1514.57 W, lo que provoca que el ángulo aumente transitoriamente hasta un valor de 67.3036° ($+ 41.94^\circ$). Una vez que se estabiliza el ángulo de carga, alrededor de los 149 segundos, tiene un valor cercano a cero (0.260°). Posteriormente, se conecta exactamente la misma carga que se desconectó en el paso anterior, alcanzando un valor mínimo durante el transitorio de -39.36° , una vez en estado estacionario alcanza un valor de 25.34° . Es importante destacar que la carga mostrada en esta sección de la prueba corresponde a la carga máxima que es posible seleccionar para el banco de resistores utilizado en la prueba. Como se mencionó anteriormente, esta carga de 1514.57 W para el generador síncrono provoca un ángulo de carga máximo de 67.30° . El tiempo de la prueba mostrado en la Fig. 4.18 es de 30 segundos aproximadamente.

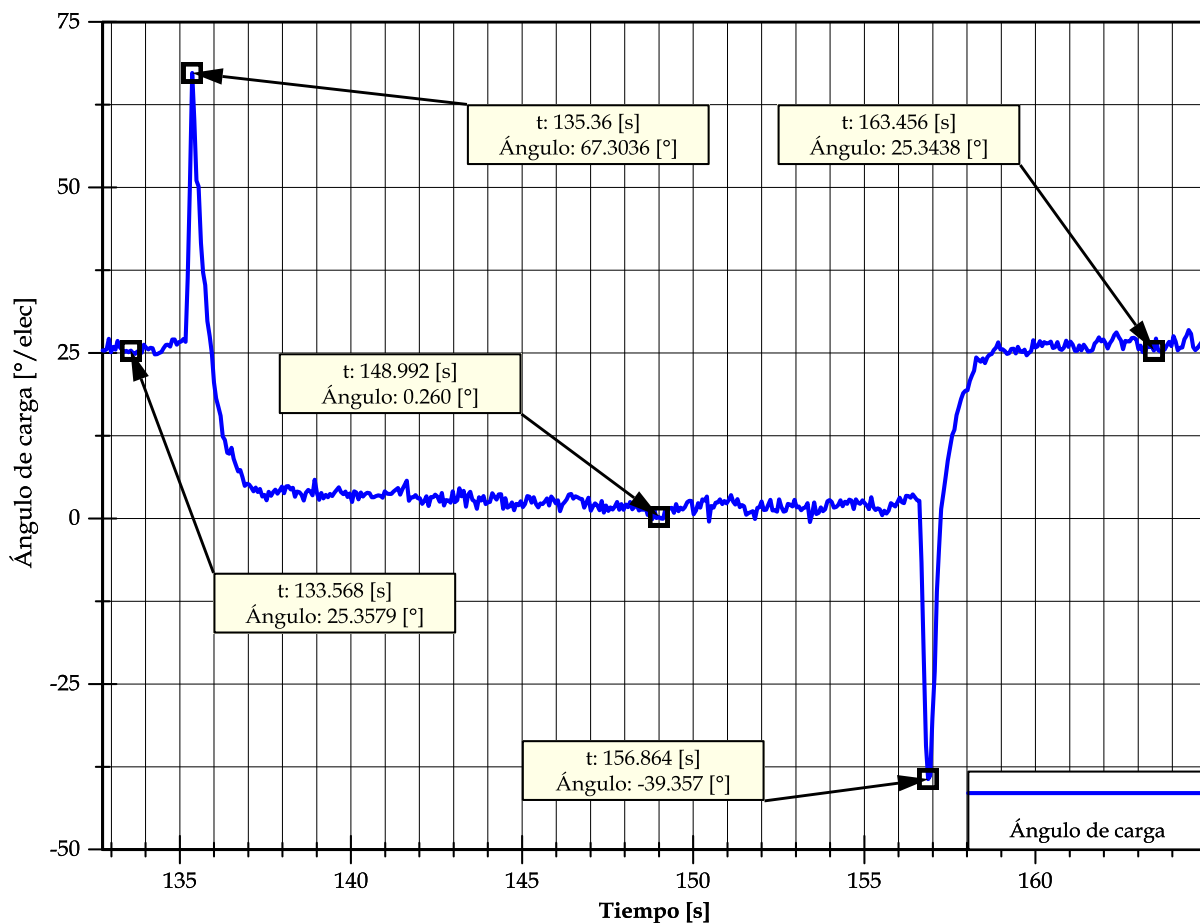


Fig. 4.18 Ángulo de carga de la máquina síncrona durante las pruebas 4 y 5.

4.2.6 Prueba 6

Para esta prueba se conectó el motor de inducción anteriormente utilizado, con las condiciones de carga previas. En la Fig. 4.19 se muestran las formas de onda de tensión y corriente en el momento de la entrada del motor. El valor máximo que toma la corriente durante el transitorio es de 32.21 A, mientras que el voltaje antes de la conexión es de 161.33 V. Una vez que ha sucedido el transitorio, el voltaje medido fue de 117.71 V y la corriente 1.09253 A. Por otra parte, en la Fig. 4.20 se muestra la tendencia de los valores RMS de voltaje y corriente, su valor RMS es de 111.101 V y 5.69047 A, antes de la conexión. Durante el transitorio, los valores pico registrados fueron de 18.49 A y 74.22 V. Una vez pasado el transitorio, los valores de RMS registrados son 93.97 V y 5.89 A para el voltaje y la corriente respectivamente. Por último en esta prueba, se muestra en la Fig. 4.21 el ángulo de carga y la potencia activa entregada por el generador cuando se realiza la conexión del motor de inducción. Se puede observar que el valor inicial del ángulo es de 25.7411° y tiene un punto máximo durante el transitorio de 58.0408° , hasta llegar, en estado estacionario a 25.2181° . Por otra parte la potencia activa, tiene un valor inicial en la prueba de 1680 W entregados, para llegar a un máximo durante el transitorio de 3310 W y finalmente a 1250 W, en estado estacionario.

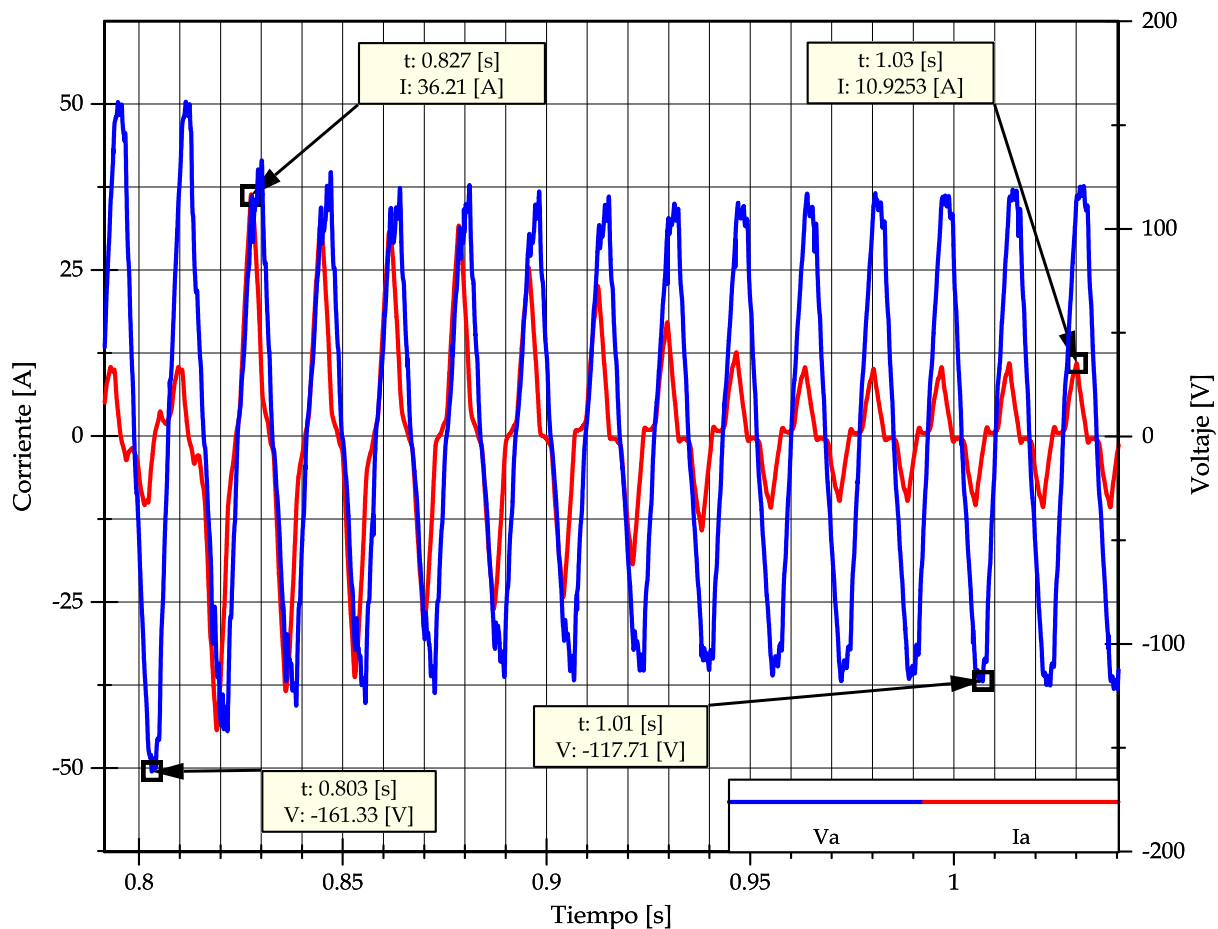


Fig. 4.19 Formas de onda de voltaje y corriente durante la prueba 6.

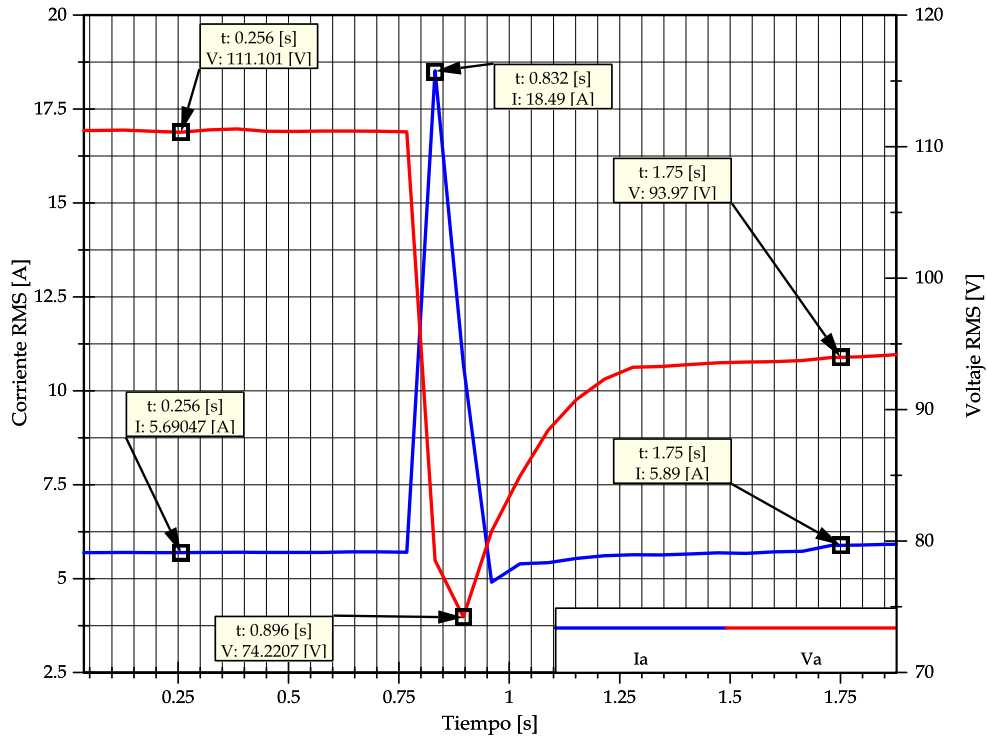


Fig. 4.20 Tendencia RMS del voltaje y corriente para la prueba 6.

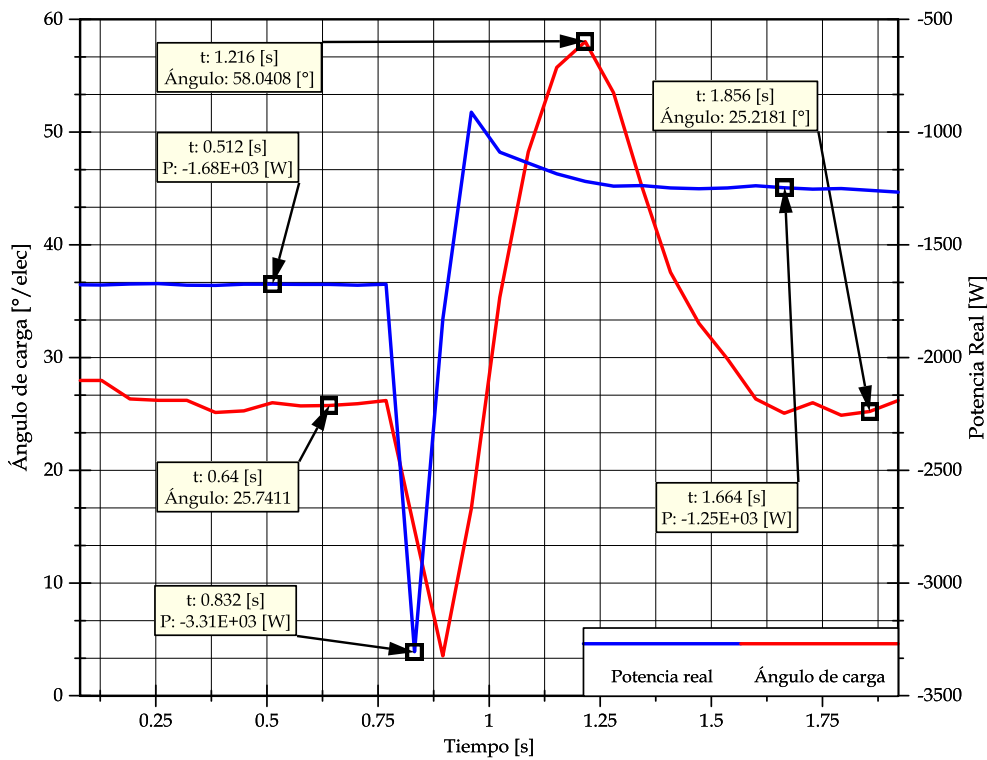


Fig. 4.21 Potencia real y ángulo de carga para durante la prueba 6.

4.2.7 Prueba 7

Para el último segmento de la prueba, se desconectó carga resistiva, y previamente el motor también había sido desconectado. Lo anterior provoca que el generador alimente la menor carga posible. En la Fig. 4.22 se pueden observar las formas de onda de tensión y corriente durante el evento de desconexión de carga resistiva. Los valores previos a la desconexión fueron de 11.7165 A y de 134.72 V en valores pico de la corriente y voltaje respectivamente. Una vez realizada la desconexión, se registraron valores de 1.12123 A y 174.006 V para la corriente y la tensión. En cuanto a los valores RMS, la Fig. 4.23 muestra que antes de la conexión habían 5.82 A y 94.84 V en terminales de la máquina. Una vez realizada la desconexión, se tienen valores de 0.931 A y 118.92 V para la corriente y el voltaje. El tiempo mostrado en esta gráfica es de 5 segundos. Debido a la pérdida de carga resistiva, el ángulo de carga se mueve de manera considerable, como se puede observar en la Fig. 4.24, en donde el valor antes de la prueba era de 27.0518° alcanzando un máximo de 47.8453° durante el transitorio de conexión y tomando un valor en estado estacionario de 5.79931° . En cuanto a la potencia activa también mostrada en la Fig. 4.24, se registra un valor antes de la prueba de 1271.6 W entregados por el generador hasta 79.60 W después de la conexión lo que significa cambio de carga de 1192 W.

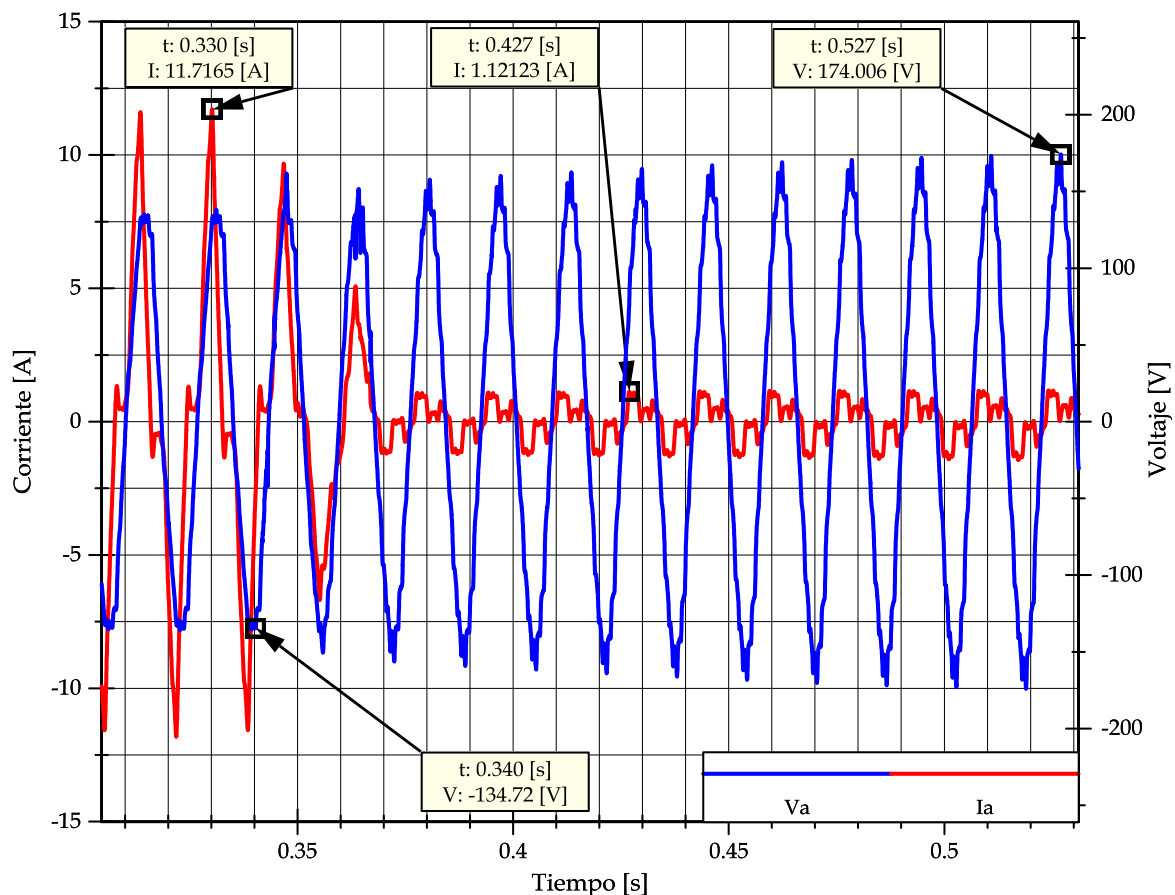


Fig. 4.22 Formas de onda de voltaje y corriente durante la prueba 7.

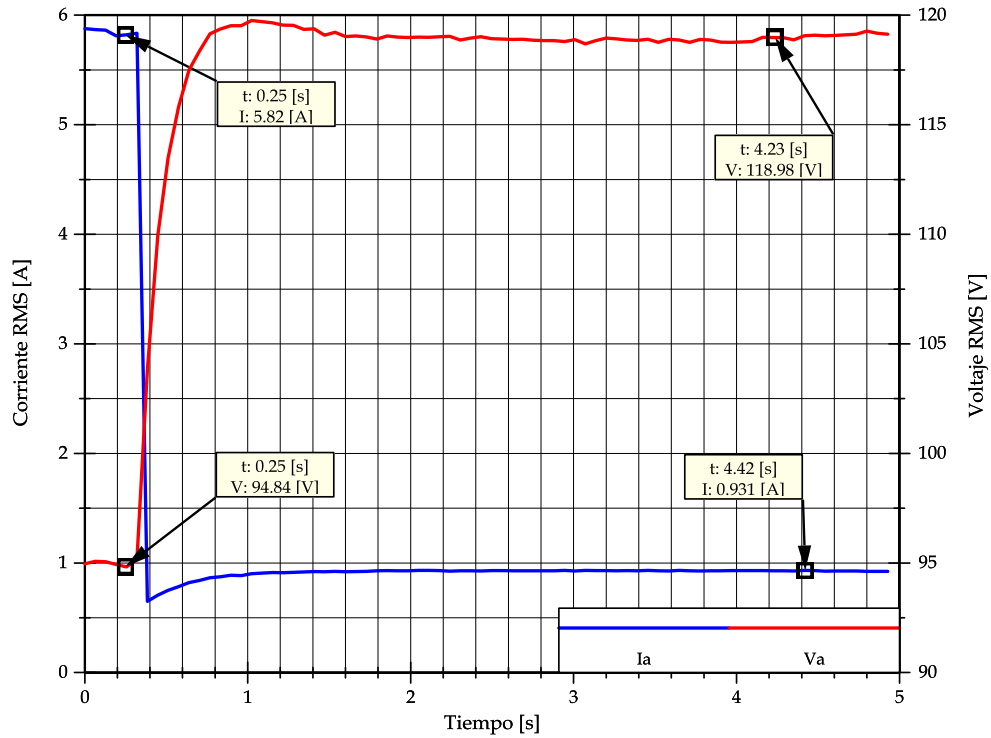


Fig. 4.23 Tendencia RMS del voltaje y corriente para la prueba 7.

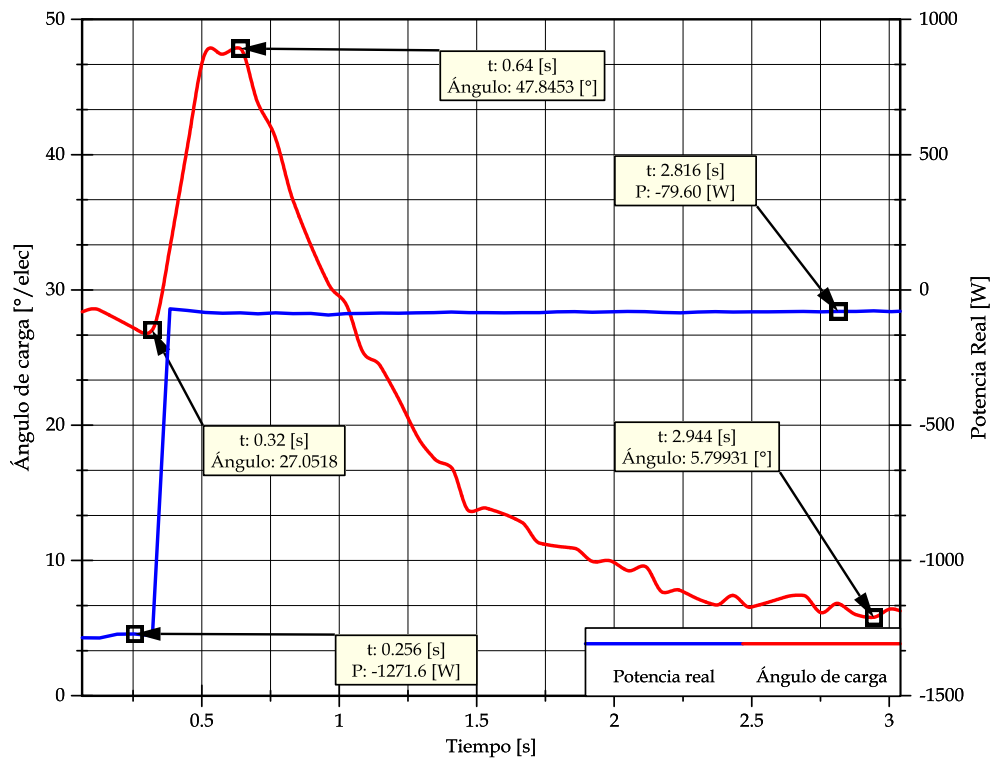


Fig. 4.24 Potencia real y ángulo de carga para durante la prueba 7.

4.2.8 Funciones de cálculo adicionales

En esta sección se muestran los resultados obtenidos en las ventanas de visualización como son cálculo de potencias, distorsión armónica y señales a recortadas a un número predeterminado de ciclos. Además, se reporta la utilización del módulo de comunicación TPC/IP para calcular la carta de operación en tiempo real. En la Fig. 4.25 se muestra la potencia activa con respecto al tiempo, calculada por el programa en tiempo real. En la Fig. 4.25 se tiene como valor al inicio de la prueba una potencia de 10.84 W, al conectar la carga resistiva se alcanza un valor máximo durante el transitorio de 80.71 W hasta llegar en estado estacionario a 46.97 W. Además, se calcula el área bajo la curva en cada intervalo de cálculo de potencia con el programa en tiempo real lo que arroja un resultado 186.242 W/s. El programa obtiene el mismo resultado pero en unidades de W/h que es equivalente al valor medido entre 3600, que son los segundos en una hora. El valor de energía entregada por el generador durante la duración de esta prueba (4.928 segundos) en el programa es de 0.05173 W/h. Como se explicó en la sección de diseño de la aplicación el programa muestra, mediante un indicador en pantalla, el último valor de energía consumida o entregada, el cual es resultado de la suma de la potencia activa de todos los intervalos anteriores.

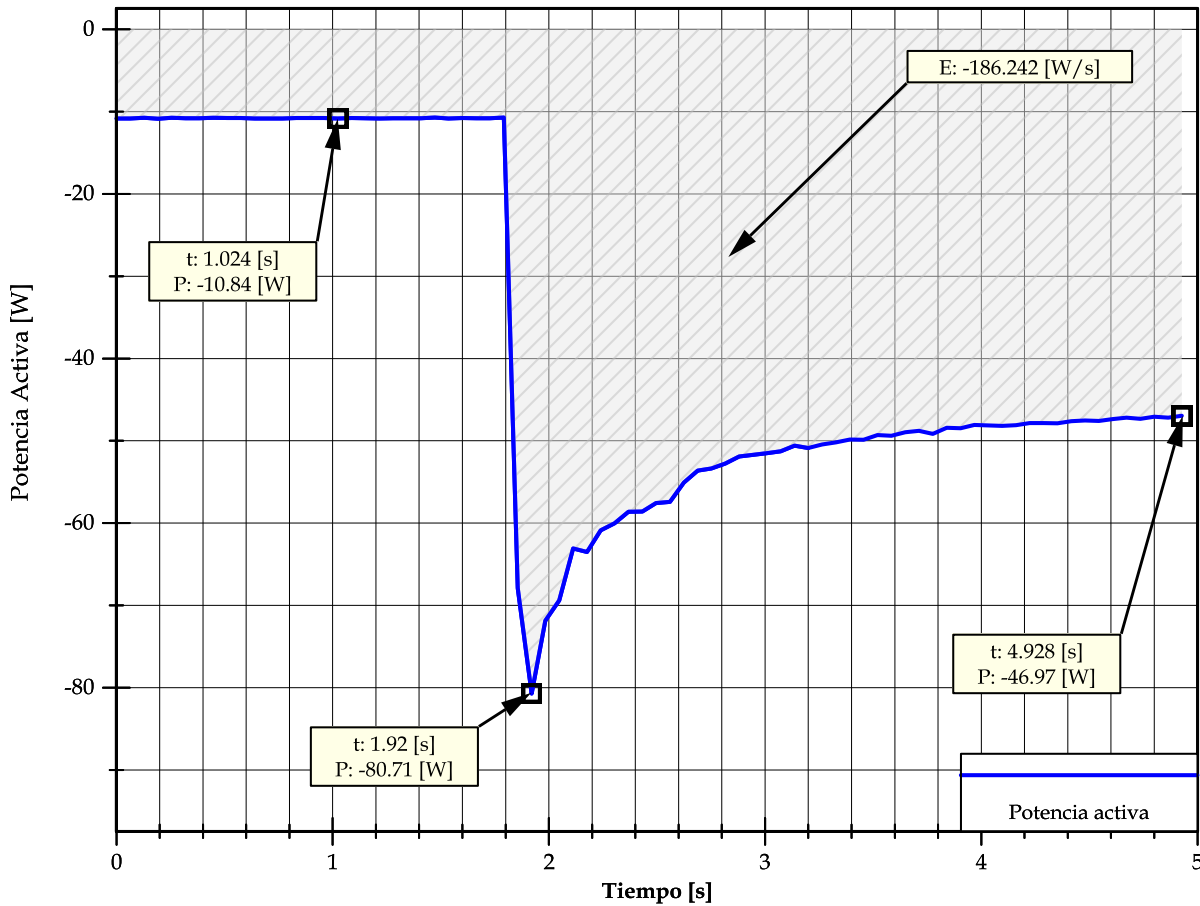


Fig. 4.25 Potencia activa en el generador y monitoreo de energía.

Los resultados mostrados en las siguientes figuras corresponden a la prueba 5 después de conectar la carga resistiva de 750 W. En la Fig. 4.26 se muestran los datos obtenidos con el programa en tiempo real en la opción de recorte de las señales a un ciclo de la señal de referencia. En el caso mostrado en la figura la señal de referencia es el voltaje en la fase A. Adicionalmente se muestra la señal producida por el sensor inductivo. Esta señal tiene la misma frecuencia que el voltaje en terminales y se utiliza, como se mencionó anteriormente, para medir el ángulo de carga y la velocidad del eje de la máquina síncrona. Con marcadores se registran los valores pico de 10.3273 A y -160.47 V para la corriente de la fase A y el voltaje de la fase B respectivamente. En las Fig. 4.27 y Fig. 4.28 se muestran los espectros de corriente y voltaje calculado hasta la armónica número 51, obtenidos con el programa en tiempo real durante la prueba realizada con la máquina educacional de 5 kVA. Particularmente, en la Fig. 4.27 se muestra el espectro del voltaje donde se aprecia un valor RMS en la fundamental de 110 V, así como un valor de 6.76 V para el tercer armónico, el porcentaje de distorsión armónica total fue de 7.4266 %. En cuanto a la Fig. 4.28 se puede notar una distorsión armónica total de 47.329 %. La señal tiene un valor RMS de 5.13 A en la componente fundamental y de 2.40 y 0.24 A en la tercera y novena armónica respectivamente.

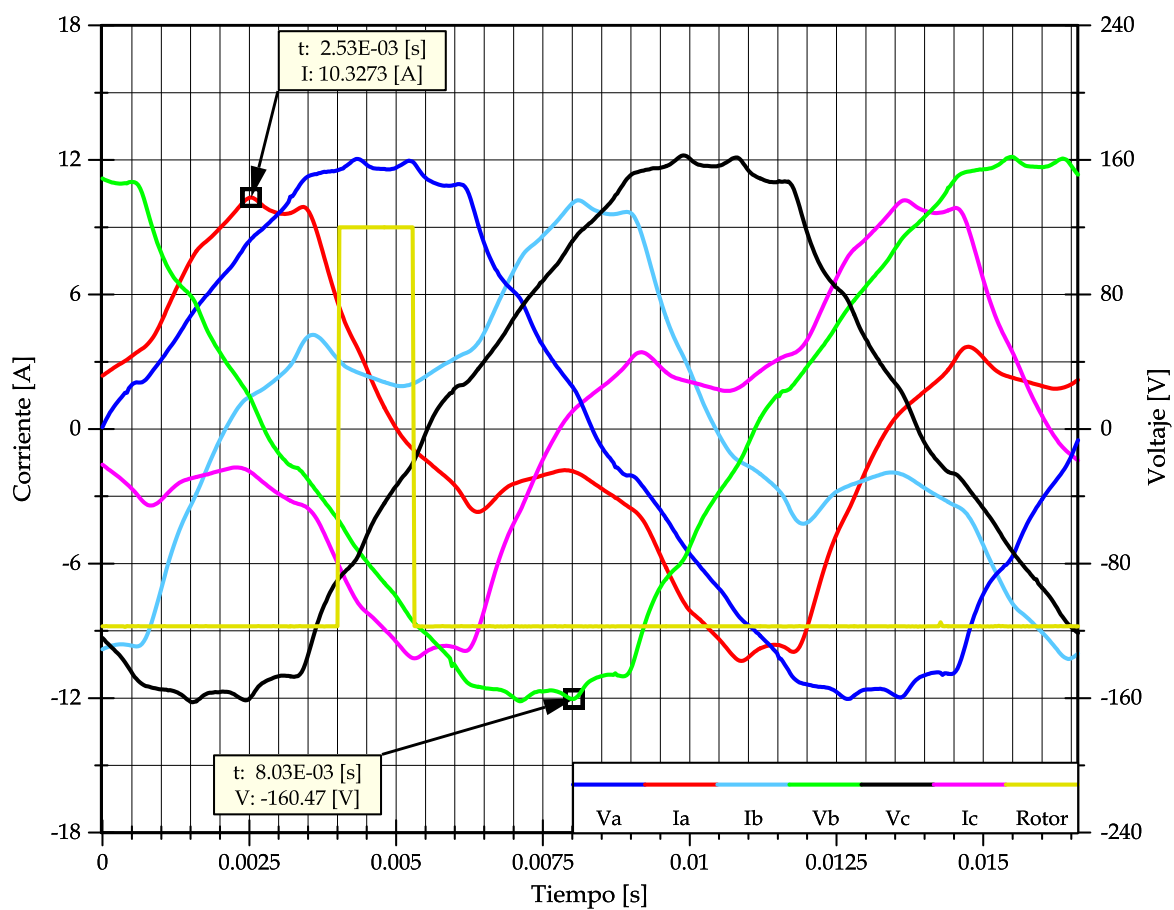


Fig. 4.26 Señales de voltaje, corriente y posición del rotor recortadas a un ciclo.

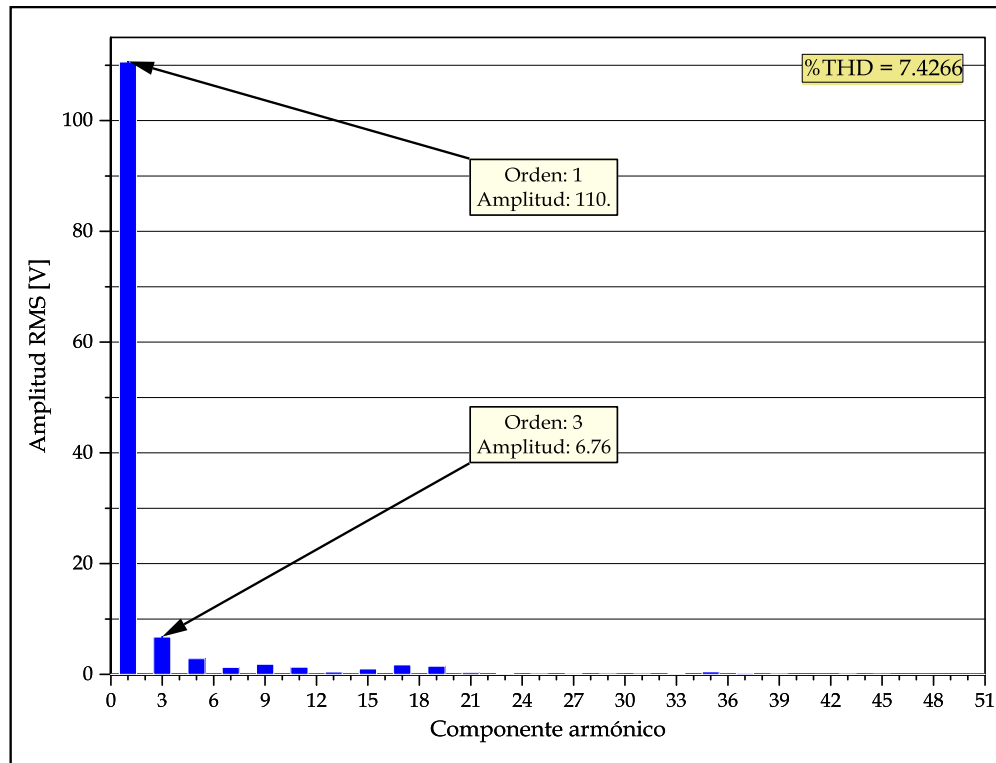


Fig. 4.27 Espectro del voltaje en la fase A.

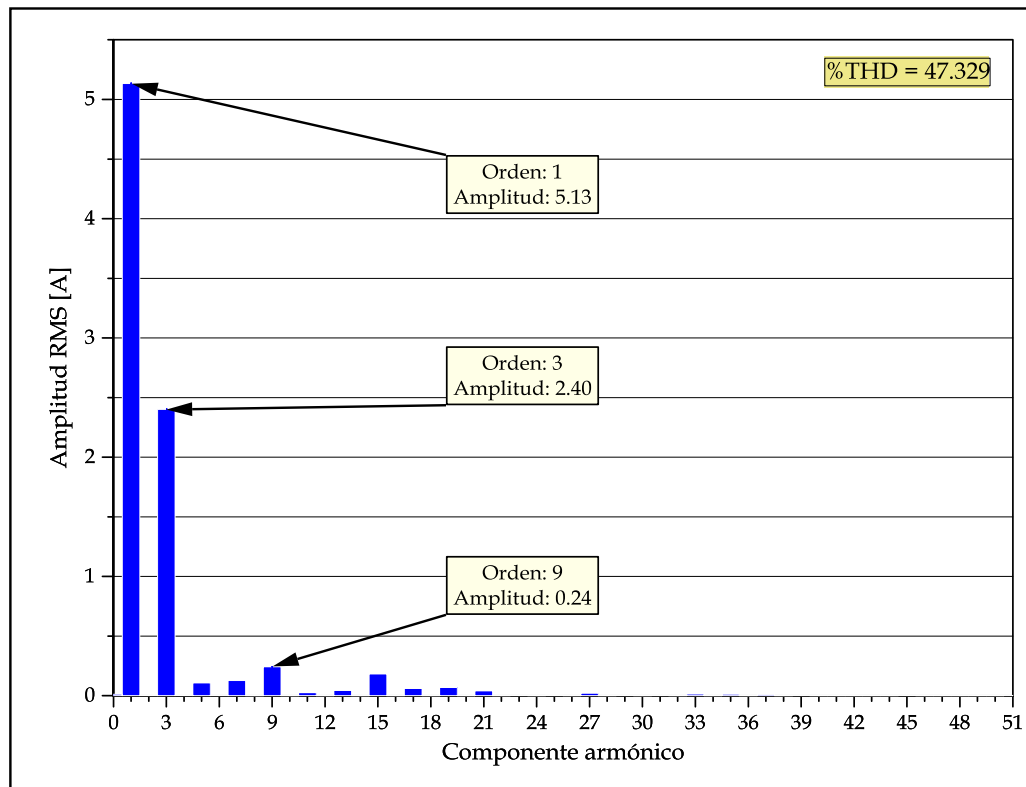


Fig. 4.28 Espectro de la corriente en la fase A.

Con el fin de comparar y validar el funcionamiento del sistema de adquisición de datos se comparó un archivo de registro de datos del sistema con el registro de datos del osciloscopio TDS2000C de Tektronix durante el arranque de un motor trifásico (ver características en Apéndice Módulo de detección de Bandas Laterales). Cabe resaltar las diferencias entre estos equipos, principalmente en lo que respecta a la resolución del convertidor analógico digital y el tiempo de muestreo. Por una parte, el sistema de adquisición cuenta con un tiempo de muestreo (en la Fig. 4.29) de 49 μ s por señal, además el convertidor analógico-digital es de 16 bits, lo que conlleva según (3.23) a una resolución de 305 μ V [IEEE, 2007a].

$$Q = \frac{V_F}{2^n - 1} \quad (3.23)$$

donde:

- Q es la resolución del convertidor [V].
 V_F es el voltaje permitido por el convertidor a escala completa [V].
 n es el número de bits del convertidor.

La resolución máxima del convertidor del osciloscopio es de 0.8 V en las pruebas

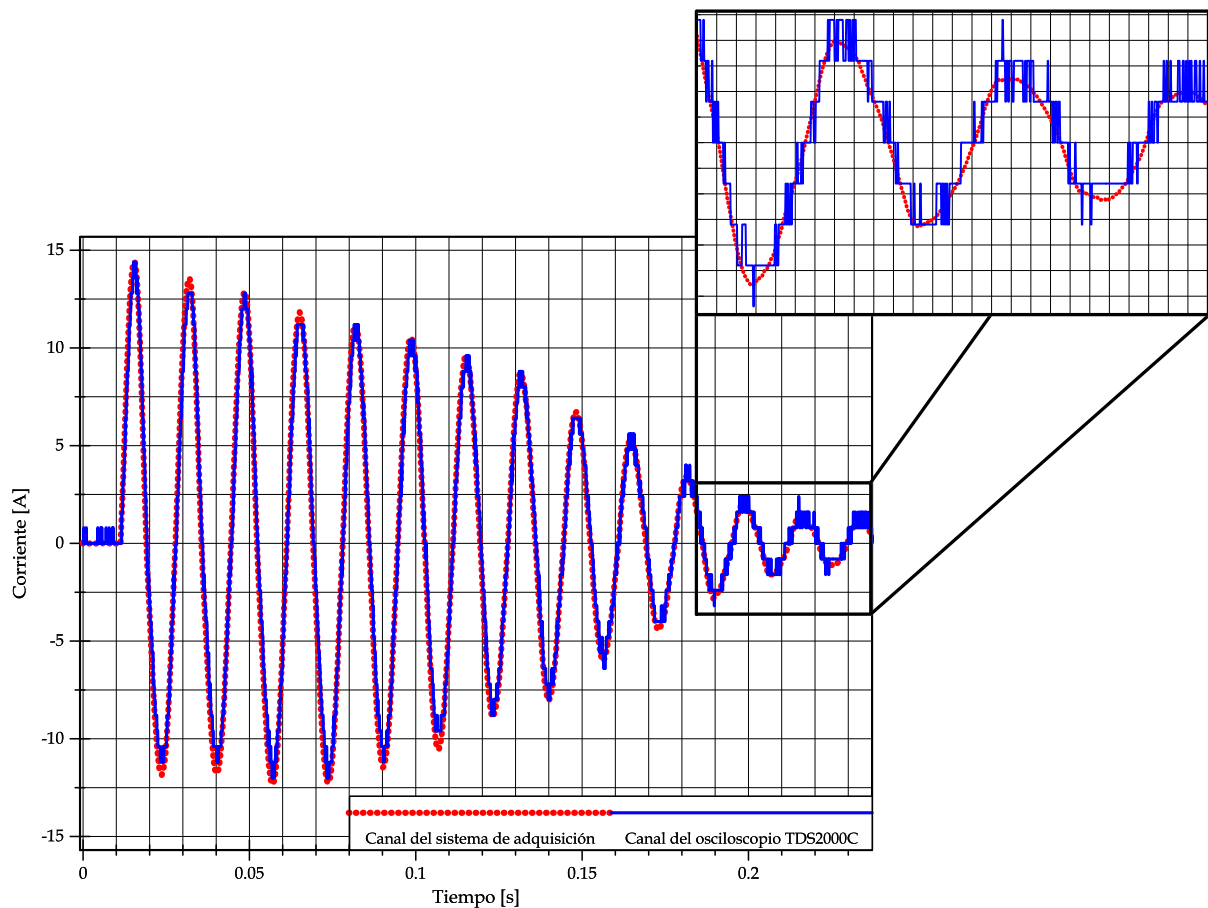


Fig. 4.29 Comparación entre las formas de onda adquiridas del sistema de adquisición y el osciloscopio TDS2000C de Tektronix.

realizadas, esto es evidente en la Fig. 4.29 cuando se alcanzan valores picos en la señal de corriente registrada, la resolución del convertidor del osciloscopio, aunado al tiempo de muestreo, tiene como consecuencia la falta de registro en ciertos puntos pico de la señal como se muestra en el acercamiento de la Fig. 4.29. El tiempo de muestreo alcanzado por el osciloscopio fue de 100 μ s, aproximadamente el doble de tiempo que le toma al sistema de adquisición desarrollado tomar una muestra de la señal conectada. La validación del sistema de adquisición desarrollado se llevó a cabo de manera satisfactoria, como se muestra en la Fig. 4.29 con un tiempo de registro total de 0.28 segundos para el transitorio de arranque de la fase A de corriente.

4.3 PRUEBAS AL SISTEMA DE ADQUISICIÓN DE DATOS Y MONITOREO LOCAL CON LA MICROMÁQUINA DE POLOS SALIENTES

4.3.1 Micromáquinas Síncronas de laboratorio

En esta sección del trabajo se presentan los resultados de las pruebas realizadas con la micromáquina de polos salientes. Este sistema de las micromáquinas fue adquirido por la ESIME en 1971, mediante un convenio con la UNESCO que empezó en la década de 1960. Es un simulador comercial diseñado especialmente por el grupo ALSTHOM de París, Francia, para reproducir a escala el comportamiento dinámico de sistemas de potencia reales. Esta área fue asignada al grupo de investigación de fenómenos dinámicos de la SEPI-ESIME en 2003 [Ruiz et al., 2011], en la Fig. 4.30 se muestra la distribución física del área de la microred.

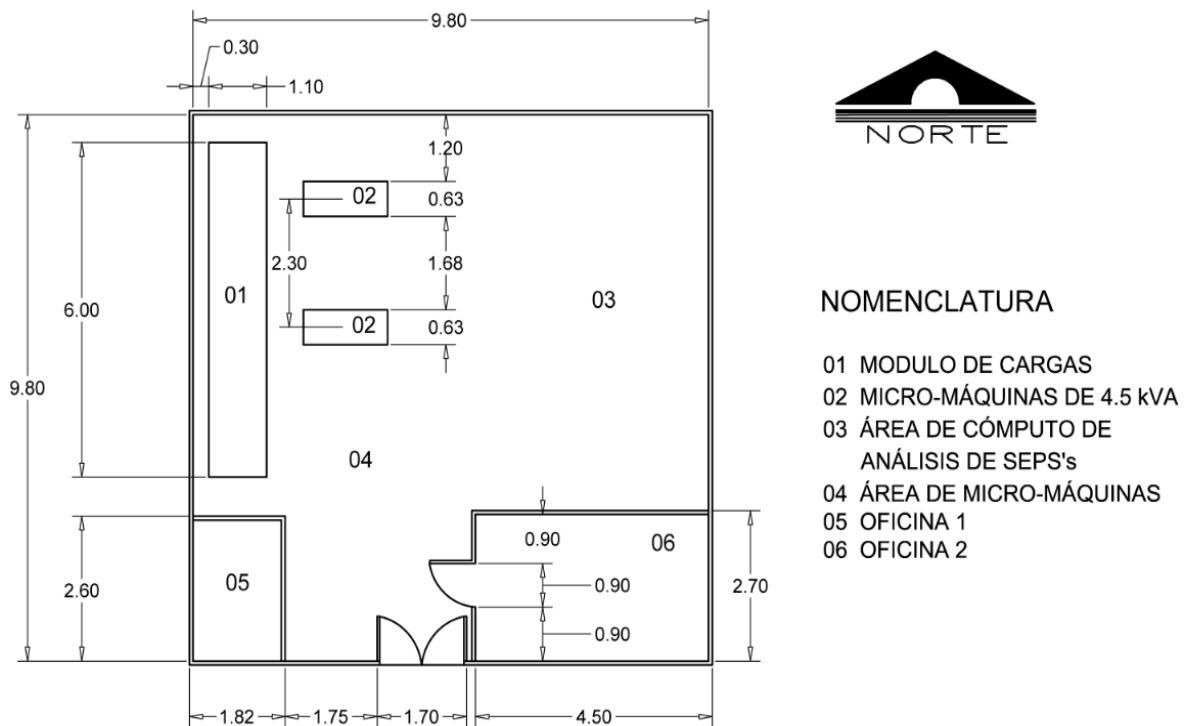


Fig. 4.30 Ubicación física del área de la microred dentro del Simulador Experimental de Sistemas de Potencia.

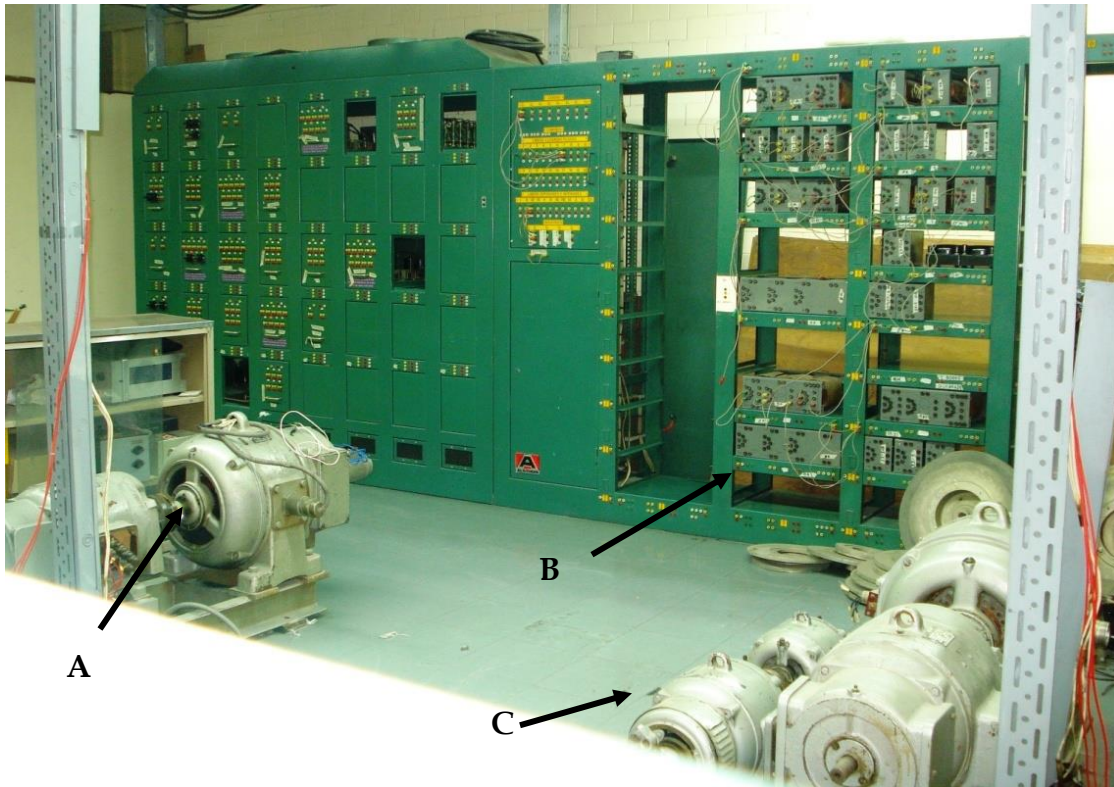


Fig. 4.31 Área de la Micro red del simulador experimental de sistemas eléctricos de potencia. A: Micromáquina síncrona de polos salientes. B: Tablero de cargas, conexiones y elementos de transmisión. C: Micromáquina síncrona de polos lisos (Adaptado de [Juárez et al., 2009]).

En la Fig. 4.31 se muestra el área de la microrred con sus elementos indicados. En la Tabla 4.1 se muestran los datos de placa de la micromáquina de polos salientes utilizada en las pruebas mostradas en las siguientes secciones.

Tabla 4.1: Datos de placa de las micromáquinas síncronas (Adaptada de [Sánchez, 2010]).

Máquina de polos lisos	
Marca	Alsthom
Tipo	M20 AT1
Capacidad	4.5 KVA
Nº	146884
V	127/220
RPM	1800
$\cos \varphi$	0.8
Conexión	Ψ
Hz	60
Nº Polos	4
Excitatriz	Separada
Aislamiento	B

4.3.2 Resultados experimentales

4.3.2.1 Monitoreo del generador síncrono de polos salientes mediante la carta de operación

Es importante conocer la carta de operación real de los generadores para identificar el área segura de operación, y también para ajustar los limitadores de sobreexcitación y subexcitación [Lizárraga et al., 2011]. De esta forma, se espera que las unidades de generación puedan producir y absorber la máxima cantidad de potencia eléctrica reactiva sin comprometer la seguridad e integridad de los generadores y sus sistemas auxiliares. Es por lo anterior, que es de gran utilidad contar con una herramienta que permita obtener la carta de operación de la máquina síncrona y a su vez monitorear, en tiempo real, el punto donde el generador se encuentra operando. El sistema presentado en este trabajo permite, debido a su arquitectura distribuida, su integración con otros sistemas de control supervisorio y adquisición de datos. Para probar el módulo de comunicación TCP/IP junto con los parámetros calculados por el sistema de adquisición de datos y monitoreo, se utilizó el programa desarrollado en [Barrera, 2012] llamado CARTAS. Este programa se encarga de graficar la carta de operación de un generador síncrono en un plano cartesiano donde los ejes representan a la potencia activa P y la potencia reactiva Q .

Los resultados de mostrados corresponden a pruebas con la micromáquina síncrona de polos salientes operando con carga resistiva, solamente funcionando como se muestra en la Fig. 4.35 presentada en la siguiente sección. En la Fig. 4.32 se muestra la carta de operación trazada dentro del programa principal desarrollado en MATLAB. Es importante mencionar que la velocidad de transmisión de los parámetros

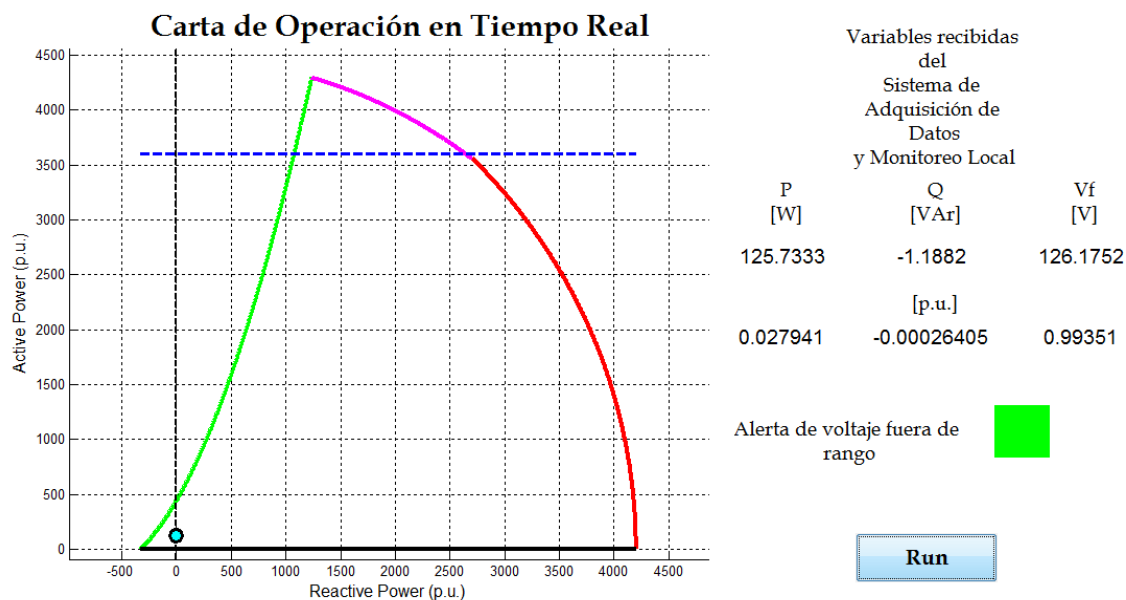


Fig. 4.32 Programa para trazar la carta de operación en tiempo real con 125.73 W.

calculados (potencia real, reactiva y voltaje de fase rms) desde el sistema de adquisición de datos y monitoreo hacia el programa CARTAS debe ser igual en ambos programas, con el fin de evitar un retraso considerable entre el servidor y el cliente. La prueba realizada con la micromáquina de polos salientes en laboratorio consistió en conectar carga resistiva en las terminales del generador. El resultado obtenido mostrado en la Fig. 4.32, muestra la condición de funcionamiento con 125.73 W, es decir carga mínima conectada al generador. El punto de operación en tiempo real sobre la carta de operación se ubica dentro de la gráfica mediante un punto color azul. Posteriormente se conectó una carga de 2147.53 W, como se muestra en la Fig. 4.33. Es importante destacar que para ejecutar el programa desarrollado en [Barrera, 2012] es necesario que el programa principal en tiempo real se encuentre posicionado en la opción de cálculo correspondiente a los valores de potencia, la cual se explica de manera detallada en la sección 3.4.1.3.3.1 Funciones de cálculo y visualización correspondiente al Capítulo 3.

La interfaz de usuario del programa de despliegue de la Carta de Operación en Tiempo Real (ver Fig. 4.32 y Fig. 4.33) consta de tres secciones principales: carta de operación calculada, variables recibidas desde el Sistema de Adquisición de Datos y Monitoreo y, alertas sobre la operación del generador. La sección de la carta de operación muestra los límites de operación del generador síncrono, los cuales son: límite de corriente del estator, límite de corriente del rotor y, límite de estabilidad así como el punto actual de operación del generador síncrono utilizando las variables enviadas por el sistema en tiempo real. Los límites de corrientes del estator y del rotor son límites de calentamiento de los devanados de la máquina, mientras que el límite de estabilidad indica los puntos de operación en los que la máquina se mantendrá en sincronismo con el sistema al cual se encuentra interconectada. En trabajos como

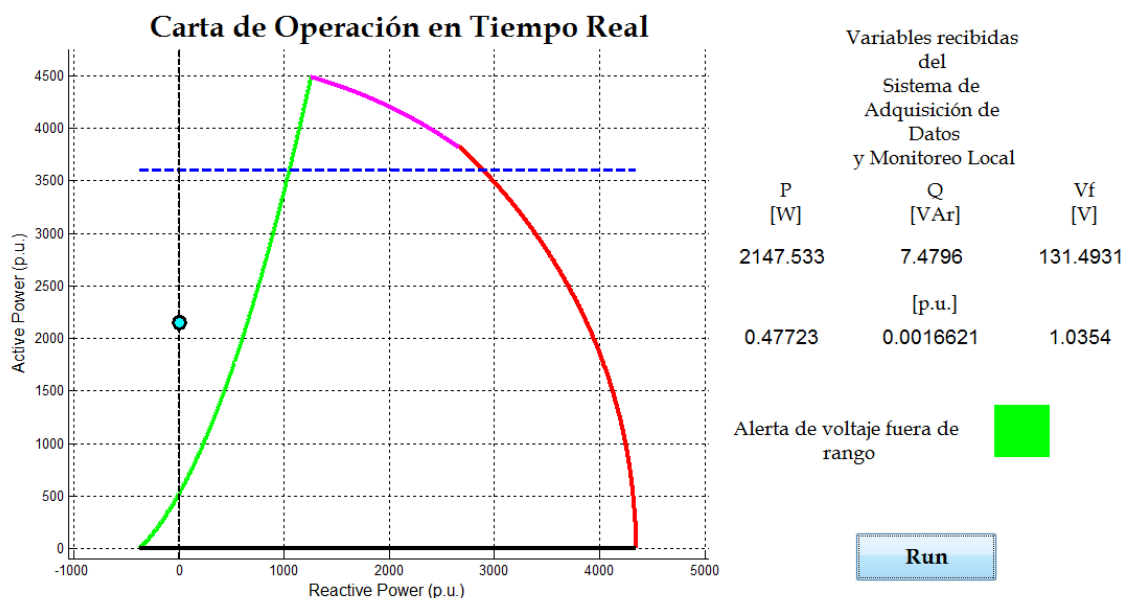


Fig. 4.33 Programa para trazar la carta de operación en tiempo real con 2147.53 W.

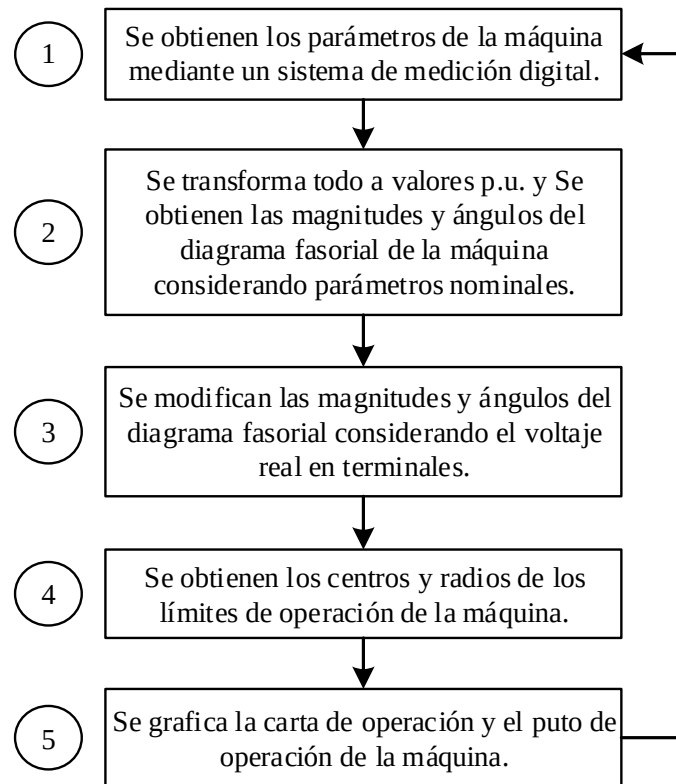


Fig. 4.34 Proceso general de operación del programa.

[Barrera et al., 2012] y [Barrera et al., 2013] se explica de manera detallada los límites principales que conforman la carta de operación y se muestra su proceso de obtención. Además, en [Villegas et al., 2014] se detalla la primera etapa del desarrollo de cálculo de la carta de operación en tiempo real con una fuente de prueba.

Por otra parte, la interfaz de usuario muestra también las variables recibidas desde el sistema de adquisición de datos y monitoreo de manera remota. Cabe mencionar que en la prueba reportada, la transmisión mediante el protocolo TCP/IP se llevó a cabo en una misma computadora (transmisión local) sin embargo dentro de un ambiente de red local o internet, el protocolo permite realizar una conexión remota y ejecutar el programa desde un sitio remoto. En cuanto al programa en tiempo real se emplazan los datos de interés en un arreglo (P, Q, Vrms) y se utiliza una función que convierte los datos de punto flotante, resultado de los cálculos del espectro de correlación cruzada, en datos de tipo cadena de texto; esto último es necesario debido a que el protocolo TCP/IP se basa en el intercambio de datos de tipo cadena de texto. En cuanto al tiempo de ejecución de este ciclo, es importante su determinación para establecer el tiempo de espera en el programa CARTAS en MATLAB. Con esto se obtiene un tiempo constante y ajustable a la necesidad del usuario de actualización de los datos transmitidos. Por último en cuanto a la interfaz de usuario se tiene la sección de alertas gráficas al usuario, en la Fig. 4.32 y Fig. 4.33 se muestra el indicador de $\pm 5\%$ del voltaje de fase, al encontrarse fuera de rango se enciende la alerta mediante una alarma hacia el usuario. El proceso general de operación del programa

CARTAS se muestra en la Fig. 4.34, en donde el proceso es iterativo y cada vez que se ejecuta toma los parámetros enviados por el sistema en tiempo real, actualizando tanto la carta de operación como el punto actual de operación del generador síncrono.

4.3.2.2 Pruebas con la micromáquina síncrona de polos salientes con carga resistiva

Para esta prueba se implementó el circuito de prueba mostrado en la Fig. 4.35 en el cual se utiliza la micromáquina de polos salientes en conjunto con sus controles de velocidad y voltaje. La micromáquina síncrona fue utilizada como generador para alimentar un banco de carga resistiva en pasos de 2, 4, 6 y 8 A, a 127 V de fase. El procedimiento de la prueba consistió en conectar los pasos mencionados anteriormente y registrar las diferentes variables calculadas por el sistema de adquisición de datos y monitoreo en tiempo real. Además, se realizó un registro con la función de guardar datos con los eventos de conexión y desconexión de los pasos de carga resistiva, con dichos datos se llevó a cabo un análisis fuera de línea para poder reportar los resultados en la presente sección del trabajo.

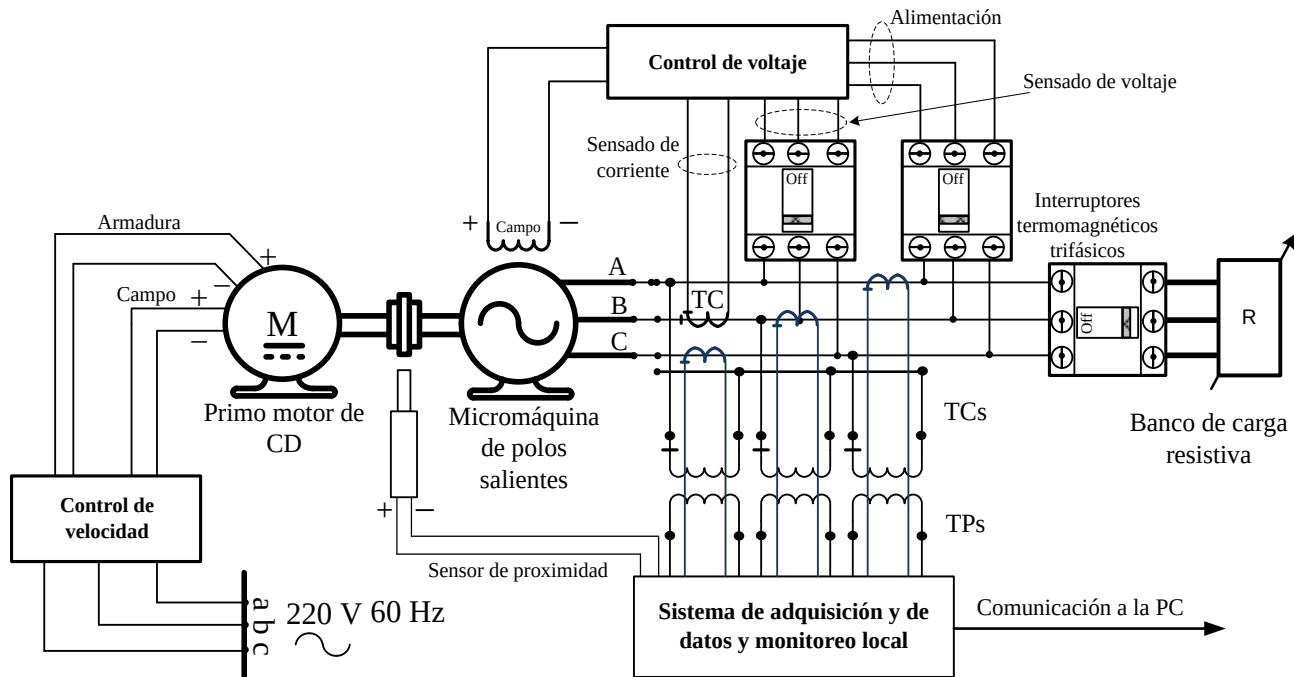


Fig. 4.35 Circuito de prueba para la prueba con carga resistiva para la micromáquina de polos salientes.

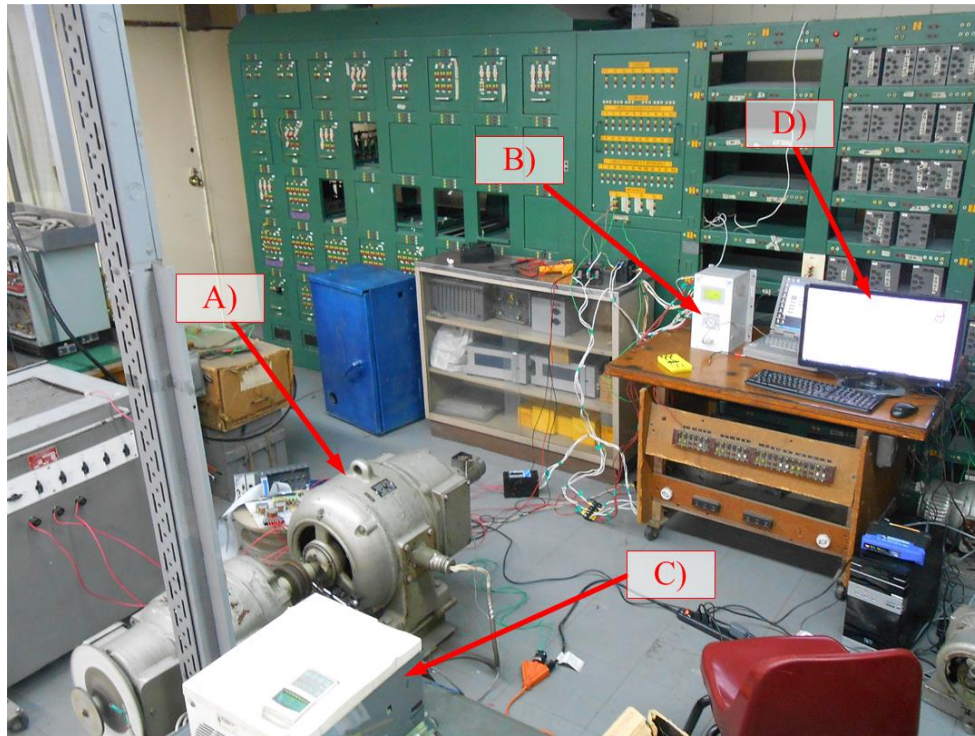


Fig. 4.36 Sistema de prueba (vista general) para la implementación del sistema de adquisición de datos y monitoreo. A) Micromáquina Síncrona de polos salientes. B) Control de excitación. C) Control de velocidad. D) Computadora personal.

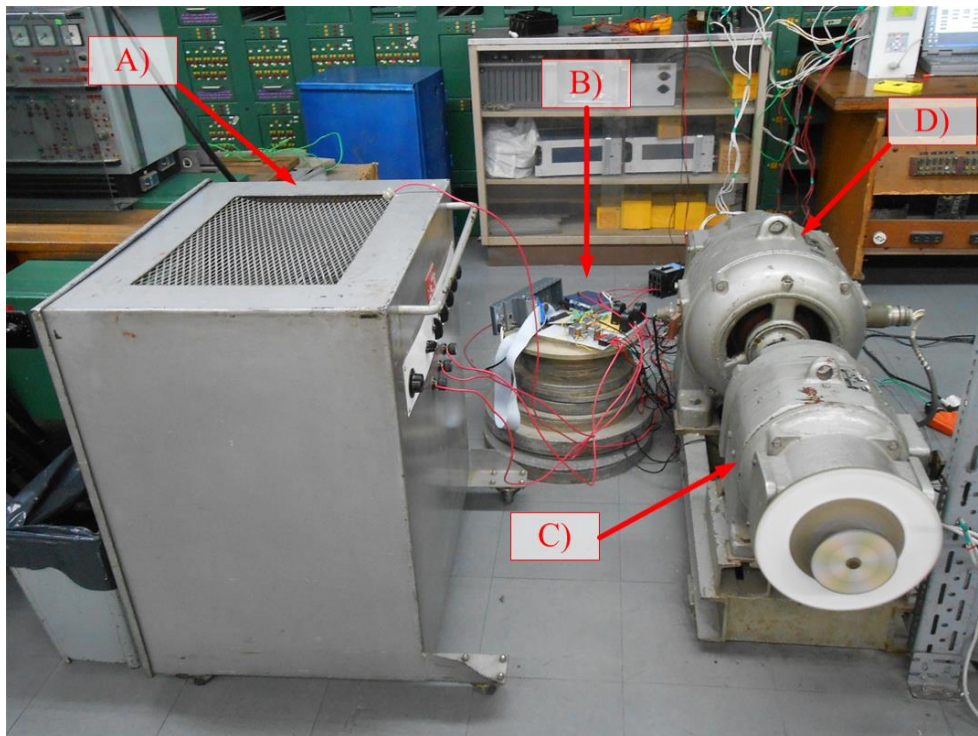


Fig. 4.37 Sistema de prueba (acercamiento) para la implementación del sistema de adquisición de datos y monitoreo. A) Banco de carga resistiva. B) Sistema de adquisición de datos y monitoreo. C) Primomotor de CD. D) Micromáquina síncrona de polos salientes.

En la Fig. 4.36 se muestra la vista general de la prueba para implementar el sistema de adquisición de datos y monitoreo utilizando la micromáquina de polos salientes en el Simulador Experimental de Sistemas de Potencia, donde se muestran los controles de la máquina síncrona. Mientras tanto, en la Fig. 4.37 se muestra a detalle el banco de resistencias utilizado como carga, así como el sistema de adquisición de datos y monitoreo, junto con el primomotor y la micromáquina síncrona de polos salientes.

En la primer parte de la prueba se conectó la carga resistiva correspondiente al paso indicado como 2 A. En la Fig. 4.38 se muestra el ángulo de carga en el momento de la conexión de la carga indicada. Se registró un aumento de 20.92° al conectar la carga resistiva. En la Tabla 4.2 se muestran los valores medidos durante la prueba con el sistema de adquisición de datos y monitoreo para las diferentes condiciones de carga descritas en la presente sección.

Posteriormente se utilizó el paso del banco de carga resistiva correspondiente a 4 A, en la Fig. 4.39 se muestra el ángulo de carga al desconectar dicha carga. Se puede observar que el ángulo de carga al conectar la carga fue de 38.12° , alcanzando un valor máximo durante el transitorio de 40.6° y, finalmente regresó a un valor muy cercano a cero.

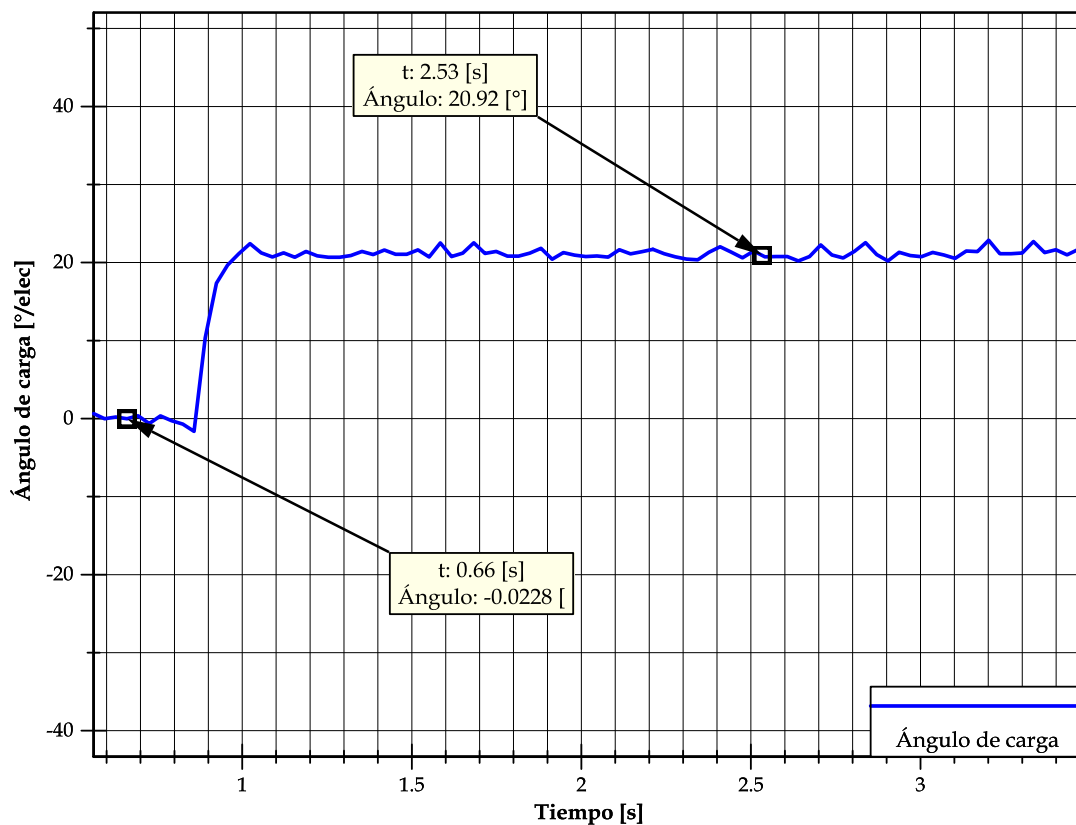


Fig. 4.38 Ángulo de carga registrado durante la conexión del paso de carga resistiva correspondiente a 2 A.

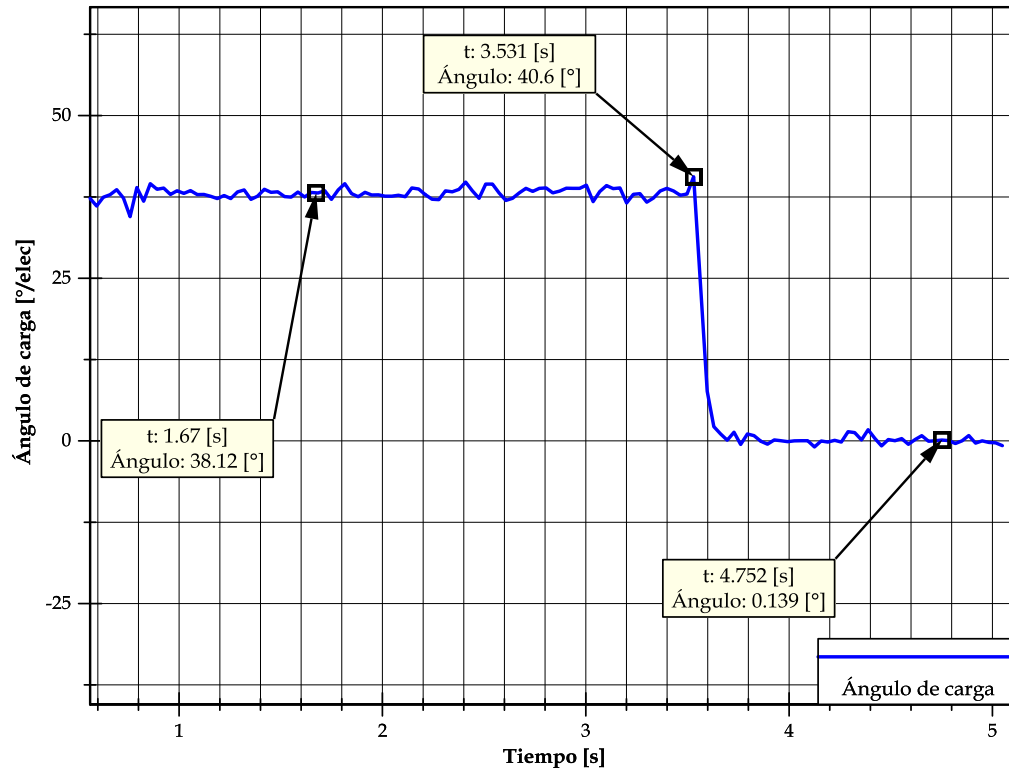


Fig. 4.39 Ángulo de carga durante la desconexión de carga resistiva correspondiente al paso de 4 A.

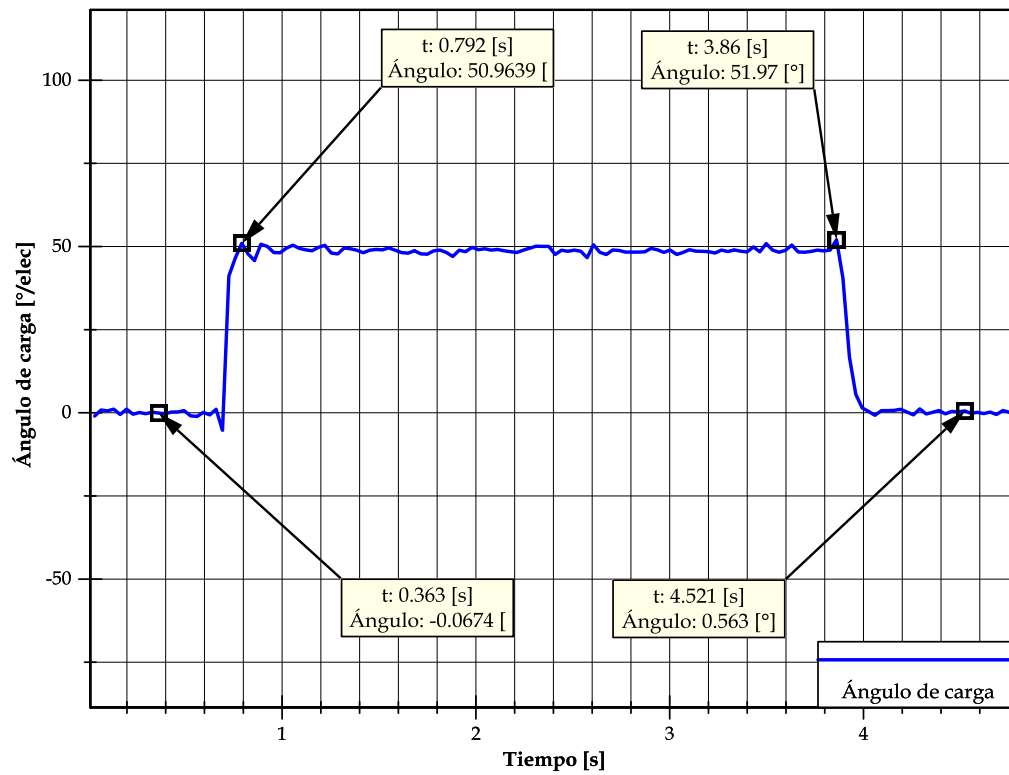


Fig. 4.40 Ángulo de carga durante la conexión y desconexión de carga resistiva correspondiente al paso de 6 A.

En la Fig. 4.40 se muestra el comportamiento del ángulo de carga durante la conexión del paso del banco de carga resistiva correspondiente a 6 A. Antes de la conexión se tiene un valor muy cercano a cero (-0.0674°) durante la conexión de carga se alcanzó un valor pico durante el transitorio de 50.964° . Posteriormente se desconectó la misma carga obteniendo un valor pico durante el transitorio de desconexión de 51.97° y llegando a un valor cercano a cero de 0.563° .

Como último procedimiento se realizó la conexión del paso de carga correspondiente a 8 A lo que representa la mayor carga utilizada durante la prueba. En la Fig. 4.41 se muestra la curva correspondiente al ángulo de carga durante la conexión y desconexión de la carga resistiva, es importante notar que durante esta prueba se registra el mayor desplazamiento angular durante el transitorio con un valor de 75.11° .

En cuanto al ángulo de carga registrado, antes de conectar la carga se registra un valor muy cercano a cero como en las pruebas anteriores, al conectar la carga se registra un pico transitorio negativo de -29.82° y un pico positivo de 61.671° , llegando a un valor estable de 55.25° . Al desconectar la carga se obtiene un valor máximo transitorio de 75.11° llegando a un valor sin carga muy cercano a 0° .

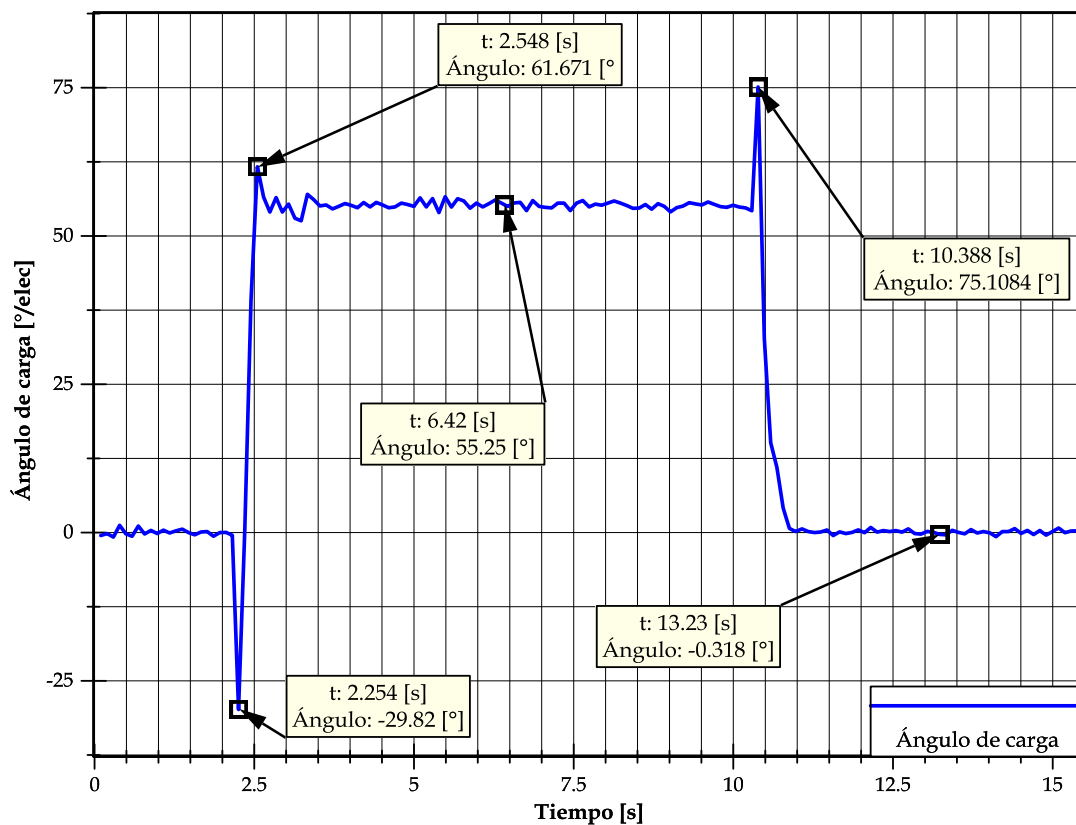


Fig. 4.41 Ángulo de carga registrado durante la conexión del paso de carga resistiva correspondiente a 8 A.

Para mostrar las formas de onda obtenidas con el sistema de adquisición y después utilizadas para llevar a cabo el cálculo de parámetros del generador síncrono, se muestran en la Fig. 4.42 las formas de onda del voltaje y la corriente en terminales del generador durante las pruebas con carga correspondiente al paso de 8 A.

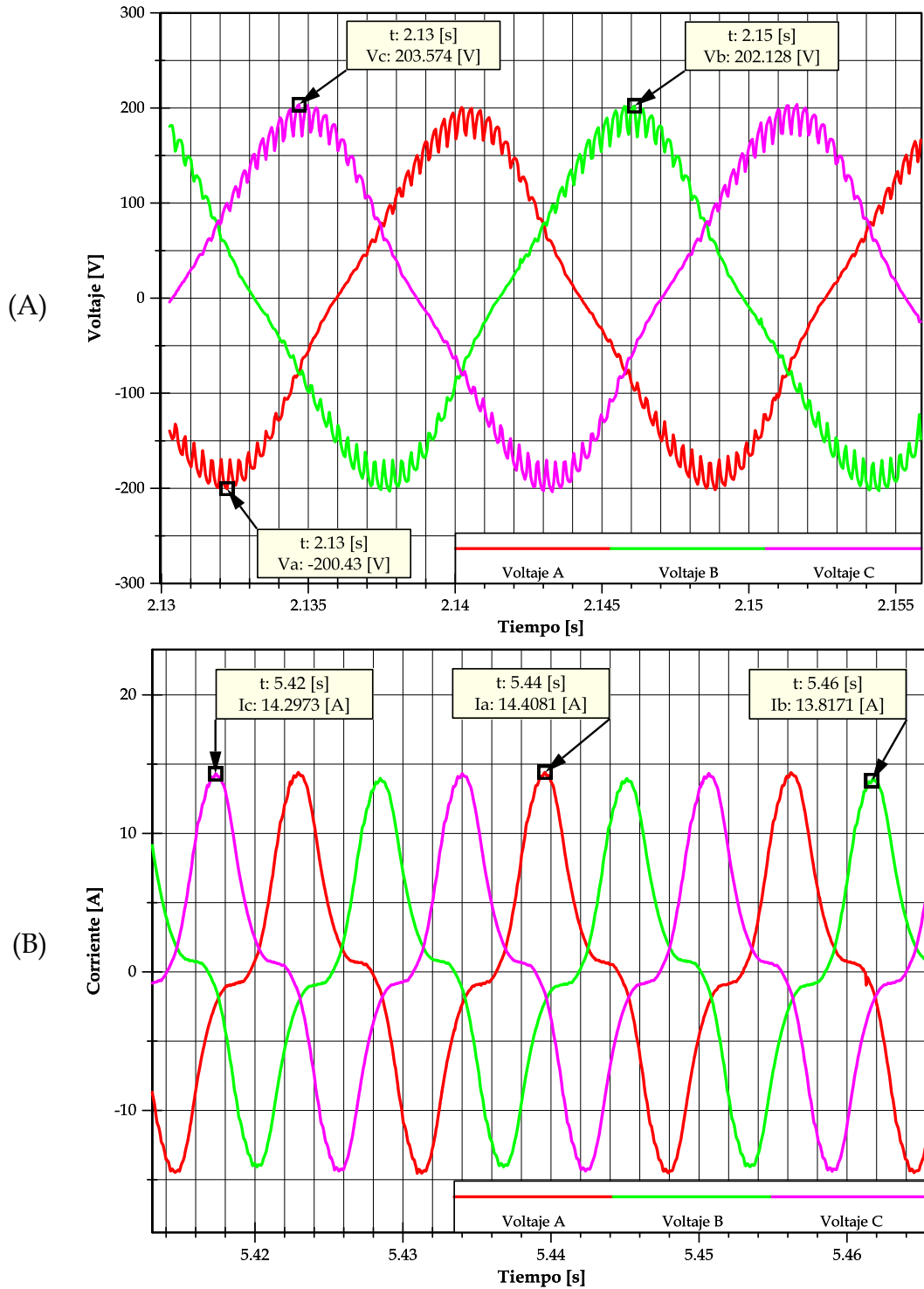


Fig. 4.42 Formas de onda de voltaje (A) y corriente (B) durante la operación con 8 A de carga.

En la Fig. 4.43 se muestran las capturas de pantalla del programa durante el cálculo de la transformada de Fourier para el voltaje de la fase A y la corriente de la fase B con la condición de 8 A de carga resistiva, se muestra el espectro de potencia con los componentes armónicos (hasta la armónica 51) además de la distorsión total armónica (%THD).

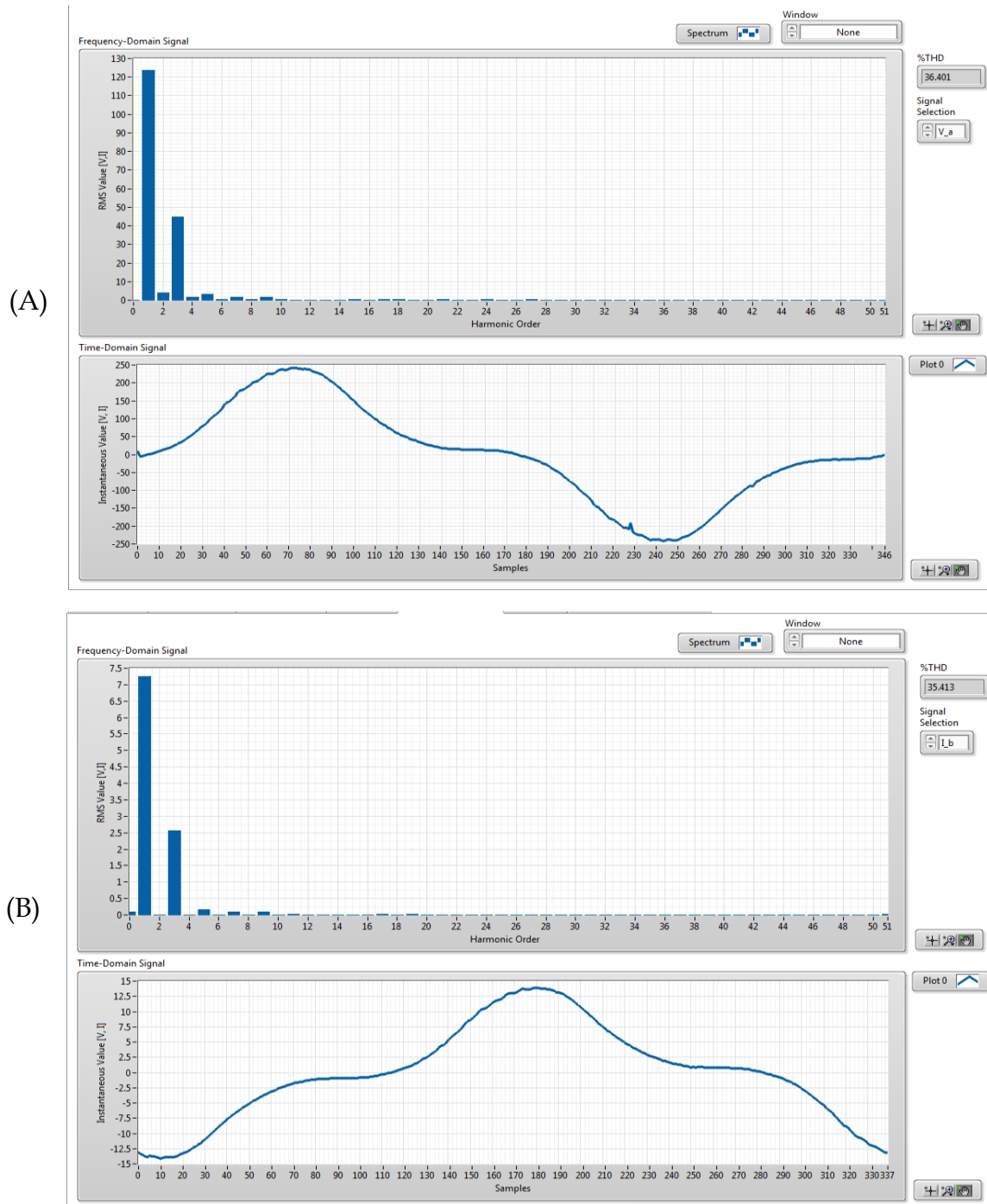


Fig. 4.43 Espectro del voltaje de la fase A (A) y corriente de la fase B (B) durante la operación con 8 A de carga.

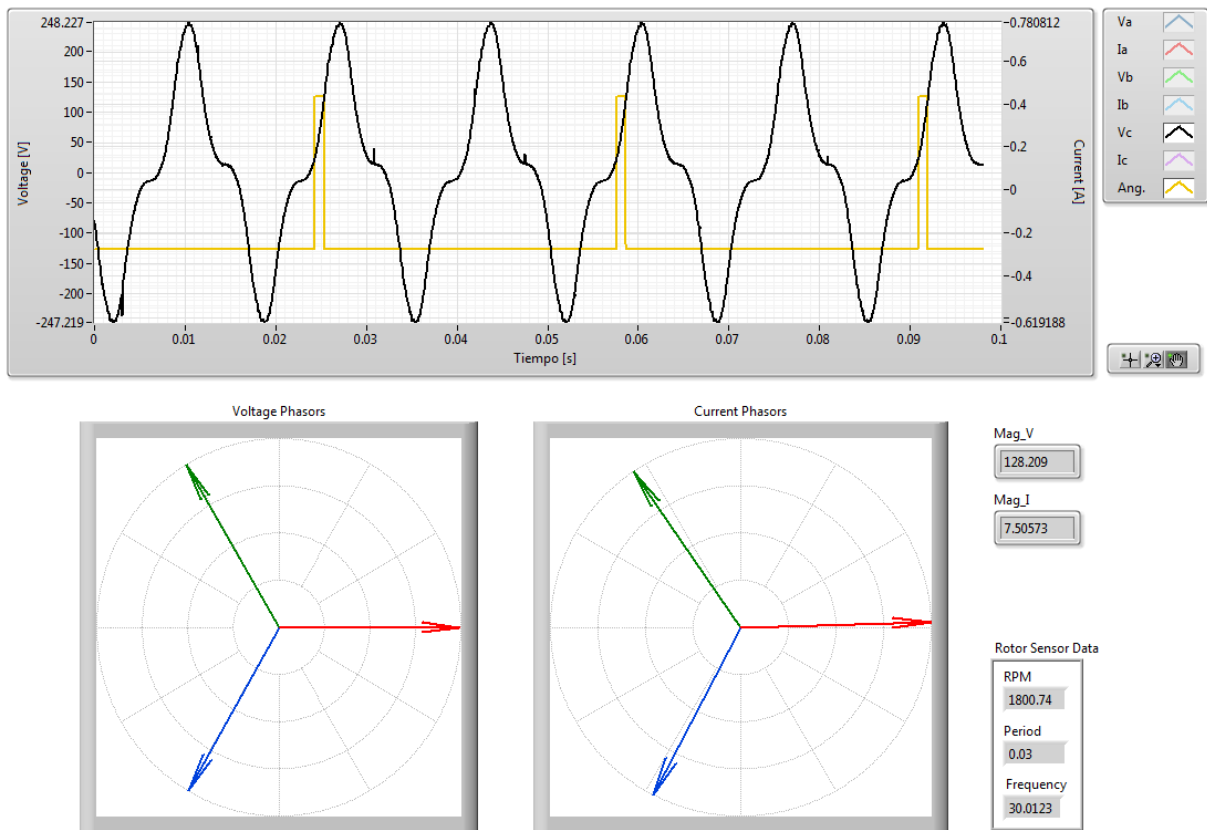


Fig. 4.44 Ventana de despliegue de formas de onda y fasores de las señales de entrada durante la condición de 8 A del banco de carga resistiva en el programa fuera de línea.

Por otra parte, en la Fig. 4.44 se muestra la ejecución del programa principal fuera de línea para la condición de operación con 8 A de carga del banco de cargas resistivas. En esta ventana se muestran las formas de onda escaladas a su valor real con respecto al tiempo; es posible durante la ejecución del programa habilitar o deshabilitar el despliegue de las diferentes señales adquiridas. En el caso particular de la figura referida, se muestra el voltaje de la fase C (negro) y la señal del sensor de proximidad del rotor (amarillo). En la parte inferior de la ventana se despliegan los fasores obtenidos mediante el espectro de correlación cruzada utilizando la FFT, y se toma como referencia el voltaje de la fase A; el radio del círculo donde se circunscriben los fasores es igual a la magnitud máxima de las señales mostradas para cada caso, estos valores se encuentran indicados a la derecha de los diagramas fasoriales. Además, en la parte inferior izquierda se muestra un recuadro con los parámetros calculados con la señal del rotor como son: RPM, periodo de la señal y su frecuencia. Es importante destacar que si bien los pasos del banco de resistencias se etiquetan con un valor fijo (2, 4, 6, 8 A) el valor medido por el sistema de adquisición de datos y monitoreo puede variar debido a las condiciones particulares de operación del generador síncrono, los valores medidos por el sistema se muestran en la Tabla 4.2.

Tabla 4.2 Parámetros calculados con el programa en tiempo real para diferentes condiciones de carga en terminales de la micromáquina de polos salientes.

Selector de carga resistiva	P [W]	V _{rms} [V]	I _{rms} [A]	δ promedio [°]	% THD _v	% THD _i
2 A	806.53	127.626	2.13	20.830	19.776	18.89
4 A	1505.74	127.864	3.99	37.867	27.875	25.827
6 A	2188.75	127.813	5.77	48.642	32.634	32.197
8 A	2830.44	128.155	7.50	54.852	35.322	35.137

CAPÍTULO 5:

CONCLUSIONES

5.1 CONCLUSIONES

Se logró desarrollar en este trabajo un sistema de adquisición de datos y monitoreo para los generadores síncronos del Simulador Experimental de Sistemas Eléctricos de potencia, adecuado a las necesidades específicas requeridas para emplear estos equipos en la investigación y docencia.

El simulador se emplea principalmente en el estudio del comportamiento en estado estacionario, y en fenómenos de transitorios electromecánicos, de sistemas eléctricos de potencia. De esta manera, el sistema puede medir en tiempo real la dinámica de los generadores síncronos, en intervalos de tiempo en el que los fenómenos pueden desarrollarse desde un micro segundo hasta varios minutos. Esto hace que el equipo de adquisición de datos tenga la capacidad de analizar fenómenos de estabilidad de corto plazo (de milisegundos a 20 segundos) y de largo plazo (hasta algunos minutos).

En todos los casos, tanto para fenómenos muy rápidos (de micro segundos), como para fenómenos lentos (de minutos), la capacidad de memoria del equipo hace que sea posible registrar todas las variables medidas hasta 10 minutos, aproximadamente, con la tasa de muestreo más rápida.

Estas características de ancho de banda y muestreo hacen que el sistema de adquisición de datos y monitoreo sea adecuado también para registrar, y posiblemente en un futuro cercano al incluirse nuevos elementos, realizar, pruebas a máquinas eléctricas rotatorias. Por ejemplo, en el caso de la prueba de respuesta a la frecuencia de los generadores con la máquina en reposo, la frecuencia de las señales que se alimentan a la máquina está en un intervalo de 1 mHz hasta 1 kHz. El sistema de adquisición de datos tiene la capacidad de medir y registrar señales de hasta 101.441 kHz, con lo que es adecuado para medir todos los fenómenos de estabilidad y realizar el análisis de contenido armónico y en general de todas las pruebas de parámetros y monitoreo de la condición de máquinas eléctricas rotatorias.

Con el objeto de verificar la utilidad del sistema en la realización de pruebas a máquinas eléctricas, se desarrolló un módulo que analiza las señales registradas durante la operación normal de un motor de inducción, para detectar y evaluar la condición de su rotor, por medio de la técnica de bandas laterales. Este módulo se presenta en el Apéndice B.

En tiempo real, el sistema de adquisición de datos mide y presenta las variables dinámicas principales, eléctricas y mecánicas, del generador síncrono, como son: las tensiones y corrientes de fase (en valores instantáneos, rms y fasoriales), las potencias activa y reactiva monofásicas y trifásicas, el factor de potencia, y el ángulo de carga y la velocidad del rotor del generador. Además, se presenta en tiempo real el análisis armónico de las señales de voltaje y corriente de fase. Utilizando un programa externo escrito en MATLAB, el sistema puede graficar la carta de operación de la máquina y presentar en tiempo real la ubicación del punto de operación del generador en el diagrama.

El sistema de adquisición de datos tiene además la posibilidad de registrar y enviar periódicamente a una computadora las variables que mide. De esta manera, permite que se analicen las variables principales del sistema por funciones en línea y fuera de línea. Además, el sistema de monitoreo tiene la capacidad de establecer una red de internet propia, la cual puede ser empleada para sincronizar los medidores de más de una máquina y enviar los datos a un sistema de Internet.

El sistema de adquisición de datos y monitoreo en este trabajo toma en cuenta el desarrollo y evolución de los sistemas industriales y educacionales, para plantear las necesidades requeridas en el diseño como son: flexibilidad en cuanto al hardware y software para implementar nuevas funciones, implementar funciones de comunicación para enviar y recibir datos desde el programa principal en tiempo real, implementar la sincronización de los datos adquiridos por dos o más sistemas locales.

Aunque un sistema de este tipo se puede desarrollar empleando tarjetas de adquisición de datos genéricas, empleando lenguajes de programación como el lenguaje C, el uso del sistema comercial empleado en el desarrollo del presente sistema de adquisición de datos y monitoreo, aunque teóricamente tiene un costo mayor, permite realizar de manera más sencilla las siguientes tareas, debido a que cuenta con una gran cantidad de aplicaciones predefinidas para las tareas de adquisición de datos y análisis de señales:

- Permite realizar de manera más sencilla la configuración de las tarjetas de adquisición de datos simplemente especificando el modelo de la tarjeta.
- Permite desarrollar códigos complejos de adquisición de datos y análisis de señales de manera sencilla empleando una programación gráfica modular.

- Permite la comunicación y uso de programas externos de análisis de datos desarrollados por el usuario en ambientes y lenguajes más amigables, como el MATLAB®, y LabVIEW®.
- La migración de los programas desarrollados hacia sistemas de hardware más recientes y con mejores características de desempeño es posible, debido a que el código y las funciones existentes pueden ser migradas con relativa facilidad en nuevos sistemas embebidos del mismo fabricante.
- El ambiente de desarrollo permite continuar expandiendo o mejorar de manera sencilla las funciones del sistema de adquisición de datos y monitoreo desarrollado en el presente trabajo. Por ejemplo, a partir de este sistema de monitoreo, se pueden desarrollar en un futuro, con módulos de medición y control adicionales, elementos de control que empleen las mediciones en tiempo real obtenidas por el sistema para realizar su función.
- El ambiente de desarrollo no es completamente cerrado a sus propios códigos y dispositivos, sino que permite la comunicación con dispositivos de otros fabricantes y el uso de códigos en diferentes lenguajes.

Los resultados presentados en el capítulo 4, obtenidos en las pruebas realizadas en el laboratorio muestran que el sistema se desempeñó de manera adecuada de acuerdo a los objetivos planteados en este trabajo.

5.2 APORTACIONES

Se desarrolló e implementó un sistema de adquisición de datos y monitoreo que realiza funciones de medición y monitoreo en diferentes puntos del simulador experimental de sistemas de potencia.

El sistema desarrollado es capaz de registrar de manera automática eventos que ocurren en el sistema de prueba por medio de sus funciones de cálculo, mediante la creación de un archivo de datos que incluye todas las variables calculadas y adquiridas por el sistema para su posterior análisis.

La característica modular de la plataforma utilizada, así como el diseño del programa y funciones, permiten añadir de manera sencilla nuevos módulos al programa principal, de manera que se puedan realizar otro tipo de tareas.

El monitoreo de la variable mecánica de la posición del rotor permite al sistema, además de conocer la velocidad del rotor, calcular el ángulo de carga en tiempo real y con una resolución en el tiempo suficiente para registrar el comportamiento

transitorio del mismo. Además el sistema permite añadir nuevas variables físicas en la etapa de adquisición ofreciendo flexibilidad en cuanto a su futura expansión (hardware) y adición de funciones (software).

Se implementó un método de sincronización que permite que dos o más unidades de adquisición de datos coordinen sus mediciones con respecto a una unidad maestra, haciendo posible de esta forma conocer el comportamiento del sistema de potencia de prueba en diferentes puntos, en tiempo real, y generar un archivo de datos a petición del usuario o disparado por un evento.

Se muestra la flexibilidad del sistema desarrollado al implementar un módulo independiente que se encarga de evaluar las bandas laterales del armónico fundamental para el diagnóstico de fallas en rotores de motores tipo jaula de ardilla.

Además de la comunicación entre sistemas locales se implementó una rutina que permite transmitir en tiempo real parámetros de interés, calculados por el sistema de adquisición de datos y monitoreo, mediante un protocolo de comunicación en red. Se muestran los resultados obtenidos con un programa desarrollado en MATLAB para calcular la carta de operación del generador síncrono de polos salientes en tiempo real.

5.3 RECOMENDACIONES PARA TRABAJOS FUTUROS

Para desarrollar futuras aplicaciones con el sistema de adquisición de datos y monitoreo implementado en este trabajo, es necesario establecer las necesidades en cuanto al tiempo de ejecución del ciclo principal, así como las dimensiones de los diferentes buffers de memoria utilizados para la comunicación entre el FPGA-Controlador en tiempo real y el Controlador-PC. Estos parámetros definen el tiempo de ejecución así como el desempeño general de la aplicación, tomando como referencia que entre buffers cada vez más pequeños se tiene una comunicación más rápida pero menos tiempo para procesar los datos correspondientes a las señales de entrada.

Como mejoras a trabajos futuros se recomienda ampliamente utilizar sensores de efecto Hall, los cuales de manera general cuentan con un ancho de banda considerablemente mayor a los transductores utilizados en este trabajo (transformadores de potencial y corriente) y permiten la adquisición de señales desde DC hasta frecuencias de varios kHz, a diferencia de los transformadores que sólo permiten adquirir señales de frecuencias relativamente bajas. Esta característica sirve principalmente para el monitoreo de variables que dependen de moduladores de ancho de pulso como son los controladores de velocidad para el primomotor y de voltaje para la excitación del campo de la máquina síncrona. Además, en cuanto al monitoreo de señales de frecuencias bajas como son las corrientes y voltajes de la

máquina síncrona, se puede realizar una comparación utilizando los dos tipos de transductores.

Por otra parte, se pueden desarrollar e implementar nuevos módulos dentro del programa principal que se encarguen de realizar acciones de control como son: sincronización automática, regulación de voltaje, control de velocidad, entre otras de manera local y remota. Cabe destacar que las restricciones de tiempo y determinismo en los procesos de control son mayores, por lo que se recomienda, en caso de que el procesador en tiempo real no cumpla con dichas restricciones, programar el FPGA para implementar los controladores requeridos debido a sus altas prestaciones en procesamiento de velocidad y paralelismo.

El sistema de adquisición cuenta con una frecuencia de muestreo que se puede ajustar según las necesidades de la aplicación final, siendo la frecuencia máxima de 125 kHz (125000 muestras por segundo); esta característica se puede utilizar para variar la resolución dentro del análisis de espectro por la FFT. Por otra la función de registro del sistema permite utilizar las mediciones y parámetros calculados con otros programas de simulación digital como por ejemplo programas para el cálculo de parámetros dinámicos de la máquina síncrona mediante pruebas en laboratorio.

REFERENCIAS

- [ABB, 2003] ABB, Power T&D Company. Electrical Transmission and Distribution Reference Book. Fifth ed., 2003.
- [Ackerman y Block, 1992] Ackerman, W.J. y Block, W. R. "Understanding supervisory systems". *Computer Applications in Power, IEEE*, vol. 5, pp. 37-40, 1992.
- [Ackerman et al., 2003] Ackerman, William J.; Evans, James W. y Smith, H. Lee. "Tutorial: Adding New Life to Legacy SCADA Systems". *Power Engineering Society, IEEE, Substations Committee*, pp. 83, 2003.
- [Adkins y Widger, 1971a] Adkins, B. y Widger, G. F. T. "Investigating Generator Stability with Micro-Machines". *Electrical Times*, 1971a.
- [Adkins y Widger, 1971b] Adkins, B. y Widger, G. F. T. "Progress with Micro-Machine Research at Imperial College". *Electrical Times*, pp. 29-32, 1971b.
- [Amin, 2000] Amin, M. "Modeling and control of electric power systems and markets". *Control Systems, IEEE*, vol. 20, pp. 20-24, 2000.
- [Anderson et al., 1990] Anderson, P. M.; Agrawal, B. L. y Van Ness, J. E. *Subsynchronous Resonance in Power Systems*, IEEE Press, 1990.
- [Antonino-Daviu et al., 2008] Antonino-Daviu, J.; Jover, P.; Riera-Guasp, M.; Arkkio, A. y Pineda-Sánchez, M. "Complementary diagnosis of rotor asymmetries through the tracing of the Right Sideband Component in the stator startup current". *Proceedings of the 2008 International Conference on Electrical Machines*, pp. 1-6, 2008.
- [Arnold, 2011] Arnold, G. W. "Challenges and Opportunities in Smart Grid: A Position Article". *Proceedings of the IEEE*, vol. 99, pp. 922-927, 2011.
- [Bailey y Wright, 2003] Bailey, D. y Wright, E. *Practical SCADA for Industry*, Massachusetts, U.S., Elsevier, 2003.
- [Bakken et al., 2011] Bakken, D. E.; Bose, A.; Hauser, C. H.; Whitehead, D. E. y Zweigle, G. C. "Smart Generation and Transmission With Coherent, Real-Time Data". *Proceedings of the IEEE*, vol. 99, pp. 928-951, 2011.
- [Barnes et al., 2004] Review of Supervisory Control and Data Acquisition (SCADA). Idaho Falls, U.S. 2004
- [Barrera et al., 2012] Barrera, H. C.; Asiaín, T. I. y Ruiz, D. "Verificación Experimental de la Capacidad de Potencia de Generadores Síncronos". *Memorias del XIII Congreso Nacional de Ingeniería Electromecánica y de Sistemas*, 2012.
- [Barrera et al., 2013] Barrera, H. C.; Asiaín, T. I. y Ruiz, D. "Validación de Programa para Graficar las Cartas de Operación de Generadores Síncronos". *Memorias de la Reunión Internacional de Otoño ROC&C IEEE Sección México*, pp. CP-61, 2013.
- [Barrera, 2012] Barrera, Naranjo Hugo César. *Determinación teórica y experimental de la capacidad de potencia reactiva de generadores síncronos*. Tesis para obtener el grado de Ingeniero Electricista, ESIME Zacatenco, 2012.

- [Benbouzid y Kliman, 2003] Benbouzid, M.E.H. y Kliman, G.B. "What stator current processing-based technique to use for induction motor rotor faults diagnosis?". *IEEE Transactions on Energy Conversion*, vol. 18, pp. 238 - 244, 2003.
- [Bikfalvi y Imecs, 2006] Bikfalvi, P. y Imecs, M. "Rotor Fault Detection in Induction Machines: Methods and Techniques - State-of-the-Art -". 2006 IEEE International Conference on Automation, Quality and Testing, 2006 Cluj-Napoca.
- [Bossio et al., 2009] Bossio, G.R.; De Angelo, C.H.; Pezzani, C.M.; Bossio, J.M. y Garcia, G.O. "Evaluation of Harmonic Current Sidebands for Broken Bar Diagnosis in Induction Motors". *Diagnostics for Electric Machines, Power Electronics and Drives*, 2009. SDEMPED 2009. IEEE International Symposium on, 2009 Cargese.
- [Boyer, 2004] Boyer, Stuart A. *SCADA Supervisory Control and Data Acquisition*, NC US, ISA-The Instrumentation, Systems, and Automation Society, 2004.
- [Cabanass et al., 1998] Cabanass, M.F.; Melero, M.G.; Orcajo, G.a y Cano, J.M. *Técnicas para el mantenimiento y diagnóstico de máquinas eléctricas rotativas*, Barcelona, MARCOMBO, S.A., 1998.
- [Clark y Boardman, 2011] Clark, L. y Boardman, E. "I Sing the Mapboard Electric". *Power and Energy Magazine, IEEE*, vol. 9, pp. 33-41, 2011.
- [Clarke et al., 2004] Clarke, Gordon; Reynnders, Deon y Wright, Edwin. *Practical Modern SCADA Protocols*, Massachusetts, Elsevier, 2004.
- [Cohn, 1984] Cohn, Nathan. "Recollections of the Evolution of Realtime Control Applications to Power Systems". *Automatica*, vol. 20, pp. 145-162, 1984.
- [Concordia, 1985] Concordia, C. "Power System Stability". *Proc. of the International Symposium on Power System Stability*, pp. 3-5, 1985.
- [Cruz, 2012] Cruz, Sérgio M.A. "An Active-Reactive Power Method for the Diagnosis of Rotor Faults in Three-Phase Induction Motors Operating Under Time-Varying Load Conditions". *IEEE Transactions on Energy Conversion*, vol. 27, pp. 71-84, 2012.
- [del Río Fernández et al., 2013] del Río Fernández, Joaquín; Shariat-Panahi, Shahram; Sarria Gandul, David y Lázaro, Antoni. *LabVIEW Programación para Sistemas de Instrumentación*, México, D.F., Alfaomega, 2013.
- [Demeter y Faried, 2012] Demeter, E. y Faried, S. O. "Optimizing the data acquisition process in a smart grid environment". *2012 25th IEEE Canadian Conference on Electrical & Computer Engineering (CCECE)*, pp. 1-4, 2012.
- [Dy-Liacco, 1967] Dy-Liacco, Tomas E. "The Adaptive Reliability Control System". *Power Apparatus and Systems, IEEE Transactions on*, vol. PAS-86, pp. 517-531, 1967.
- [EdF, 1960] Le Microréseau. Electricité de France, Direction des Études et Recherches, Service du Matériel de Production et Transformation. 1960
- [Ellison, 1964] Ellison, A. J. "Introduction to General Theory of Electrical Machines into University Courses". *Proceedings IEE*, 1964. vol. 111, no. 7, pp. 1359-1368, 1964.

- [Ellison, 1967] Ellison, A. J. *Generalized Electric Machines*, George G. Harrap & Co., 1967.
- [Fox-Penner et al., 2008] Fox-Penner, P. S.; Chupka, M. W. y Earle, R. L. "Transforming America's power industry: The investment challenge preliminary findings". Edison Foundation Conference, 2008.
- [Gaushell y Darlington, 1987] Gaushell, Dennis J. y Darlington, Henry T. "Supervisory Control and Data Acquisition". *Proceedings of the IEEE*, vol. 75, pp. 1645-1658, 1987.
- [Gharavi y Ghafurian, 2011] Gharavi, H. y Ghafurian, R. "Smart Grid: The Electric Energy System of the Future (Scanning the Issue)". *Proceedings of the IEEE*, vol. 99, pp. 917-921, 2011.
- [Gonçalves et al., 2015] Gonçalves, José; Batista, José y Novo, André. Fully-Automated "Timed Up and Go" and "30-Second Chair Stand" Tests Assessment: A Low Cost Approach Based on Arduino and LabVIEW. In: Moreira, A. P., Matos, A. & Veiga, G. (eds.) *CONTROLO'2014 – Proceedings of the 11th Portuguese Conference on Automatic Control*. Springer International Publishing, 2015.
- [Haji y Toliyat, 2001] Haji, Masoud y Toliyat, Hamid A. "Pattern recognition-a technique for induction machines rotor broken bar detection". *Energy Conversion, IEEE Transactions on*, vol. 16, pp. 312 - 317, 2001.
- [Hammons y Parsons, 1971] Hammons, T. J. y Parsons, A. J. "Design of Microalternator for Power System Stability Investigations". *Proceedings IEE*, 1971. vol. 118, no. 10, pp. 1421-1441, 1971.
- [Hammons y Parsons, 1974] Hammons, T. J. y Parsons, A. J. "Micro Synchronous Generator System for the Simulation of Large Turbo Generators with Two Axis and Conventional Excitation Systems". *Revue Generale de Electricité*, 1974. vol. 83, no. 12, pp. 843-857, 1974.
- [Hatziargyriou et al., 2007] Hatziargyriou, N.; Asano, H.; Iravani, R. y Marnay, C. "Microgrids". *Power and Energy Magazine, IEEE*, vol. 5, pp. 78-94, 2007.
- [Honsinger, 1959] Honsinger, V. B. "Equations for Induction Motor Slip". *Power Apparatus and Systems, Part III. Transactions of the American Institute of Electrical Engineers*, vol. 78, pp. 1621-1624, 1959.
- [IEC, 2009] IEC. Standard 61000-4-30:2009 Power Quality Measurements Methods. 2009.
- [IEEE, 2007a] IEEE. Standard for Digitizing Waveform Recorders Std. 1057. Instrumentation and Measurement Society, 2007a.
- [IEEE, 2007b] IEEE. Standard for SCADA and Automation Systems Std. C37.1. Power Engineering Society, 2007b.
- [IEEE, 2010a] IEEE. Benchmarking 2009 Results. Working Group on Distribution Reliability, 2010a.
- [IEEE, 2010b] IEEE. "Volt-VAR control survey in United States and Canada". 2010b.
- [IEEE, 2011] IEEE. Standard for Synchrophasor Data Transfer for Power Systems. 2011.

- [IEEE, 2014] IEEE. Guide for Online Monitoring of Large Synchronous Generators (10 MVA and Above) Std. 1129. Power Energy Society, 2014.
- [Juárez, 2008] Juárez, Calzontzin Laura Leticia. *Determinación de los parámetros dinámicos de máquinas síncronas por medio de un programa de computadora digital*. Tesis para obtener el grado de Ingeniero Electricista, ESIME-Zacatenco, 2008.
- [Juárez et al., 2009] Juárez, Calzontzin Laura Leticia; Trinidad, Hernández G.; Asiaín, T. I. y Ruiz, D. "Theoretical and Experimental Analysis of the Short Circuit Current Components in Salient Pole Synchronous Generators". Proceedings of the 11th Spanish Portuguese Conference on Electrical Engineering (11CHLIE), 2009 Zaragoza, Spain.
- [Kezunovic et al., 1996] Kezunovic, M.; Rikalo, I.; Sun, J.; Wu, X.; Fromen, C. W.; Sevcik, D.R. y Tielke, K.W. "Implementation framework for an expert system for generator monitoring". *Intelligent Systems Applications to Power Systems, 1996. Proceedings, ISAP '96., International Conference on*, pp. 140-144, 1996.
- [Kimbark, 1970] Kimbark, E. W. Introduction to Problems of Power System Stability. In *IEEE Committee Tutorial Course No. 70 M 62-PWR. "Modern Concepts of Power System Dynamics"*. 1970.
- [Ko et al., 2004] Ko, C. C.; Chen, Ben M. y Chen, Jianping. *Creating Web-based Laboratories*, London, Springer-Verlang, 2004.
- [Kulkarni y Patil, 2015] Kulkarni, Prasad y Patil, S. L. Fuzzy Mapping of Robotic Arm Based on LabVIEW. In: Jain, L. C., Patnaik, S. & Ichalkaranje, N. (eds.) *Intelligent Computing, Communication and Devices*. Springer India, 2015.
- [Kundur, 1994] Kundur, Prabha. *Power System Stability and Control*, McGraw Hill, 1994.
- [LaCommare y Eto, 2004] LaCommare, K. y Eto, K. J. *Understanding the cost of power interruptions yo U.S. electricity costumers*, Berkeley, CA, Lawrence Berkely National Laboratory, 2004.
- [Lajara Vizcaíno y Pelegrí Sebastiá, 2011] Lajara Vizcaíno, José Rafael y Pelegrí Sebastiá, José. *LabVIEW Entorno gráfico de programación*, Bogotá, Colombia, Alfaomega, 2011.
- [Larsen, 2011] Larsen, Ronald W. *LabVIEW for Engineers*, New Jersey, Prentice Hall, 2011.
- [Lizárraga et al., 2011] Lizárraga, J.; González, Vinicio M. y Rivas, A. "Simulador de Curvas de Capacidad para Generadores Eléctricas Integrado al Sistema de Adquisición Remoto Protecciones". *Memorias de la Reunión de Verano de Potencia del IEEE Sección México, del 10 al 16 de Julio de 2001 en Acapulco Guerrero*, 2011.
- [Maghsoodlou et al., 2004] Maghsoodlou, Faramarz; Masiello, Ralph y Ray, Terry. "Energy Management Systems". *Power and Energy Magazine*, vol. 2, pp. 49-57, 2004.
- [Nakanishi, 2010] Nakanishi, H. "Japan's approaches to smart community". Presented at the First IEEE Conference on Smart Grid Communications, 2010.

- [Nandi et al., 2005] Nandi, Subhasis; Toliyat, Hamid A. y Xiaodong, Li. "Condition Monitoring and Fault Diagnosis of Electrical Motors - A Review". *IEEE Transactions on Energy Conversion*, vol. 20, pp. 719 - 729, 2005.
- [NI, 2008] National Instruments. 9205 Operating Instructions and Specifications, 2008.
- [NI, 2014a] National Instruments. CompactRIO cRIO-9074 Operating Instructions and Specifications, 2014a.
- [NI, 2014b] National Instruments. LabVIEW for CompactRIO Developer's Guide, 2014b.
- [NI, 2014c] National Instruments. LabVIEW High-Performance FPGA Developer's Guide, 2014c.
- [NI, 2014d] National Instruments. LabVIEW Mejorar la Productividad de Ingenieros y Científicos, 2014d.
- [NI, 2014e] National Instruments. Operating Instructions and Specifications CompactRIO cRIO-9074XT, 2014e.
- [NI, 2015a] National Instruments. LabVIEW Tutorial, 2015a.
- [NI, 2015b] National Instruments. Tutorial LabVIEW System Desing Software, 2015b.
- [Oppenheim V. y Schafer W., 2010] Oppenheim V., Alan y Schafer W., Ronald. *Discrete-Time Signal Processing*, NJ, Prentice Hall, 2010.
- [Peter et al., 2008] Peter, Tavner; Li, Ran; Jim, Penman y Howard, Sedding. *Condition Monitoring of Rotating Electrical Machines*, London, The Insitution of Engineering and Technlogy, 2008.
- [Quazza, 1970] Quazza, G. "Automatic control in electric power systems". *Automatica*, vol. 6, pp. 123-150, 1970.
- [Ramos, 2010] Ramos, Ramos Juan Carlos. *Sintonización del Sistema de Control de Velocidad de Micromáquinas Síncronas de Laboratorio en un Sistema Aislado*. Tesis para obtener el grado de Ingeniero Electricista, ESIME-Zacatenco, 2010.
- [Rodríguez P., 2007] Rodríguez P., Aquilino. *Sistemas SCADA*, Barcelona, España, Marcombo, 2007.
- [Roeper, 1985] Roeper, R. *Corrientes de Cortocircuito en Redes Trifásicas*, 1985.
- [Romero, 2013] Romero, D. Concepción. "Evolución Tenológica de los Sistemas SCADA/EMS/DTS del CENACE". *Presentación, Reunión de Verano de Pontencia, Acapulco, Gro.*, 2013.
- [Ruiz et al., 2007] Los simuladores experimentales en el estudio de la operación de los sistemas de potencia en estado estacionario y dinámico: Desarrollo, estado actual y plan de trabajo a futuro del grupo de investigación de fenómenos dinámicos. 2007
- [Ruiz et al., 2011] Puesta en Marcha y Automatización de un Simulador de Sistemas Eléctricos de Potencia a Escala. Reporte de Investigación No. PROY-001-POS, Sección de Estudios de Posgrado e Investigación de la ESIME-IPN, México, D.F. 2011
- [Ruiz y Olguín, 1995] Modelado de la máquina síncrona para estudios de estabilidad a grandes disturbios en sistemas eléctricos de potencia con parámetros obtenidos mediante pruebas convencionales. Reporte interno No. SEPI-IE95-

03. Sección de Estudios de Posgrado e Investigación, ESIME-IPN. México D.F. 1995
- [Salinas, 1998] Salinas, Gutiérrez Marcos Vinicio. *Puesta en servicio de un sistema de control supervisorio y adquisición de datos (SCADA), para un simulador experimental de un sistema eléctrico de potencia (SEP)*. Tesis para obtener el grado de Ingeniero Electricista, ESIME-Zacatenco, 1998.
- [Sánchez et al., 2011] Determinación de Parámetros y Sintonización del Regulador Automático de Voltaje de la Máquina Educacional de 5 kVA. Reporte interno No. SEPI-IE11-01 Sección de Estudios de Posgrado e Investigación ESIME - IPN. México D.F. 2011
- [Sánchez, 2010] Sánchez, García Héctor Manuel. *Sintonización del Regulador Automático de Voltaje del Sistema de Control Basler 125-15 en Micromáquinas Síncronas de Laboratorio*. Tesis para obtener el grado de Ingeniero Electricista presentada el 26 de Enero del 2010 en la ESIME-Zacatenco, IPN., 2010.
- [Sánchez, 2011] Sánchez, García Héctor Manuel. *Control de la Potencia Reactiva de Generadores Síncronos en Paralelo*. Tesis para obtener el grado de Maestro en Ciencias en Ingeniería Eléctrica, SEPI-ESIME Zacatenco, 2011.
- [Skopp y Varadan, 2000] Skopp, Allen R. y Varadan, Srinivas. "Gestión de Información y Energía ABB". *Revista ABB*, pp. 35-41, 2000.
- [Smith y Block, 1993] Smith, H. L. y Block, W. R. "RTUs slave for supervisory systems (power systems)". *Computer Applications in Power, IEEE*, vol. 6, pp. 27-32, 1993.
- [Stamps, 2013] Stamps, Douglas. *Learn LabVIEW 2012 Fast. A Primer for Automatic Data Acquisition*, Kansas, Schroff Development Corporation Publications, 2013.
- [Sumanthi y Surekha, 2007] Sumanthi, S. y Surekha, P. *LabVIEW based Advanced Instrumentation Systems*, Berlín, Springer, 2007.
- [Sun et al., 2012] Sun, Hongbin; Zhang, Boming; Qinglai, Guo y Wu, Wenchuan. "Family of energy management system for smart grid". *Innovative Smart Grid Technologies (ISGT Europe), 2012 3rd IEEE PES International Conference and Exhibition on*, pp. 1-5, 2012.
- [Suppén y Hernández, 2011] Suppén, Dimas Alberto Antonio y Hernández, Gutiérrez Rafael Hernández. *Diseño e Implementación de un Medidor de Ángulo de Carga de Máquinas Síncronas*. Tesis para obtener el título de Ingeniero en Comunicaciones y Electrónica, ESIME-Zacatenco, 2011.
- [Swift, 1993] Swift, G. W. "A Comprehensive Generator-Line-Infinite Bus Micromachine Model". *IEEE Transactions on Power Systems*, 1993. vol. 8, no. 4, pp. 1400-1406, 1993.
- [Taekhyun et al., 2005] Taekhyun, Kim; Powers, E. J.; Grady, W. M. y Arapostathis, A. "Real and reactive power analysis for interharmonics". *Electric Ship Technologies Symposium, 2005 IEEE*, 25-27 July 2005 2005. pp. 244-247,
- [Thompson y Fenger, 2001] Thompson, William T. y Fenger, Mark. "Current Signature Analysis to Detect Induction Motor Faults". *IEEE Industry Applications Magazine*, vol. 7, pp. 26-34, 2001.

- [Timmis, 2011] Timmis, Harold. *Practical Arduino Engineering*, New York, Springer, 2011.
- [U.S. Department of Energy, 2009] U.S. Department of Energy. "Energy Information Administration". 2009.
- [Uribe, 2003] Uribe, Fernández Uriel. *Instrumentación Virtual de un Generador Síncrono de Laboratorio con LabVIEW*. Tesis para obtener el grado de Maestro en Ciencias en Ingeniería Eléctrica, SEPI ESIME-Zacatenco, 2003.
- [Vénikov, 1969] Vénikov, V. A. *Theory of Similarity and Simulation with Applications to Problems in Electrical Power Engineering*, Macdonald Technical and Scientific, 1969.
- [Villavicencio, 2008] Villavicencio, Acosta Alejandro. *Diseño e Implementación de un Sincronoscopio para Máquinas Síncronas*. Tesis para obtener el grado de Maestro en Ciencias en Ingeniería Eléctrica, SEPI ESIME-Zacatenco, 2008.
- [Villegas et al., 2014] Villegas, A.; Barrera, H. C.; Asiaín, T. I. y Ruiz, D. "Monitoreo de la Carta de Operación de un Generador Síncrono en Tiempo Real". *Memorias del 7º Congreso Internacional de Ingeniería Electromecánica y de Sistemas*, 2014.
- [Virmani y Savulescu, 2009] Virmani, Sudhir y Savulescu, Savu C. *The Real-Time and Study-Mode Data Environment in Modern SCADA/EMS. Real Time Stability Assessment in Modern Power System Control Centers*. Piscataway, NJ: IEEE Press, 2009.
- [Vrazic et al., 2012] Vrazic, M.; Kovacic, M. y Hanic, Z. "Design of the monitoring system for a synchronous generators in hydro power plant". *Renewable Energy Research and Applications (ICRERA), 2012 International Conference on*, pp. 1-5, 2012.
- [Wolf, 2004] Wolf, W. H. *FPGA-Based Design*, Englewood Cliffs, NJ: Prentice-Hall, 2004.
- [Wu et al., 2005] Wu, Felix F.; Moslehi, Khosrow y Bose, Anjan. "Power System Control Centers: Past, Present, and Future". *Proceedings of the IEEE*, vol. 93, pp. 1890-1908, 2005.
- [Yacamini, 1996] Yacamini, R. "Power system harmonics. IV. Interharmonics". *Power Engineering Journal*, vol. 10, pp. 185-193, 1996.
- [Yu et al., 1976] Yu, Y.; Sawada, J.H. y Wvong, M. D. "A Dynamic Power System Model for Teaching and Research". *IEEE Transactions on Power Apparatus and Systems*, 1976. vol. PAS-95, no. 4, pp. 1507-1514, 1976.

APÉNDICE A

ENTORNO DE PROGRAMACIÓN DE LABVIEW®

A.1 INTRODUCCIÓN

En este apéndice se describe a grandes rasgos el entorno de desarrollo LabVIEW®. Se explican las características principales de LabVIEW® así como los conceptos necesarios para desarrollar una aplicación o VI. También se mencionan brevemente las áreas donde se utiliza este lenguaje gráfico de programación. Por último se describen algunas funciones que se utilizaron para desarrollar el sistema de adquisición de datos y monitoreo presentado en este trabajo.

En un principio LabVIEW®, (abreviación en inglés de *Laboratory Virtual Instrument Engineering Workbench*) era un lenguaje de programación que fue desarrollado para facilitar la obtención de datos de instrumentos de laboratorio utilizando sistemas de adquisición de datos. *National Instruments* es la empresa que desarrolló y es propietaria de LabVIEW®; fue fundada en 1976. Sus primeros productos eran dispositivos para el bus utilizado para instrumentación llamado GPIB. LabVIEW® fue lanzado posteriormente, en el año de 1986 para sistemas operativos Macintosh y para Windows en 1990. De manera periódica desde el año 2006, en el mes de agosto se libera una nueva versión de LabVIEW® [NI, 2015b], siendo la última, y utilizada en este trabajo, la versión 2014. Sin embargo, LabVIEW® puede ser utilizado para un amplio rango de aplicaciones entre las que se incluye [del Río Fernández et al., 2013]: adquisición de datos desde instrumentos, procesamiento de datos, (por ejemplo filtros o transformadas) análisis de datos, control de equipo e instrumentos.

LabVIEW® es una herramienta de programación gráfica. En principio este entorno de desarrollo estaba orientado para aplicaciones de control de equipos electrónicos utilizados en el desarrollo de instrumentación virtual. Por este motivo los programas en LabVIEW® se guardan en archivos llamados VI (Instrumentos Virtuales, del inglés "*Virtual Instrument*") con extensión .vi [Lajara Vizcaíno y Pelegrí Sebastián, 2011]. Estos instrumentos virtuales (VIs) se componen de dos partes [Larsen, 2011]:

- Panel Frontal. Despliega los controles (perillas, botones, gráficas, etc.) y representa la interfaz gráfica para los instrumentos virtuales o VIs.

- Diagrama de bloques. Contiene los elementos de programación (llamados bloques, funciones, o en algunas ocasiones subVIs) que se conectan entre sí para construir el programa.

A.2 CONCEPTOS DE PROGRAMACIÓN EN EL LENGUAJE GRÁFICO

LabVIEW® sigue un modelo de flujo de datos para ejecutar los programas (VIs). A diferencia de lenguajes de programación como Visual Basic, C/C++, JAVA, y la mayoría de los demás lenguajes de programación basados en texto, que siguen un modelo de flujo de control para ejecutar sus programas. En el flujo de control, el orden secuencial de los elementos del programa determina el orden de ejecución de un programa [Sumanthi y Surekha, 2007]. La estructura secuencial de lenguaje gráfico (lenguaje G) se utiliza para controlar el orden de ejecución cuando no existe una dependencia de datos natural. El lenguaje “G” utilizado en LabVIEW® determina su ejecución por la estructura de un diagrama de bloques gráfico en donde el programador conecta diferentes nodos funcionales mediante cables [Sumanthi y Surekha, 2007]. Puede existir la percepción que el control de ejecución queda sin determinar dentro del lenguaje “G”, sin embargo este orden de secuencia puede ser totalmente controlado mediante la conexión entre entradas y salidas de los bloques funcionales.

LabVIEW® liga la creación de interfases de usuario (paneles frontales) con el ciclo de desarrollo. Como se mencionó anteriormente, cada instrumento virtual tiene tres componentes: un diagrama de bloques, un panel frontal y un panel de conexiones. El último solo es necesario para unir el VI utilizado como subVI para ser llamado dentro de un panel frontal. Los controles e indicadores en el panel frontal permiten al operador introducir u obtener datos desde el instrumento virtual cuando se encuentre en ejecución. Sin embargo, el panel frontal también puede servir como una interfaz de programación [Sumanthi y Surekha, 2007]. Así, un instrumento virtual puede correr como un programa independiente, o servir como un bloque funcional dentro de otro programa; en este último caso, los controles e indicadores sirven como entradas y salidas del bloque funcional que representa al instrumento virtual. Esto implica que cada VI puede ser fácilmente puesto a prueba antes de que se utilice como una subrutina dentro de un programa más grande. La facilidad de utilizar bloques permite programar a usuarios sin experiencia; sin embargo este beneficio puede conllevar cierto riesgo si no se tiene cuidado al programar y utilizar una arquitectura adecuada cuando se desarrollan programas de cierta complejidad. Los sistemas de desarrollo más avanzados de LabVIEW® ofrecen la posibilidad de construir aplicaciones en dispositivos embebidos, principalmente, al crear aplicaciones distribuidas que se comunican en un esquema de servidor/cliente, la naturaleza del código “G” permite un rápido desarrollo.

El diagrama de bloques y el panel frontal están ligados; si se inserta una variable en el panel frontal se insertará de manera automática la representación de la misma

variable en el diagrama de bloques para realizar la lógica necesaria. Por ejemplo, el diagrama de bloques de la Fig. A.1 muestra siete variables de salida, tres correspondientes al valor RMS de las señales de voltaje y el segundo bloque de tres corresponde a las señales de corriente. Estas seis señales se concatenan en un arreglo y después se conectan a un indicador, mostrado en la figura con el título de *RMS Tendency*. Esta variable se muestra en el panel frontal como se observa en la Fig. A.2 en la cual también se muestran los valores digitales correspondientes a cada uno de los valores RMS de las señales de voltaje y corriente. Este tipo de gráfico recibe un valor escalar y gráfica punto por punto contra una referencia de tiempo constante, por otra parte también hay indicadores gráficos que reciben un arreglo, este tipo de indicadores puede ser personalizado con mayor precisión, debido a que se puede graficar contra una referencia de tiempo relativa o absoluta dependiendo de las necesidades específicas de la aplicación. Un ejemplo de este tipo de gráfica son las formas de onda mostradas a la salida de la función que se encarga de recortar los arreglos a un número determinado de ciclos.

La programación de flujo de datos significa que un nodo o función en el diagrama de bloques de LabVIEW® se ejecutará tan pronto como todas sus entradas tengan valores disponibles. Por ejemplo, si una operación depende de un valor calculado dentro de un ciclo *while* dicha operación no se ejecutará hasta que el ciclo *while* haya terminado de iterar. Este concepto es diferente a los lenguajes basados en texto en donde el orden de ejecución del programa se determina principalmente por el orden de los comandos del programa [Stamps, 2013]. Es importante destacar que LabVIEW® no asegura qué operación se ejecutará primero si se encuentran una o más operaciones dentro de un ciclo y son independientes entre sí, ya que este tipo de

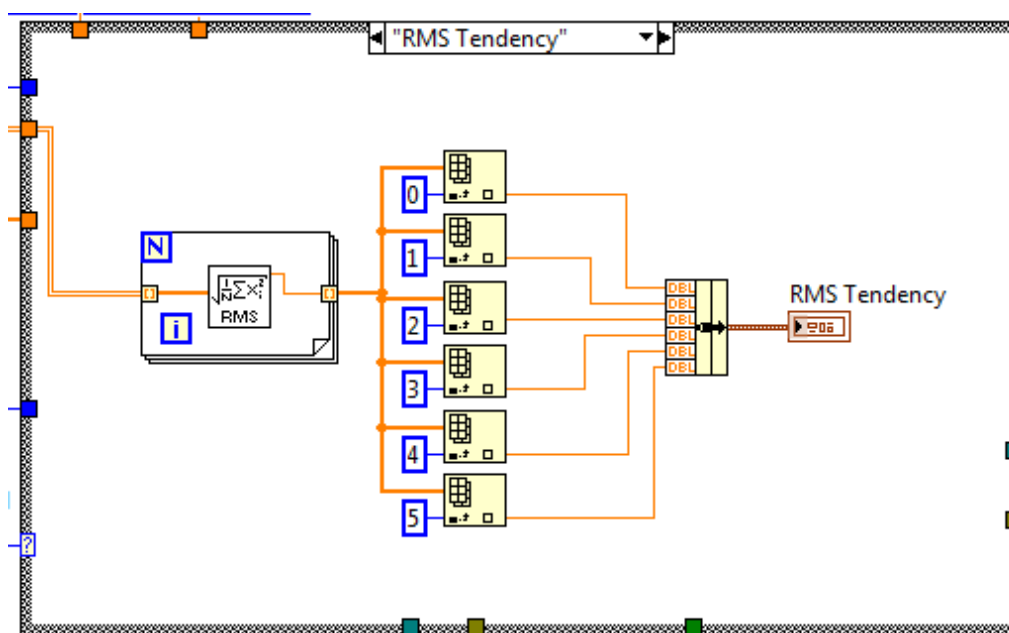


Fig. A.1 Diagrama de bloques para el cálculo de valores RMS.

ejecución se realiza de manera aleatoria. Para tener control en el orden de ejecución de los bloques o funciones dentro del diagrama de bloques se puede hacer uso de la función de monitoreo de error. Esta función asegura que los bloques conectados entre ellos por esta señal sigan el orden secuencial de las conexiones. Un uso muy común de este tipo de estructura es utilizado para controlar las tareas de adquisición de datos.

Para ejemplificar la programación de flujo de datos, se muestra en la Fig. A.1 el diagrama de bloques de la parte del selector de casos para calcular el valor rms de las formas de onda en el controlador en tiempo real. Antes de entrar a esta sección del código, se ejecutan una serie de procesos con el arreglo de datos obtenidos, como son recorte, escalamiento y emplazamiento en un arreglo $1 \times n$ dimensional. La salida de la última función para emplazar los datos es la entrada que se denota con un conector color amarillo, es importante notar que al no existir una secuencia fija en esta parte del código, no se asegura que se ejecute primero el ciclo for con la función rms o la separación de arreglos o el emplazamiento de los valores rms. Sin embargo la función de empaquetado, mostrada como un bloque con una sola salida, no se ejecutará hasta que tenga todas sus entradas disponibles, por lo tanto en este código no tiene importancia cual valor rms se calculó primero ni en qué orden, solo se asegura que existan todas las entradas antes de concatenarlas y mostrarlas en el indicador. De

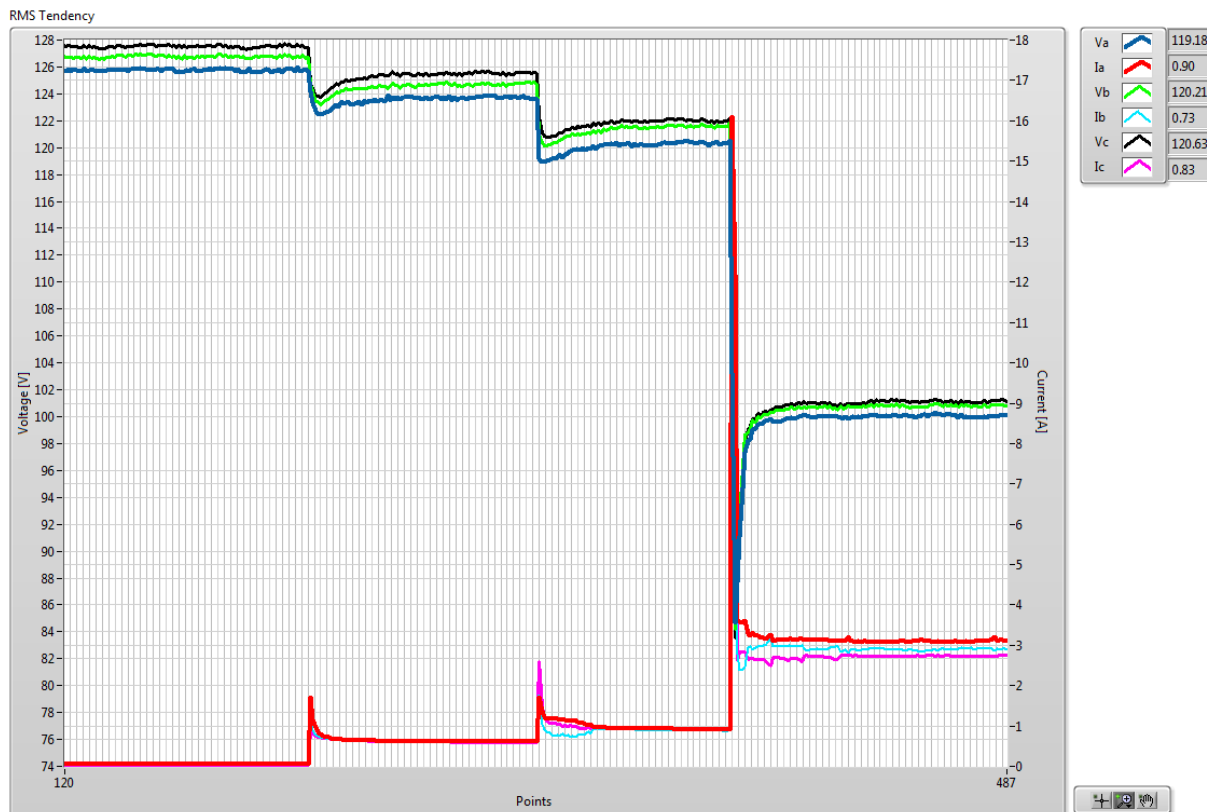


Fig. A.2 Panel frontal del código correspondiente al cálculo de valores RMS durante las pruebas con la máquina educacional de 5 kVA.

manera general es así cómo funciona la programación de flujo de datos: para que un bloque o función del código se ejecute tiene que contar con todos sus parámetros necesarios disponibles; de otra forma no se ejecutará. A pesar de esta funcionalidad, también es posible secuenciar los pasos de un algoritmo al modo que se hace con los lenguajes de programación basados en texto; esto se hace mediante la conexión de un seguimiento de errores, como se mostró en la sección del programa en tiempo real.

Para la ejecución de la función o subVI de valores rms, es necesario contar con un arreglo de dimensión n . Como se mencionó anteriormente se cuenta con un arreglo de dimensión $n \times 1$, por lo que es necesario separar este arreglo en filas, las cuales corresponden a cada canal de las señales adquiridas; esto se realiza con la implementación de un ciclo *for* que toma cada elemento del arreglo dentro del ciclo, en este caso cada fila. Una vez que se tienen los arreglos de las señales se procede a ejecutar la función *RMS*, la cual se muestra en la Fig. A.3. Esta función recibe un arreglo, para posteriormente realizar un cálculo dentro de un ciclo *for*. Una de las características de LabVIEW® es que los ciclos *for* pueden estar o no limitados por un número fijo de iteraciones de manera predeterminada. En una ejecución tradicional de este ciclo se coloca un número constante en la terminal denotada con una letra *N* de color azul en la esquina superior izquierda de la estructura *for*, sin embargo en este programa se utiliza el tamaño del arreglo que le indica al ciclo *for* cuantas veces realizará la iteración. Dentro del ciclo *for* se realiza la función recursiva mostrada en la ecuación (3.9) para el cálculo del valor RMS del arreglo de entrada. Cuando se utiliza un ciclo *for* de este modo, en cada iteración del ciclo se toma un elemento del arreglo y se ejecuta el código dentro del ciclo, desde la primera hasta la última posición del arreglo. Dentro del código de la función mostrada se puede notar el uso de registros que tienen como función almacenar la suma del ciclo anterior con el ciclo actual; esta operación se realiza hasta llegar a n (número de muestras) y se arroja del ciclo *for* el último valor calculado. En LabVIEW® existen dos maneras de conocer con qué tipo de variable se está trabajando: la primera es mediante la ayuda contextual, y la segunda es mediante el grosor del conector utilizado, por ejemplo, en la Fig. A.3 se puede notar que la entrada de la función tiene un grosor mayor al de la salida, el primero indica que se está trabajando con un arreglo y el segundo que es un solo

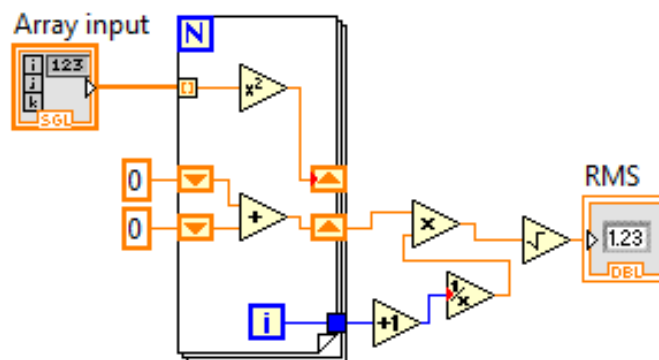


Fig. A.3 Diagrama de bloques de la función RMS.

elemento del arreglo. Finalmente el color de la conexión indica qué tipo de variable se está procesando, en este caso se trabaja con un tipo de variable flotante que se indica en el entorno de programación con un color amarillo.

Las funciones, características y flujo de datos utilizados en el entorno de programación gráfico de LabVIEW® son soportados por diferentes plataformas de hardware. La mayoría de estas plataformas son desarrolladas por NI; sin embargo es posible desarrollar controladores para que prácticamente cualquier dispositivo pueda ser utilizado con LabVIEW® [Kulkarni y Patil, 2015], [Gonçalves et al., 2015], [Timmis, 2011]. Entre las principales plataformas soportadas por el lenguaje gráfico se encuentran dispositivos en tiempo real como son la familia de controladores cRIO, CompactDAQ, entre otras tarjetas de adquisición de datos que tienen diferentes campos de aplicación. De manera particular, la plataforma utilizada en el presente trabajo comprende la familia de controladores cRIO, la cual está diseñada para utilizarse dentro de un entorno industrial, debido a su construcción robusta y a la capacidad que tiene para ser instalado dentro de instalaciones fijas en procesos industriales, además de que cuenta con entradas/salidas reconfigurables a través de módulos [NI, 2014c].

Como se explica en el párrafo anterior, al utilizar equipo de NI es posible utilizar el lenguaje de programación provisto por el fabricante (LabVIEW®). Esta característica permite programar con el mismo lenguaje en tres sistemas diferentes: una computadora personal, un microcontrolador (dispositivo en tiempo real) y, un FPGA, los últimos dos se encuentran embebidos dentro el mismo dispositivo. Los FPGAs ofrecen un desempeño altamente configurable y paralelo que puede ser utilizado para realizar tareas avanzadas de procesamiento y control a velocidades del hardware [NI, 2014b]. Sin embargo la programación de este tipo de dispositivos requiere una alta capacitación y las instrucciones así como los ambientes de programación dependen del fabricante. El FPGA utilizado en el trabajo actual es un modelo Spartan 3 de Xilinx, con 2 millones de compuertas [NI, 2014b]. El sistema de desarrollo permite exportar rutinas desarrolladas en lenguajes de descripción de hardware (HDLs, por sus siglas en inglés *Hardware Description Languages*) los cuales son utilizados para diseñar componentes de hardware para los FPGAs y circuitos integrados para aplicaciones específicas. (ASICs, por sus siglas en inglés de *Application-Specific Integrated Circuits*). La importancia de integrar el lenguaje gráfico en los FPGAs radica en la simplicidad para programar e implementar el hardware integrado.

A.3 CÓDIGO EXTENDIDO DEL PROGRAMA DESARROLLADO

La Fig. A.4 muestra el diagrama de bloques incluyendo las conexiones entre los ciclos consumidor y productor que se mostraron de manera independiente en el capítulo 3.

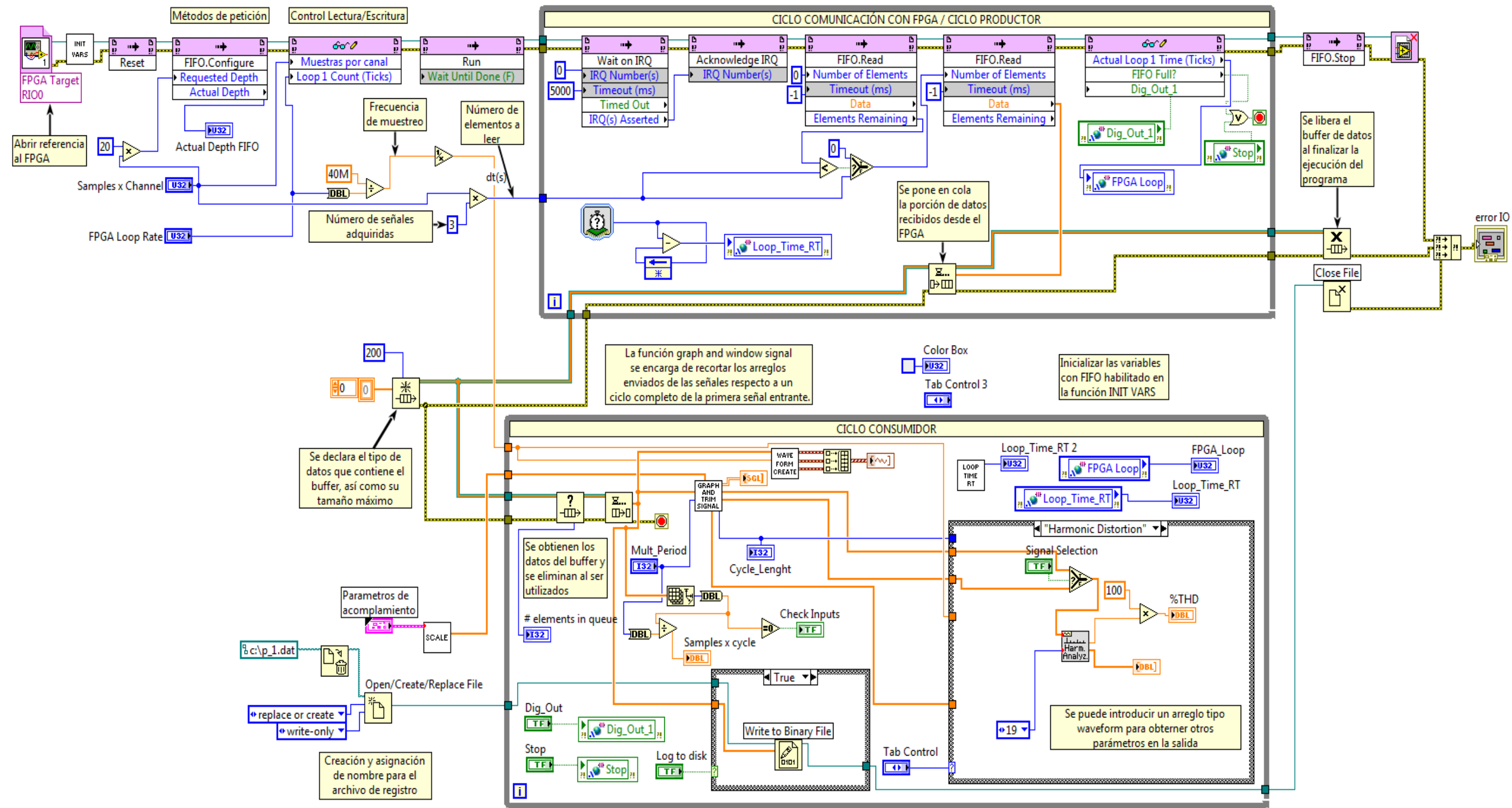


Fig. A.4 Diagrama de bloques del programa principal del controlador en tiempo real.

Página dejada intencionalmente en Blanco

A.4 CARACTERÍSTICAS DE LA TARJETA DE ADQUISICIÓN DE DATOS NI 9205

El equipo NI 9205 es un módulo de entradas analógicas de 32 canales en modo de una sola terminal y de 16 canales en modo diferencial. El módulo 9205 provee además de las entradas analógicas un canal de entrada digital, un canal de salida digital, una terminal común (COM), y una terminal para calibrar la entrada analógica (AI SENSE). En la Fig. A.5 se muestran las terminales de conexión del módulo. Los canales del módulo comparten una tierra común que está aislada de los otros módulos del sistema. Todos los canales comparten un amplificador de instrumentación de ganancia programable, y están multiplexados hacia un ADC. El módulo es capaz de una tasa de muestreo agregada de 250 kS/s. Cada canal tiene una protección de sobrevoltaje de ± 30 V. En la Fig. A.6 se muestra una ilustración de la circuitería de entrada para un canal de entrada análogo. Las conexiones físicas con las señales analógicas se establecen mediante un conector de 37 pines tipo DSUB. Se eligió la configuración de canales diferenciales porque permiten mediciones con menos ruido. Una configuración diferencial requiere dos entradas por cada señal a medir, por lo que se reduce el número de canales disponibles a 16. En la Tabla A.1 se muestran los canales disponibles y su conexión para este tipo de configuración.

Tabla A.1 Pares diferenciales de la tarjeta de adquisición del módulo NI 9205.

Canal	Señal +	Señal -	Canal	Señal +	Señal -
0	AI0	AI8	8	AI16	AI24
1	AI1	AI9	9	AI17	AI25
2	AI2	AI10	10	AI18	AI26
3	AI3	AI11	11	AI19	AI27
4	AI4	AI12	12	AI20	AI28
5	AI5	AI13	13	AI21	AI29
6	AI6	AI14	14	AI22	AI30
7	AI7	AI15	15	AI23	AI31

Es importante destacar que al ser un módulo que se encuentra aislado de la referencia del chasis en donde es conectado, es necesario establecer una referencia para las mediciones de voltaje conectadas a las terminales del módulo. En este trabajo se utilizó como referencia el punto común de los transformadores de potencial y de corriente, y este nodo se conectó a las terminales etiquetadas como COM. Como se puede observar en la Fig. A.6, el módulo rechaza el voltaje de nodo común (V_{cm} , por sus siglas en inglés "*common-mode noise voltage*") que representa una fuente de ruido durante la medición del voltaje V_1 . El módulo tiene un modo de ahorro de energía por inactividad, el cual puede ser configurado desde el nivel de software y depende del chasis a donde sea conectado. En el modo de ahorro de energía no se puede establecer comunicación con el módulo; también el sistema consume menos potencia por lo que disipa menos calor que en el modo normal. Finalmente, en la Tabla A.2 se muestran diversas características en cuanto a las especificaciones de la tarjeta provista por el fabricante.

Tabla A.2 Especificaciones de la tarjeta de adquisición de datos NI 9205.

Número de canales	Canales de entrada analógicas: 32 de una sola terminal o 16 diferenciales
Resolución del ADC	16 bits
Tiempo de conversión	4.00 μ s (250kS/s)
Rangos nominales de entrada	± 10 V, ± 5 V, ± 1 V, ± 0.2 V
Voltaje máximo de funcionamiento para entradas analógicas (señal + modo común)	Cada canal debe permanecer dentro de ± 10.4 V
Protección de sobrevoltaje	± 30 V (sólo un canal)

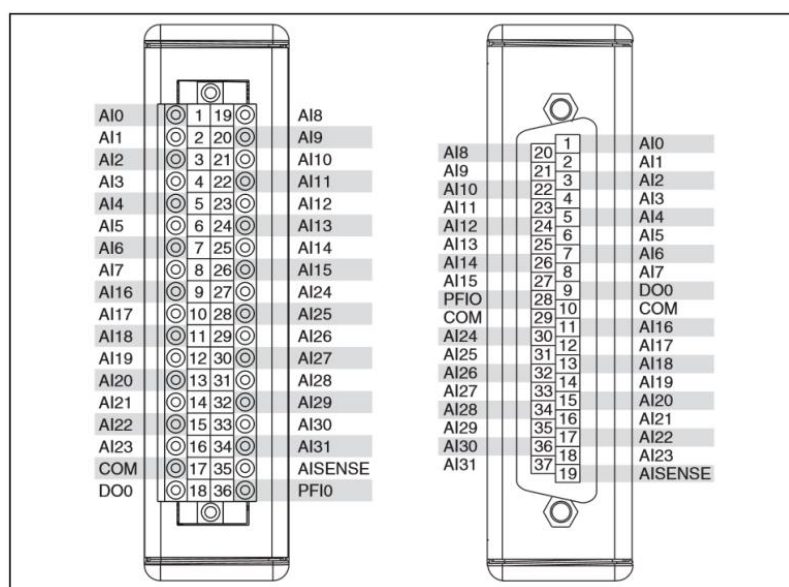


Fig. A.5 Asignación de terminales del módulo NI 9205.

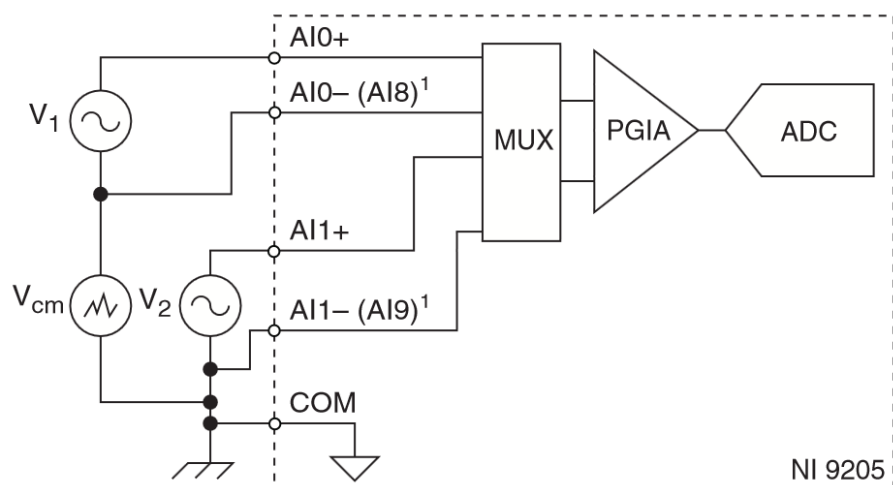


Fig. A.6 Conexión de señales externas mediante conexión diferencial.

APÉNDICE B

MÓDULO DE DETECCIÓN DE BANDAS LATERALES PARA EL DIAGNÓSTICO DE FALLAS EN ROTORES TIPO JAULA DE ARDILLA

B.1 INTRODUCCIÓN

En este apéndice se detalla el desarrollo, implementación y resultados de un módulo implementado para la detección y el diagnóstico de fallas en rotores tipo jaula de ardilla, dentro del programa principal fuera de línea. Este módulo se encarga de calcular el espectro de las corrientes de alimentación de un motor de prueba en el laboratorio. Además, el módulo realiza una evaluación con la magnitud de las diferencias de magnitud entre la componente fundamental y las bandas laterales, para generar una alerta al operador acerca del estado del rotor del motor bajo prueba.

B.2 BANDAS LATERALES

La historia del diagnóstico de fallas en motores y protección contra dichas fallas, es tan vieja como las máquinas mismas. Los fabricantes y usuarios de máquinas eléctricas, para lograr una operación segura y confiable, inicialmente emplearon protecciones simples contra sobre corrientes, sobre voltajes, fallas a tierra, etc. Sin embargo, conforme los trabajos que realizan los motores se hicieron cada vez más complejos, también se ha buscado hacer mejoras en los métodos de diagnóstico de fallas en sitio. Actualmente, se considera muy importante diagnosticar las fallas desde una etapa temprana [Nandi et al., 2005].

En los últimos 30 años, ha habido un gran número de investigaciones para encontrar nuevas técnicas de monitoreo de la condición de los motores de inducción de corriente alterna [Haji y Toliyat, 2001]. Algunas de esas técnicas, son ([Cruz, 2012], [Benbouzid y Kliman, 2003], [Bikfalvi y Imecs, 2006]):

1. Análisis de Corrientes del Motor ("*Motor Current Signature Analysis*", MCSA).
2. Análisis espectral del torque electromagnético.
3. Análisis espectral de potencia activa y reactiva.

4. Análisis espectral de las vibraciones axiales.
5. Aproximación extendida del Vector de Park.

Algunas de estas técnicas, como la que se basa en el análisis de las señales de vibración del motor, tienen el inconveniente de que los transductores son costosos, además de que se debe tener cuidado al realizar su instalación mecánica y transmitir las señales. En métodos como el del Vector de Park, se requieren modelos detallados de la máquina, que no siempre están disponibles en sitio.

Por otra parte, las señales de la corriente que consume el motor, pueden ser monitoreadas para propósitos de control y revisión de las condiciones de la máquina. La complicación de esta técnica es extraer y discriminar los diferentes fenómenos que se ven reflejados en la corriente de armadura. Adicionalmente, el ruido eléctrico de la instalación, así como el funcionamiento no lineal de las máquinas (con o sin fallas) dificultan el estudio de las señales obtenidas [Haji y Toliyat, 2001].

Pese a las desventajas ya mencionadas, el método MCSA ha probado ser eficiente en la detección de fallas en motores de inducción [Bossio et al., 2009].

B.2.1 Origen y evolución de las rupturas

Las asimetrías en la jaula del rotor de un motor de inducción suelen estar relacionadas con las altas temperaturas alcanzadas en el rotor y con las elevadas fuerzas centrífugas que soportan las barras y anillos.

Los problemas pueden iniciar durante la construcción de la máquina, debido a una fundición o unión defectuosa (dependiendo del tipo de rotor), dando origen a puntos calientes. Es común que la fractura se inicie en las proximidades de la unión de las barras con el anillo de cortocircuito, o en el mismo anillo, ya que es en esa zona donde suelen acumularse tensiones mecánicas.

Una vez que una barra o anillo se ha agrietado, el proceso es degenerativo [Cabanas et al., 1998]:

1. La barra defectuosa se calienta en torno a la fisura hasta llegar a romperse.
2. La ruptura origina la aparición de arcos eléctricos entre las dos partes separadas, dañando el circuito magnético.
3. Debido a la ruptura, las barras adyacentes soportan corrientes mayores, con lo que se inicia el proceso de aparición de nuevas grietas.

Aunque las barras rotas no producen de súbito la salida de operación de un motor, este tipo de fallas puede ocasionar que partes rotas de la barra golpeen el devanado del estator a altas velocidades [Thompson y Fenger, 2001].

B.2.2 Frecuencias de las bandas laterales

Uno de los métodos más generalizados y difundidos [Cabanas et al., 1998], para el diagnóstico del rotor de motores de inducción, consiste en realizar el seguimiento de dos armónicos, denominados armónico lateral inferior y armónico lateral superior, que están situados a ambos lados del armónico fundamental, y separados de él, a frecuencias que se determinan a continuación.

Las corrientes del rotor en un devanado jaula de ardilla producen un campo magnético trifásico efectivo, que tiene el mismo número de polos que el campo del estator, pero que rota a la frecuencia de deslizamiento f con respecto al rotor en movimiento. Cuando el devanado de la jaula es simétrico, solo existe un campo rotatorio hacia adelante a la frecuencia de deslizamiento con respecto al rotor. Si ocurre una asimetría en el rotor, habrá un campo rotatorio en sentido inverso, a la frecuencia de deslizamiento, con respecto al sentido de giro del rotor. Como resultado, se tiene que con respecto al devanado estacionario, este campo rotatorio en sentido inverso a la frecuencia de deslizamiento con respecto al rotor, induce una FEM y una corriente en el devanado de estator a la frecuencia que se muestra en la expresión (B.1).

$$f_{li} = f \cdot (1 - 2s) \quad (B.1)$$

donde:

f_{li}	es la frecuencia del armónico lateral inferior [Hz].
f	es la frecuencia nominal del sistema eléctrico [Hz].
s	es el deslizamiento [%].

Existe entonces una variación cíclica de la corriente, que causa una pulsación del torque a dos veces la frecuencia de deslizamiento ($2sf$) y una correspondiente oscilación de velocidad que es también función de la inercia. Esta oscilación de velocidad puede reducir la magnitud (corriente [A]) de la banda lateral inferior, pero se induce entonces en el devanado del estator una componente lateral superior de corriente a la frecuencia mostrada en (B.2), debida a la oscilación del rotor, este es el armónico lateral superior.

$$f_{ls} = f \cdot (1 + 2s) \quad (B.2)$$

donde:

f_{ls}	es la frecuencia del armónico lateral superior [Hz].
----------	--

Por lo tanto, la ruptura de barras del rotor, resulta en componentes de corriente que son inducidas en el devanado del estator a frecuencias dadas por (B.3):

$$f_l = f \cdot (1 \pm 2s) \quad (B.3)$$

Estas son las bandas laterales clásicas de dos veces la frecuencia de deslizamiento, debidas a la ruptura de las barras en el rotor.

Mediante la observación de un gran número de motores, pertenecientes fundamentalmente a empresas del sector eléctrico, en [Cabanas et al., 1998], se presenta una tabla en la que se relacionan la amplitud entre el armónico lateral inferior y el fundamental, con los incrementos progresivos de la falla (ver Tabla B.1).

Tabla B.1 Diferencia de amplitudes entre el armónico lateral inferior y el fundamental

Diferencia en dB	Condición del rotor
49 o más	Motor sano
46 a 49	Algún punto de alta resistencia
44 a 46	Varios puntos de alta resistencia
39 a 44	Muchos puntos de alta resistencia o una barra rota
35 a 39	Al menos una barra rota
35 o menos	Varias barras rotas

B.3 DESCRIPCIÓN DEL MÓDULO DESARROLLADO

Con la finalidad de realizar las pruebas que se explicarán en la siguiente sección, es necesario utilizar un instrumento de adquisición de datos para obtener las diferentes variables eléctricas y mecánicas requeridas. El medidor utilizado se diseñó originalmente para la adquisición de datos y monitoreo de un generador síncrono, sin embargo ofrece la suficiente flexibilidad para ser utilizado dentro del diagnóstico de motores de inducción.

B.3.1 Procesamiento de datos

El caso de estudio actual se enfocará el análisis a las formas de onda de la corriente en la alimentación del motor, sin embargo también serán registradas variables como los voltajes de fase y la velocidad del rotor. Debido a que, como se explicó anteriormente, este sistema mide los voltajes de fase y la posición del eje de la máquina, es posible realizar los cálculos correspondientes a valores rms, potencias (real, reactiva y aparente) y ángulo de fase, además de las opciones de cálculo mostradas en el Capítulo 3.

Debido a que el interés principal de este estudio es evaluar el estado del rotor en un motor de inducción, se cuantifica la magnitud en ciertas bandas alrededor de la frecuencia fundamental de la señal de corriente demandada por el motor. Por ello es necesario realizar una transformación del dominio del tiempo discreto al dominio de frecuencia discreto; en la sección de la opción del cálculo de contenido armónico del Capítulo 3 se explican los principios teóricos y las funciones utilizadas para calcular el espectro de las señales de corriente de alimentación.

B.3.2 Diseño del módulo de evaluación de bandas laterales

Ya se ha establecido que la función para evaluar la magnitud de las bandas laterales es parte de un sistema de adquisición de datos y monitoreo de generadores eléctricos. El diseño de este sistema prevé que se puedan agregar diversas funciones extra. Debido a que se utiliza el mismo equipo de medición empleado para el monitoreo de generadores (transformadores de potencial, transformadores de corriente, sensor de proximidad), se obtuvieron los voltajes, y la posición del rotor, además de las corrientes del motor. Aunque los voltajes no son estrictamente necesarios para cumplir con el objetivo de estas pruebas, se utilizan para obtener parámetros del funcionamiento del motor como son las potencias activa, real y aparente, así como el factor de potencia. En cuanto a la posición del rotor con el sensor de proximidad, se utiliza esta medición para determinar la velocidad del rotor, con lo que se puede establecer el deslizamiento como se muestra en (B.4) [Honsinger, 1959] y posteriormente realizar el cálculo de las frecuencias de las bandas laterales.

$$s = \frac{n_s - n}{n_s} \cdot 100 \quad (\text{B.4})$$

donde:

- s es el deslizamiento [%].
- n_s es la velocidad síncrona del sistema eléctrico [rad/s] o [rpm].
- n es la velocidad del motor [rad/s] o [rpm].

El objetivo principal del módulo de bandas laterales dentro del programa principal fuera de línea, es el de encontrar mediante el enfoque clásico [Thompson y Fenger, 2001] la frecuencia en donde se presente una magnitud considerable en el espectro de la corriente. Para lograr distinguir entre las frecuencias naturales (llamadas armónicas del devanado) y las frecuencias laterales que se desean ver según la ecuación (B.3), es necesario contar con una resolución de alta frecuencia en el análisis del espectro. Para esto se requiere contar con un número suficiente de puntos para poder observar las bandas laterales, por lo que se determinó utilizar un número de puntos N necesarios para alcanzar una resolución Δf de al menos 0.1 Hz en el espectro de la corriente. Utilizando un período de muestreo por señal de 49 μs y despejando N de la ecuación (3.13) se obtiene:

$$N = \frac{f_s}{\Delta f} = \frac{49 \mu\text{s}^{-1}}{0.1 \text{ Hz}} \approx 200 \cdot 10^3 \quad (\text{B.5})$$

Para que el sistema de adquisición de datos reúna el número de muestras especificadas en (B.5), con un período de muestreo de 49 μs , necesita al menos de 10 segundos de registro de las formas de onda de corriente. Por esta razón en las pruebas mostradas más adelante se asignan tiempos de registro mayores a 10 segundos alcanzando valores de hasta 0.0953652 Hz (con 214000 muestras) en Δf con 10.39 segundos de registro.

Como se muestra en (B.3), es necesario conocer el valor del deslizamiento para determinar las bandas laterales, esto se logra mediante el cálculo de la frecuencia generada por el sensor de proximidad. Este sensor genera un pulso por cada revolución del rotor. Se utiliza la función *Freq_Interpolation* descrita en el Capítulo 3, de manera similar a como se utilizó para medir la velocidad de la señal del rotor de la máquina síncrona. Una vez conocidas las revoluciones por minuto del rotor y la frecuencia de la señal en el estator, que es obtenida a partir de la señal de los transformadores de corriente, se calcula el deslizamiento promedio con los valores obtenidos a lo largo de la prueba. Los pasos realizados en el programa para poder detectar la diferencia entre las magnitudes de las bandas laterales y la magnitud del primer armónico se detallan a continuación.

1. Se utiliza la expresión (B.3) para obtener las bandas laterales del primer armónico.
2. Se determina la frecuencia fundamental y su valor en dB, mediante la búsqueda del valor en frecuencia de la mayor magnitud del arreglo de salida del espectro de corriente.
3. Se convierten los valores de bandas laterales obtenidos en el paso 1 en unidades de arreglo. Debido a que se maneja el arreglo de salida sin el eje de frecuencias escalado a su valor real, se utiliza simplemente la posición del arreglo que contiene la amplitud de la señal en cada banda. Esto permite que los datos de las bandas laterales obtenidas en el paso 1 dependan directamente de Δf y se ajusten a un valor que sea exactamente múltiplo en esta resolución.
4. Se recortan dos arreglos del arreglo principal del espectro. Cada arreglo contiene como elemento central una banda lateral (inferior o superior) y una tolerancia alrededor de dicha banda en unidades del arreglo. De manera predeterminada se eligieron cuatro elementos en cada uno de los arreglos creados (tolerancia de ± 2 elementos).
5. Una vez que se tienen dichos arreglos se buscan los valores máximos de amplitud (dB) y su posición en el arreglo. Posteriormente para conocer el valor real de frecuencia en lugar de la posición del arreglo, se hace un escalamiento mediante el producto de la posición del arreglo y Δf . De esta forma se asegura que en caso de que el cálculo realizado en el paso 1 no se encuentre dentro de la resolución determinada por Δf , el programa ajuste dichas bandas al valor real de frecuencia calculado.
6. Con el valor en dB en la componente fundamental (1er armónico) y los valores de las bandas laterales, se obtienen las diferencias con respecto a la magnitud de la componente fundamental.
7. Se comparan los valores obtenidos de las diferencias contra una referencia y se genera una alarma al operador para los diferentes casos potenciales. El programa toma como referencia la Tabla B.1, para evaluar y generar el mensaje al usuario, el valor de la diferencia de magnitud entre el armónico lateral inferior y la componente fundamental.

Para implementar el algoritmo listado anteriormente, se utilizó el arreglo escalado de la rutina del ciclo consumidor, explicado y utilizado en la sección de código en tiempo real, que contiene todas las mediciones. También, como se puede observar en la Fig. B.1, se utilizan bloques de funciones como son: cálculo de la FFT provista por LabVIEW, así como las funciones desarrolladas *Freq_Interpolation*, *Freq2RPM*, y una función para obtener el deslizamiento. Las funciones listadas así como el diagrama de bloques se ejecutan en cada iteración del ciclo consumidor del programa principal en modo fuera de línea. Las funciones se describen a continuación, según los números indicados en la Fig. B.1.

1. Realiza el cálculo de la FFT de la señal de entrada. Es importante que esta señal contenga un arreglo con los tiempos de muestreo, por lo cual antes de ingresar el arreglo de la corriente a analizar, se utiliza una función para crear un arreglo tipo forma de onda donde se especifica el tiempo de muestreo (dt). Además este VI necesita un control para especificar el tipo de ventana a utilizar, la ventana que se muestra en la imagen es del tipo Hamming. También es necesario especificar las unidades de los arreglos de salida (grados o radianes para el ángulo, y dB o V² rms para la magnitud).
2. Realiza el cálculo de la frecuencia mediante interpolación lineal entre dos filos de subida de la señal de entrada con un determinado umbral.
3. Esta función se encarga de escalar el valor de frecuencia (ciclos/segundo) a ciclos por minuto, en caso que se utilice un sensor que produzca un valor diferente a uno de pulsos por revolución, esta función cuenta con una entrada para ajustar el

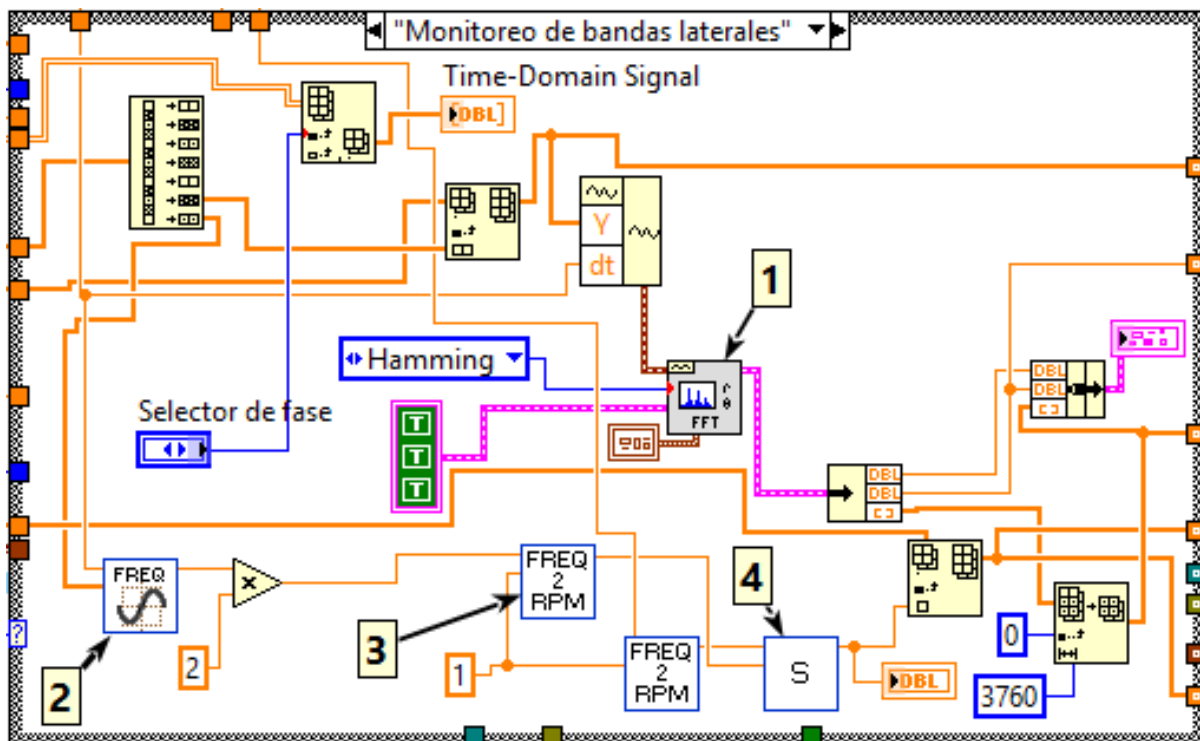


Fig. B.1 Diagrama de bloques del módulo de evaluación de bandas laterales.

valor de pulsos por revolución generados por el sensor utilizado. En el caso mostrado en la figura se configura con un pulso por revolución correspondiente a la muesca en el rotor que se utilizó con el sensor durante las pruebas.

4. En esta función se aplica la expresión (B.4) para calcular el deslizamiento, tiene como parámetros de entrada la velocidad en ciclos por minuto de la velocidad del rotor y del sistema de alimentación eléctrico.

Es importante mencionar que el código guarda el arreglo continuamente de la señal de entrada y cada iteración analiza, mediante la FFT, la señal acumulada durante el tiempo transcurrido de la prueba. Con esto se asegura que al final de la prueba, el espectro tenga una alta resolución, y por lo tanto, una confiabilidad alta en cuanto a los resultados obtenidos.

Una vez obtenido el espectro, el arreglo de la FFT se pasa como parámetro de salida del ciclo principal hacia la función que se encarga de realizar la determinación de las magnitudes de las bandas laterales y determina la diferencia entre las bandas laterales y la fundamental. Esta función se muestra en la Fig. B.2 con el nombre de *Side Bands Det.* Como parámetros de entrada esta función necesita el arreglo de magnitud del espectro ($x[k]$), el deslizamiento promedio (s), y la resolución de las bandas laterales (Δf). Además la función necesita como parámetro de entrada una referencia a la figura donde se gráfica el espectro, esto se realiza debido a que la función ajusta los ejes y coloca marcadores en las bandas calculadas. Una vez ejecutada, la función entrega un conjunto de datos que incluye: la frecuencia fundamental, la banda lateral inferior y superior calculada, las bandas laterales

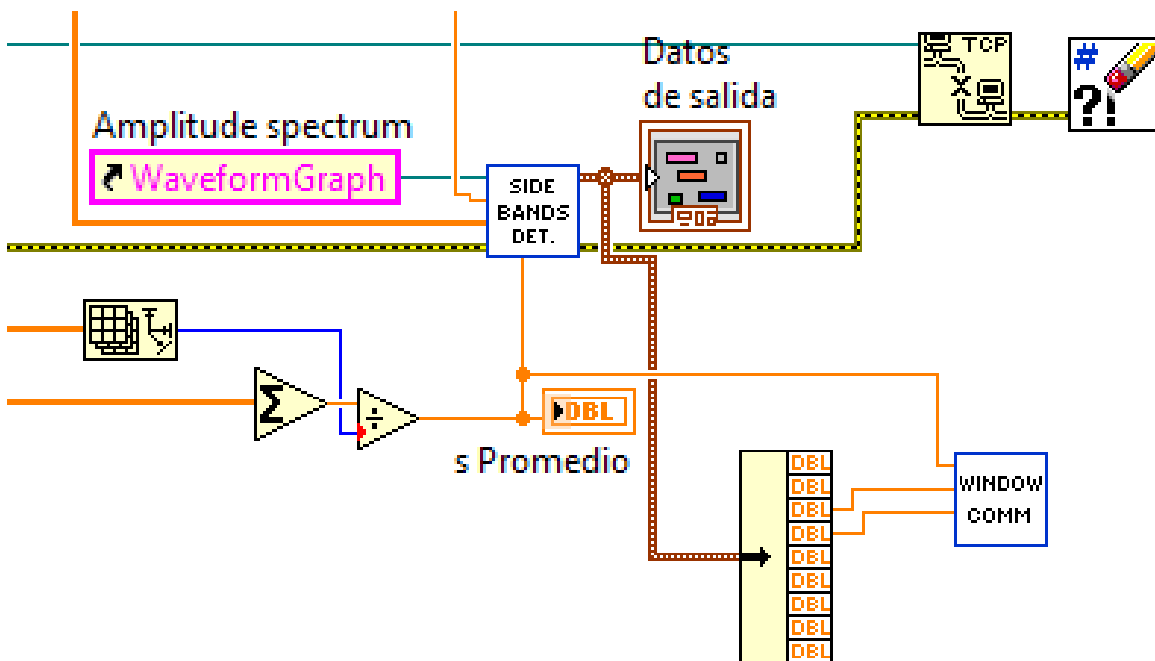


Fig. B.2 Diagrama de bloques de la función para la evaluación de bandas laterales.

ajustadas a la medición, y las diferencias de las bandas laterales con respecto a la fundamental. Los datos de este conjunto se utilizan para mostrarlos en pantalla mediante un indicador; además, las diferencias de las bandas laterales con respecto a la fundamental se toman como parámetros de entrada para la función *Window Comm* la cual se encarga de determinar el rango en el cual se encuentran estas diferencias para posteriormente, enviar un mensaje mediante una ventana emergente al operador con el resultado de la evaluación realizada.

B.4 PRUEBAS Y RESULTADOS

Se realizaron las pruebas de laboratorio en dos motores con las siguientes características generales: Potencia 5 HP, Tensión 220/440 V, Corriente 15.6/7.8 A, Velocidad 1723 rpm, 48 barras en el rotor. El motor 1 no presenta fallas en el rotor, mientras que el rotor del motor 2 tiene varias barras y un anillo de cortocircuito rotos (Ver Fig. B.3).



a) Rotor sano



b) Rotor con barras rotas.

Fig. B.3 Rotores de motores probados.

Se acopló el motor bajo prueba a un generador de corriente directa, que alimenta a un banco de resistencias variables. En la Fig. B.4 se muestra el diagrama de las conexiones. Se probó primero el motor sin falla, y trabajando sin carga se grabaron aproximadamente 10 segundos de mediciones. Posteriormente se ajustó el banco de resistores de modo que el motor consumiera la corriente nominal (100% de carga) y se grabaron otros 10 segundos. El mismo procedimiento se aplicó al motor fallado.

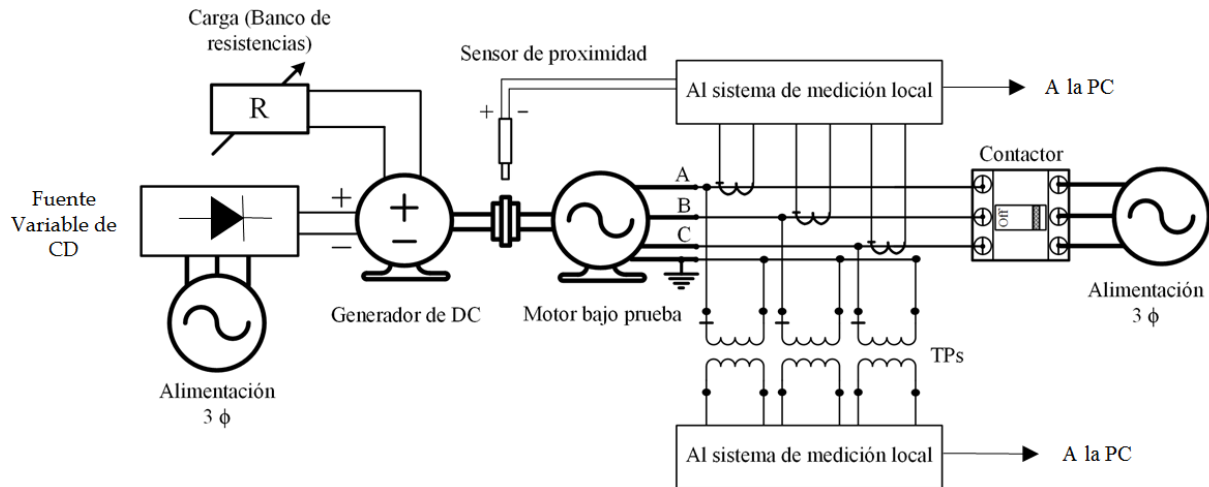


Fig. B.4 Diagrama de la conexión realizada para las pruebas.

En la Fig. B.5 se muestra el programa fuera de línea con el archivo de registro de datos correspondiente al motor fallado con 100% de carga nominal. En la figura se observa la pestaña correspondiente al módulo de bandas laterales con el nombre de *Monitoreo de Bandas Laterales*, en la parte central de la interfaz se muestra la gráfica del resultado del algoritmo de la FFT para obtener el espectro. En la esquina superior derecha de la gráfica del espectro se puede observar el cuadro de dialogo desplegado, resultado de la evaluación realizada con los valores de las diferencias obtenidas en magnitud de las bandas laterales, en particular, para este caso se muestra el mensaje *Se ha detectado al menos una barra rota en el motor*, correspondiente a una diferencia de 28.0535 dB y 38.8814 dB en la banda lateral inferior y superior respectivamente. Es importante mencionar que según la ecuación (3.12) se tiene un ancho de banda en el espectro más allá de las bandas laterales, por este motivo se ajusta el eje de frecuencias para mostrar un rango de ± 20 Hz respecto a la frecuencia fundamental. Es importante mencionar que el tipo de ventana utilizada debe evitar las filtraciones de potencia en el cálculo del espectro con la FFT. Para el caso de la Fig. B.5 se utilizó una ventana tipo Hanning, la cual ofrece un ancho de la banda pico bajo, ideal para observar frecuencias cercanas a la fundamental, además ofrece una buena resolución en frecuencia y tiene una fuga espectral reducida. Sin embargo, para este trabajo en particular se prefiere utilizar la ventana tipo Hamming por las razones que se mencionan a continuación. Tanto la ventana tipo Hanning y la tipo Hamming ofrecen una banda pico amplia y bandas laterales bajas, sin embargo la ventana tipo Hamming se desempeña de mejor manera cancelando las bandas laterales cercanas y permite observar las que se encuentran alejadas de la banda pico. Esta característica se debe a que la ventana Hanning toca los ceros en los extremos de la señal en el dominio del tiempo, mientras que la ventana Hamming no alcanza el cero, lo que provoca un grado de discontinuidad en la señal.

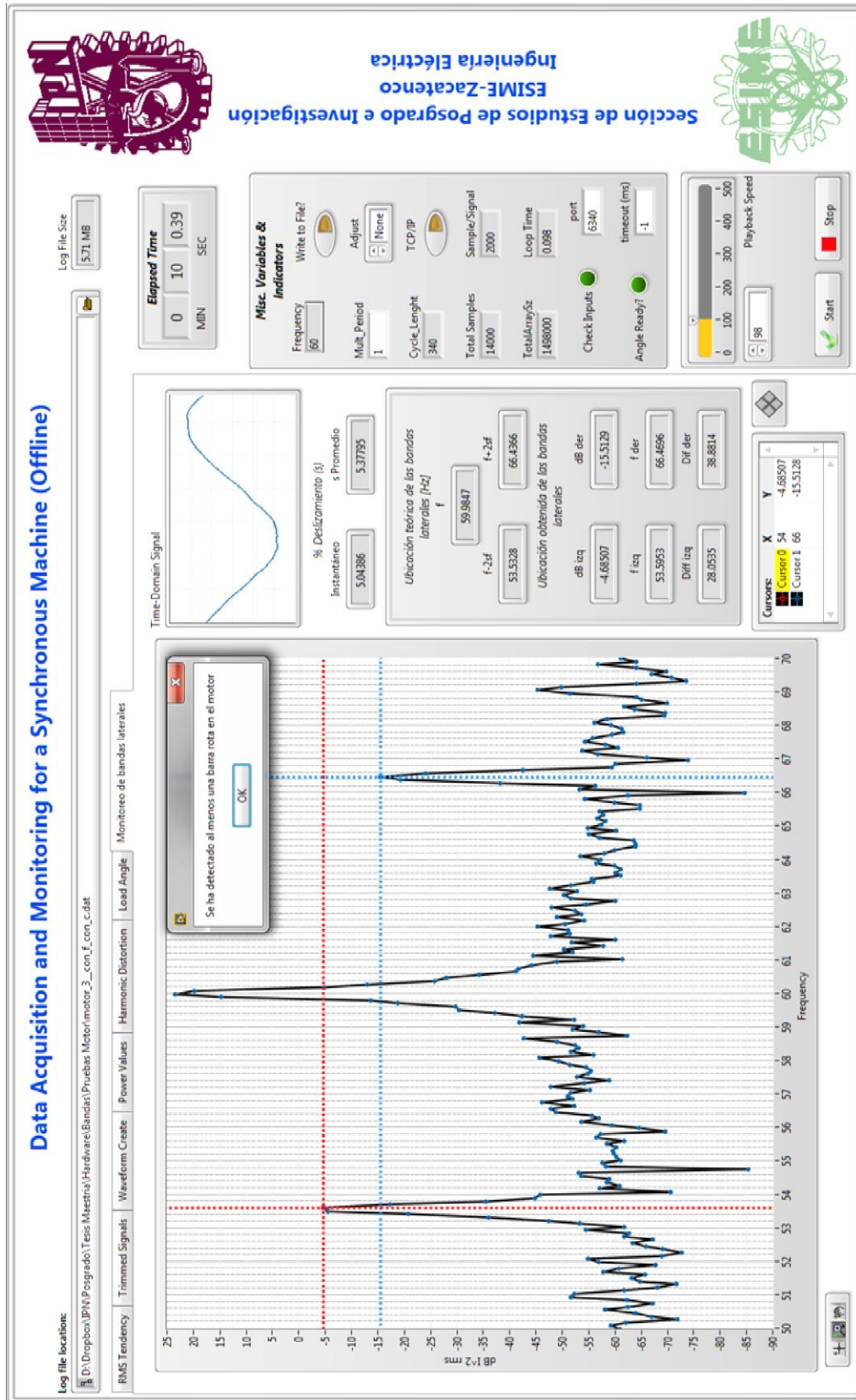


Fig. B.5 Interfaz del programa para la prueba del motor fallado al 100% de carga nominal.

Las pruebas a los dos motores se realizaron bajo dos condiciones, al vacío y con carga nominal. Para el motor sano se obtuvieron los resultados mostrados en la Fig. B.6 y la Fig. B.7. Es evidente que para la condición de vacío no se presentan bandas laterales con una magnitud considerable (de forma ilustrativa se colocan marcadores para conocer la magnitud y frecuencia en donde se esperaría ver las bandas laterales, sin embargo el programa no es capaz de obtener resultados porque el deslizamiento es cercano a cero). Para la condición con carga de la Fig. B.7 se observan los picos en bandas de 55.31 Hz y 64.66 Hz, sin embargo las diferencias entre las magnitudes con respecto a la fundamental no exceden los valores establecidos para ser considerados como fallas.

Los resultados de las pruebas para el motor fallado se muestran en la Fig. B.9 y en la Fig. B.8. Para el caso de motor al vacío no es posible determinar el estado del rotor debido que las bandas laterales no pueden ser obtenidas con el análisis clásico, además, como se puede observar en el espectro no existen bandas laterales de magnitud considerable cercanas a la frecuencia fundamental. Para el caso con el 100% de carga nominal, es evidente en la Fig. B.8 que existen bandas laterales de magnitud considerable, además en este caso se presentaron diferencias menores a 40 dB, lo que indica muchos puntos de alta resistencia o al menos una barra rota, como se detalla en la Tabla B.1. Además, la Fig. B.8 justifica el uso de la ventana tipo Hamming ya que las bandas laterales son fácilmente percibidas para el operador.

Como se observó en la Fig. B.5 se cuenta con la salida del conjunto de la función de evaluación unida a los indicadores mostrados en la parte inferior izquierda del panel frontal, estos datos proveen la información detallada de las bandas laterales. En la Tabla B.2 se muestran los datos obtenidos con el programa para las pruebas descritas en esta sección del trabajo.

**Tabla B.2 Datos obtenidos con el módulo de evaluación de bandas laterales
para las pruebas realizadas.**

Motor	% Carga	% s	Fundamental		Banda Lateral Inferior				Banda Lateral Superior			
					Frecuencia [Hz]		Magnitud [dB]		Frecuencia [Hz]		Magnitud [dB]	
			f [Hz]	I [dB]	Cálculo	Medido	De la banda	Δ dB	Cálculo	Medido	De la banda	Δ dB
1	0	0.151	60.007	17.662	59.826	59.914	7.893	9.769	60.189	60.007	17.662	0
	100	3.892	59.985	22.855	55.315	55.312	-29.001	51.857	64.655	64.658	-25.9	48.755
2	0	0.184	60.019	17.605	59.798	59.778	-22.064	39.669	60.240	60.100	8.273	9.332
	100	5.378	59.985	23.302	53.533	53.595	-4.877	28.179	66.437	66.470	-15.912	39.214

Como se mencionó anteriormente, la determinación de las bandas laterales mediante el método analítico clásico no es posible cuando el motor tiene un deslizamiento cercano a cero, y esto se puede apreciar en la Tabla B.2 para ambos motores. Por otro lado, la condición de 100% de carga muestra resultados correctos para realizar la detección de fallas en el rotor, los valores del armónico lateral inferior se resaltan en la Tabla B.2 y son los que definen el mensaje de evaluación enviado al operador.

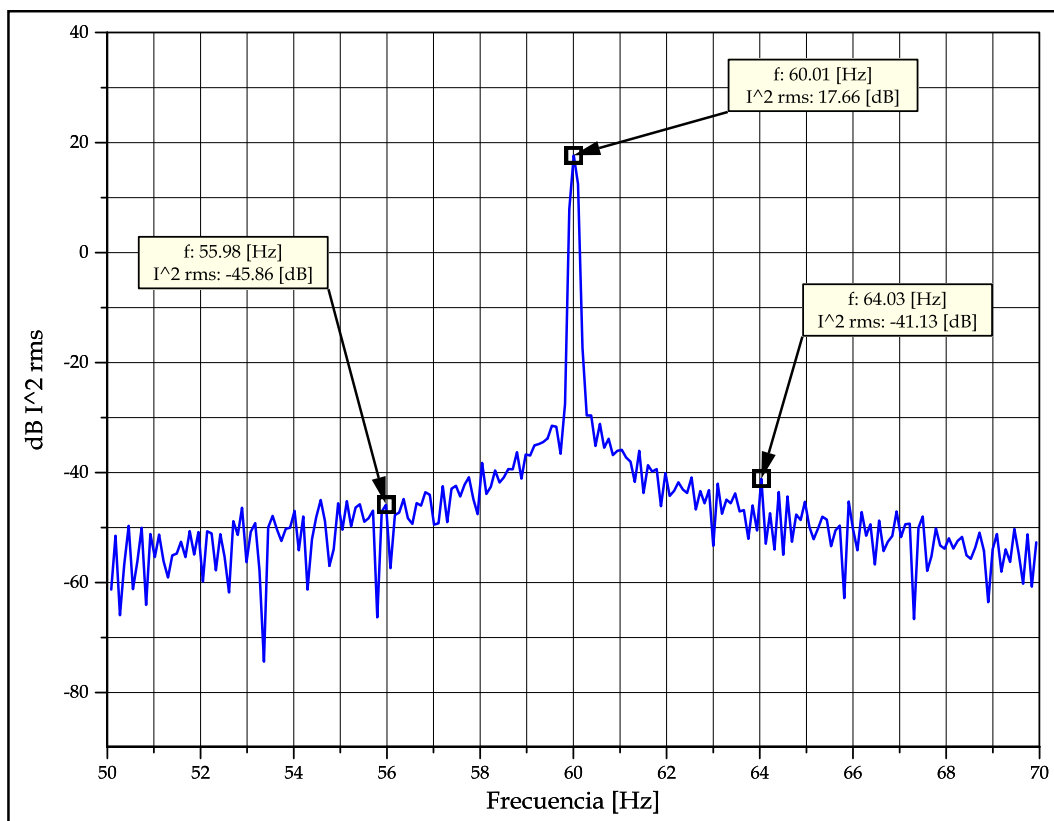


Fig. B.6 Espectro de la corriente para el motor sano al vacío.

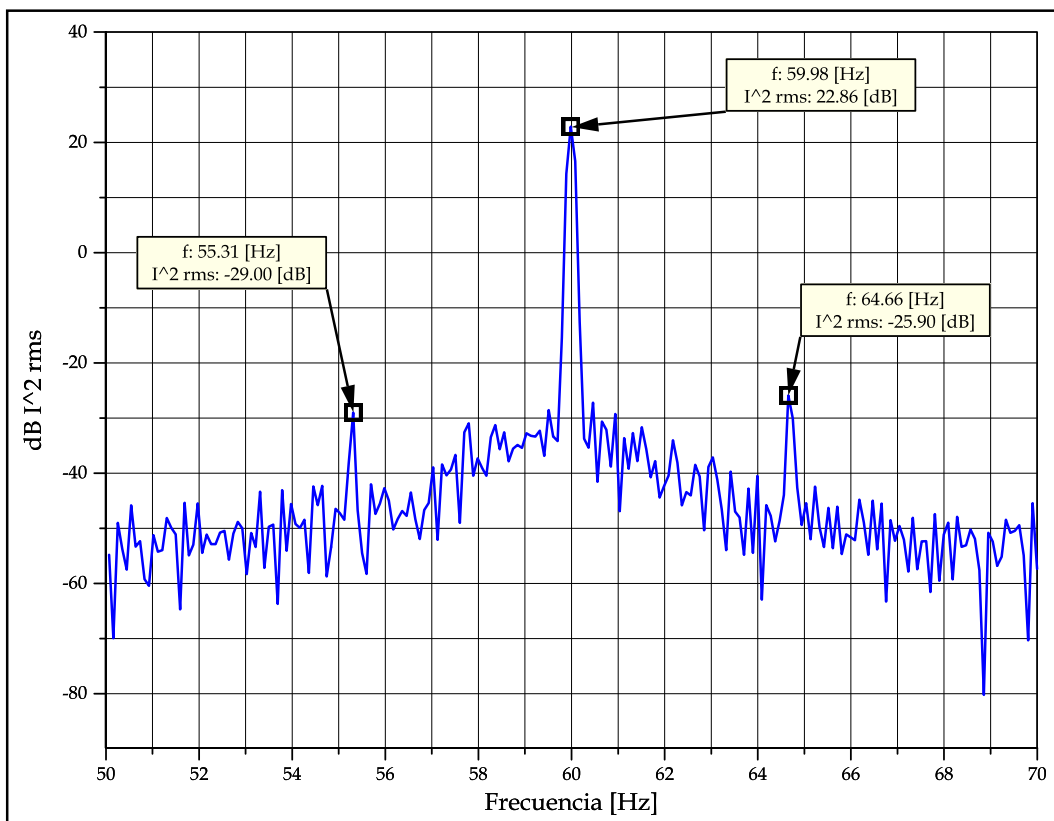


Fig. B.7 Espectro de la corriente para el motor sano al 100% de carga.

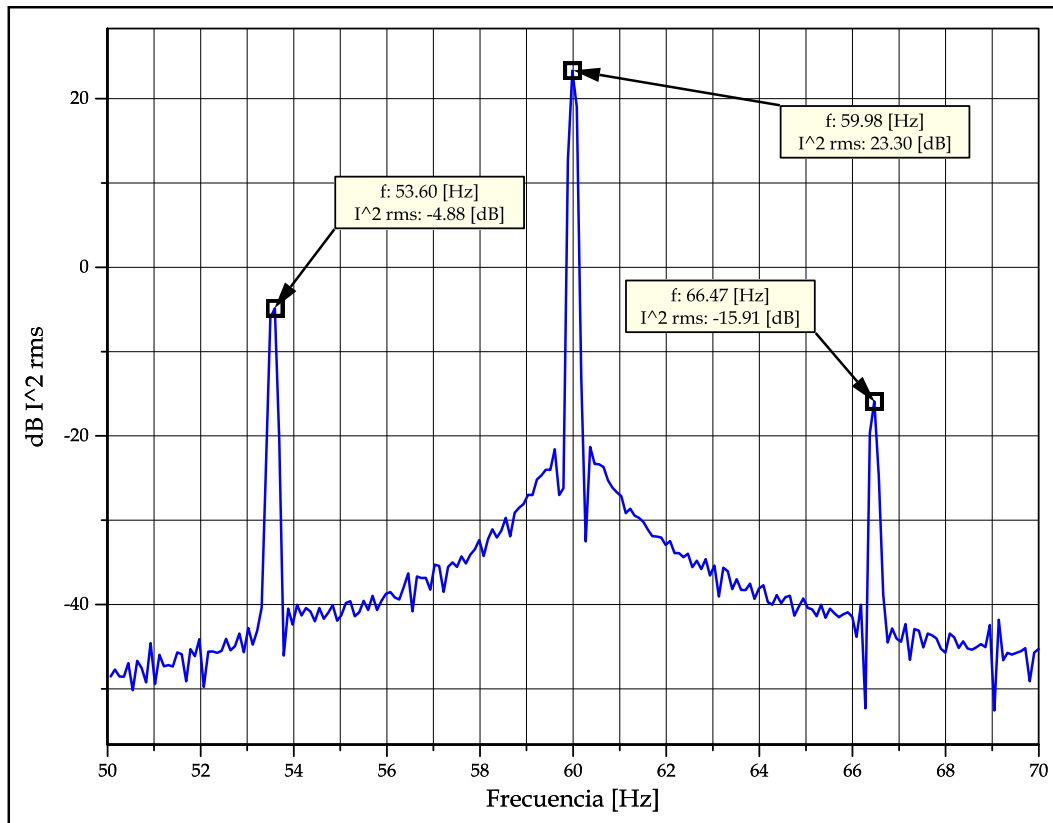


Fig. B.8 Espectro de la corriente para el motor fallado al 100% de carga.

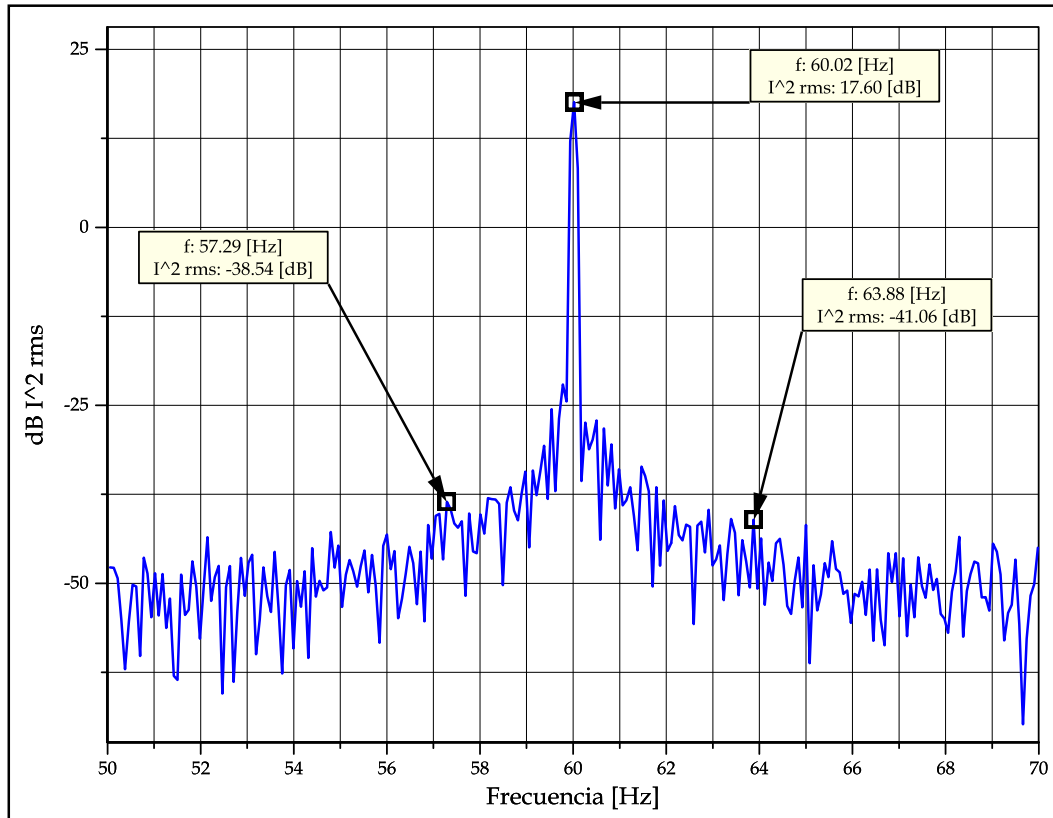


Fig. B.9 Espectro de la corriente para el motor fallado al vacío.

Además de las pruebas del motor fallado contra el motor sano, se validó la teoría de la detección de barras rotas con el programa desarrollado realizando perforaciones al motor sano, primero en dos y luego en tres barras, tomando mediciones con el sistema de adquisición y analizando con el programa en cada uno de los casos. En la Fig. B.10 se muestra el procedimiento para realizar las perforaciones además del resultado después de la segunda y tercera barra rota.

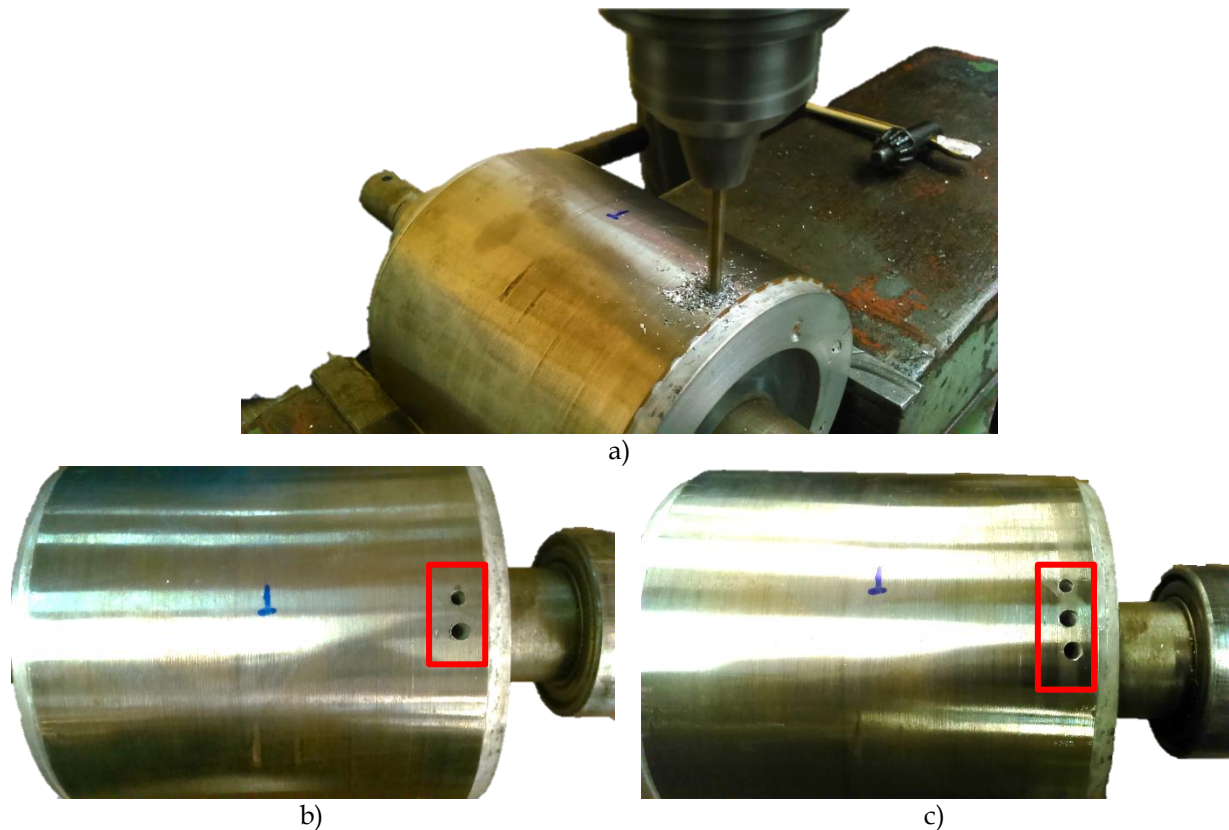


Fig. B.10 a) Procedimiento para realizar las perforaciones al rotor sano, b) Rotor después de dos perforaciones, c) Rotor después de tres perforaciones.

Las modificaciones al rotor sano fueron realizadas para simular una falla severa, que en casos normales puede llegar a ocurrir por diferentes circunstancias en la operación del motor. Además de las perforaciones en las barras mostradas, se tiene planeado realizar otras modificaciones en otras barras y el anillo del rotor, para analizar los datos registrados con el sistema de adquisición de datos. Por otro lado, también es posible con los datos registrados, evaluar con otras metodologías el estado del rotor, como son la transformada Wavelet y la Transformada de Intervalos de Tiempo Cortos de Fourier [Antonino-Daviu et al., 2008]. A continuación se muestran los resultados obtenidos con el módulo desarrollado dentro del programa principal presentado en este trabajo. Las gráficas de los espectros de corriente mostrados, utilizan la ventana tipo Hamming. Los datos detallados de los resultados obtenidos con el programa se muestran en la Tabla B.3.

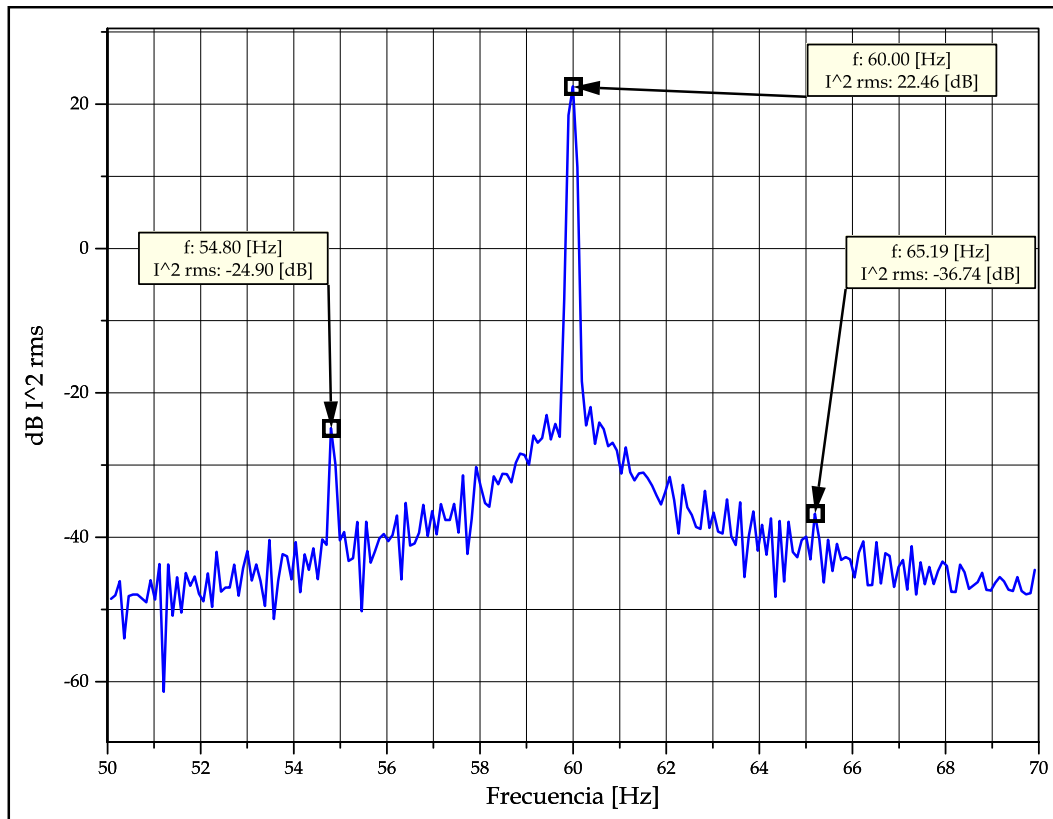


Fig. B.11 Espectro de la corriente para el motor con dos barras rotas al 100% de carga.

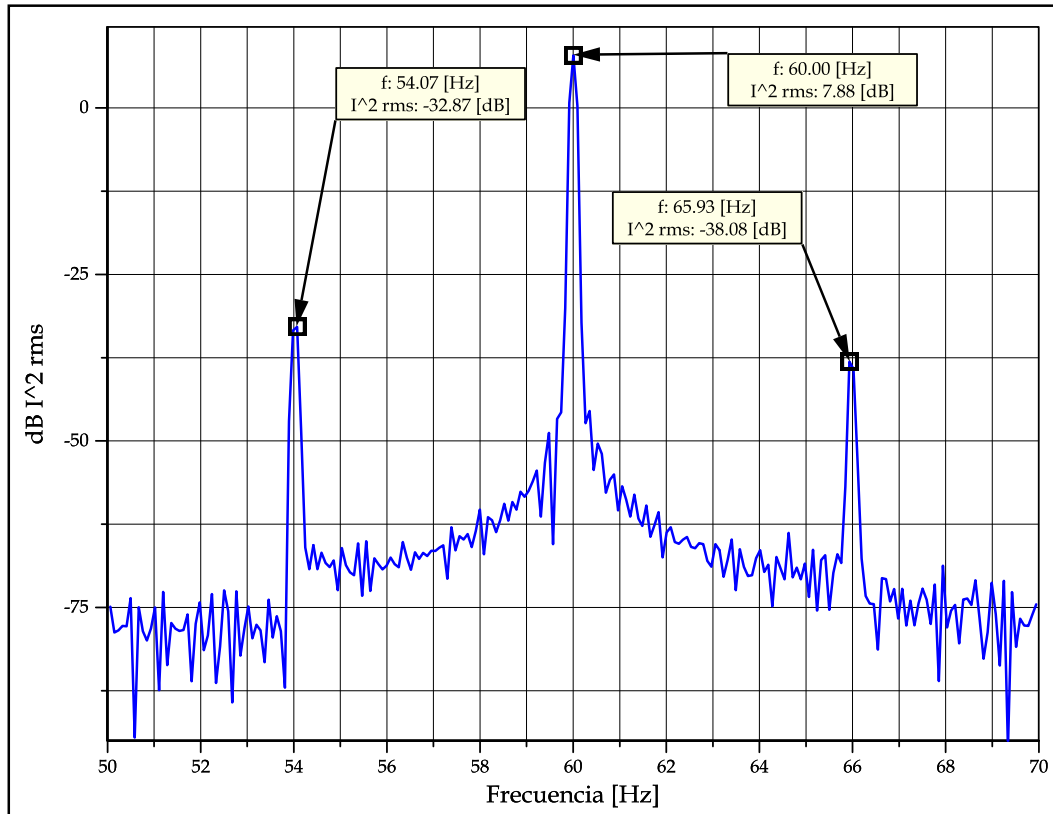


Fig. B.12 Espectro de la corriente para el motor con tres barras rotas al 100% de carga.

Como se puede observar en la Fig. B.11, que representa la prueba con dos barras rotas, se muestra una banda lateral inferior de -24.29 dB lo que conlleva a una diferencia con la magnitud de la fundamental de 47.368 dB, mientras que con el mismo rotor sin barras rotas, según la Tabla B.2, se obtuvo una diferencia de 51.857 dB lo que significa una disminución de 4.489 dB. Para el caso de la Fig. B.12, donde se muestra el espectro para el motor con tres barras rotas, la magnitud de la banda inferior es -32.87 dB y la diferencia con la fundamental es de 40.748, la diferencia con el mismo motor sano es de 11.109 dB, mientras que la diferencia con el motor con dos barras rotas es de 6.62 dB.

En la Tabla B.3 se aprecia por una parte, la disminución de las diferencias (entre las bandas laterales y el primer armónico) entre el motor con dos y tres barras rotas que va desde 48.035 dB hasta 39.264 dB, para el caso de 110% de carga. Esta última diferencia se encuentra en el límite que asegura al menos una barra rota, mientras que el valor de 48.035 dB se encuentra en la condición de: muchos puntos de alta resistencia o una barra rota. Por otra parte, con los datos obtenidos con el programa, se demuestra que la condición de carga del motor influye de manera directa para que el operador, mediante los datos del programa o el espectro, sea capaz de determinar el estado del rotor. Por último, cabe destacar que la mínima diferencia obtenida con el primer motor fallado en la primera prueba fue de 28.179 dB (ver Tabla B.2), y en el caso de tres barras rotas, con el motor de la segunda prueba, la mínima diferencia fue de 39.264 dB, lo que indica que el grado de deterioro y barras rotas del primer motor es significativamente mayor con respecto al motor con tres barras rotas. También es importante resaltar que las diferencias entre la frecuencia de las bandas laterales entre el valor medido y calculado es mínimo, esto garantiza que el programa encontrará las bandas de frecuencia de manera precisa y evitará ruido en frecuencias cercanas a la de interés. El motivo del poco margen de error obtenido se debe principalmente a dos motivos: la obtención de la medición del deslizamiento se realiza con un promedio de los valores instantáneos de toda la prueba y en segundo lugar se obtiene la frecuencia promedio de toda la prueba mediante el cálculo de la FFT de la forma de onda obtenida durante toda la prueba; como se muestra en la ecuación (B.3) estos parámetros determinan la localización de las bandas laterales.

Tabla B.3 Datos obtenidos con el módulo de evaluación de bandas laterales para las pruebas realizadas con el motor con dos y tres barras rotas.

Barras Rotas	% Carga	% s	Fundamental		Banda Lateral Inferior				Banda Lateral Superior			
					Frecuencia [Hz]		Magnitud [dB]		Frecuencia [Hz]		Magnitud [dB]	
			f [Hz]	I [dB]	Cálculo	Medido	De la banda	Δ dB	Cálculo	Medido	De la banda	Δ dB
2	90	3.835	59.982	22.249	55.381	55.368	-27.289	49.53	64.583	64.596	-40.563	62.813
	100	4.298	59.996	22.464	54.839	54.8	-24.905	47.368	65.153	65.193	-36.742	59.206
	110	4.692	60.007	24.276	54.377	54.391	-23.758	48.035	65.638	65.624	-31.272	55.548
3	90	4.583	59.937	5.553	54.443	54.514	-32.721	38.273	65.432	65.453	-37.729	43.281
	100	4.982	60.003	7.88	54.025	54.073	-32.868	40.748	65.982	65.934	-38.084	45.964
	110	5.617	59.996	8.649	53.256	53.193	-30.614	39.264	66.736	66.799	-36.738	45.387

B.4.1 Mediciones adicionales

Como se mencionó anteriormente, el sistema de adquisición de datos además de las corrientes y la posición del rotor también adquiere los voltajes de fase a neutro mediante transformadores de potencial. Mediante estas mediciones se hace el cálculo de valores rms de corriente y voltaje, con la FFT. Adicionalmente se grafican los fasores de corriente junto con las señales en el dominio del tiempo. Se registró un valor de 126.1 V y 14.78 A para los fasores de voltaje y corriente respectivamente (ver Fig. B.9). Para las señales mostradas en el dominio del tiempo se muestra la señal de corriente y tensión en la fase A y la posición del rotor, se observa que la ventana de adquisición de datos es de aproximadamente 0.1 s, en tal ventana se tienen un total de 14000 muestras. Para conocer los valores de desfase entre corriente y voltaje, además de las potencias consumidas por el motor, es necesario elegir la pestaña denominada *Power Values*. En esta pestaña se muestran la potencia aparente, reactiva y activa monofásica y trifásica, el ángulo de desfase contra el tiempo, el factor de potencia y la energía consumida por el motor. En la Fig. B.0 se muestra la captura de pantalla del programa para esta opción de cálculo, se registró un factor de potencia de 0.80 con un ángulo de atraso de corriente de 36.76° y una potencia real de 4200 W.